

PIC18FXX2

Однокристальные 8-разрядные FLASH CMOS
микроконтроллеры с 10 – разрядным АЦП
компании Microchip Technology Incorporated

- PIC18F242
- PIC18F252
- PIC18F442
- PIC18F452

Часть 10
(Особенности микроконтроллеров PIC18FXX2)

Перевод основывается на технической документации DS39564A
компании Microchip Technology Incorporated, USA.

© ООО «Микро-Чип»
Москва - 2003

Распространяется бесплатно.
Полное или частичное воспроизведение материала допускается только с письменного разрешения
ООО «Микро-Чип»
тел. (095) 737-7545
www.microchip.ru

PIC18FXX2 Data Sheet

High Performance, Enhanced FLASH Microcontrollers with 10-Bit A/D

Trademarks: The Microchip name, logo, PIC, PICmicro, PICMASTER, PIC-START, PRO MATE, KEELOQ, SEEVAL, MPLAB and The Embedded Control Solutions Company are registered trademarks of Microchip Technology Incorporated in the U.S.A. and other countries.

Total Endurance, ICSP, In-Circuit Serial Programming, Filter-Lab, MXDEV, microID, *FlexROM*, *fuzzyLAB*, MPASM, MPLINK, MPLIB, PICDEM, ICEPIC, Migratable Memory, FanSense, ECONOMONITOR and SelectMode are trademarks of Microchip Technology Incorporated in the U.S.A.

Serialized Quick Term Programming (SQTP) is a service mark of Microchip Technology Incorporated in the U.S.A.

All other trademarks mentioned herein are property of their respective companies.

28/40-выводные высокоскоростные FLASH микроконтроллеры с 10-разрядным АЦП

Высокоскоростной RISC микроконтроллер:

- Оптимизированная архитектура и система команд для написания программ на языке C
- Система команд совместима с командами семейств PIC16C, PIC17C и PIC18C
- Линейное адресное пространство памяти программ 32кбайта
- Линейное адресное пространство памяти данных 1.5кбайт

Устройство	Память программ		Память данных (байт)	EEPROM память данных (байт)
	Flash (байт)	Команд		
PIC18F242	16к	8192	768	256
PIC18F252	32к	16384	1536	256
PIC18F442	16к	8192	768	256
PIC18F452	32к	16384	1536	256

- Быстродействие до 10MIPS:
 - Тактовая частота от DC до 40МГц
 - Частота генератора с вкл. PLL от 4МГц до 10МГц
- 16-разрядные команды, 8-разрядные данные
- Система приоритетов прерываний
- Аппаратное умножение 8x8 за один машинный цикл

Характеристика периферийных модулей:

- Высокая нагрузочная способность портов ввода/вывода
- Три входа внешних прерываний
- Модуль TMR0: 8/16-разрядный таймер/счетчик с программируемым 8-разрядным предделителем
- Модуль TMR1: 16-разрядный таймер/счетчик
- Модуль TMR2: 8-разрядный таймер/счетчик с 8-разрядным регистром периода (основной для ШИМ)
- Модуль TMR3: 16-разрядный таймер/счетчик
- Вторичный генератор тактового сигнала на основе TMR1/TMR3
- Два модуля CCP
 - Выводы модуля CCP могут работать как:
 - 16-разрядный захват, максимальная разрешающая способность 6.25нс (ТСУ/16)
 - 16-разрядное сравнение, максимальная разрешающая способность 100нс (ТСУ)
 - ШИМ, разрядность от 1 до 10 бит, Максимальная частота ШИМ 156кГц@8 бит; 39кГц@10 бит

Характеристика периферийных модулей (продолжение):

- Модуль ведущего последовательного синхронного порта (MSSP)
 - 3-х проводной интерфейс SPITM (поддерживает 4 режима)
 - I2CTM (ведущий и ведомый режим)
- Адресуемый модуль USART, поддержка интерфейса RS-485 и RS-232
- Модуль PSP, ведомый параллельный порт

Аналоговые периферийные модули:

- Модуль 10-разрядного АЦП:
 - Высокая скорость преобразования
 - Работа модуля АЦП в SLEEP режиме микроконтроллера
 - $DNL = \pm 1Lsb$, $INL = \pm 1Lsb$
- Программируемый детектор пониженного напряжения (PLVD)
 - При обнаружении снижения напряжения возможна генерация прерываний
- Программируемый сброс по снижению напряжения питания

Особенности микроконтроллеров

- 100 000 гарантированных циклов стирание/запись памяти программ
- 1 000 000 гарантированных циклов стирание/запись EEPROM памяти данных
- Возможность самопрограммирования
- Сброс по включению питания (POR), таймер включения питания (PWRT), таймер запуска генератора (OST)
- Сторожевой таймер WDT с отдельным RC генератором
- Программируемая защита кода программы
- Режим пониженного энергопотребления и режим SLEEP
- Выбор режима работы тактового генератора, включая:
 - 4 x PLL (от основного генератора)
 - Вторичный генератор (32кГц)
- Внутрисхемное программирование по двухпроводной линии (ICSP) с одним напряжением питания 5В
- Внутрисхемная отладка по двухпроводной линии (ICD)

КМОП технология

- Высокоскоростная энергосберегающая КМОП технология
- Полностью статическая архитектура
- Широкий диапазон напряжений питания (от 2.0В до 5.5В)
- Промышленный и расширенный температурные диапазоны

Содержание

19.	Особенности микроконтроллеров PIC18FXX2	3
19.1	Биты конфигурации	3
19.2	Сторожевой таймер WDT	11
19.2.1	Регистр управления	11
19.2.2	Постделитель WDT	12
19.3	Режим энергосбережения SLEEP	13
19.3.1	Выход из режима SLEEP	13
19.3.2	Выход из режима SLEEP по прерыванию	13
19.4	Верификация и защита кода программы	15
19.4.1	Защита памяти программ	16
19.4.2	Защита EEPROM памяти данных	18
19.4.3	Защита регистров конфигурации	18
19.5	Размещение идентификатора ID	18
19.6	Внутрисхемное программирование ICSP	18
19.7	Внутрисхемный отладчик ICD	18
19.8	Режим низковольтного программирования	18

19. Особенности микроконтроллеров PIC18FXX2

PIC18FXX2 имеют много усовершенствований повышающие надежность системы, снижающие стоимость устройства и число внешних компонентов, а также предусмотрены режимы энергосбережения и возможность защиты кода программы.

Основные достоинства:

- Выбор тактового генератора
- Сброс
 - сброс по включению питания (POR)
 - таймер включения питания (PWRT)
 - таймер запуска генератора (OSC)
 - сброс по снижению напряжения питания (BOR)
- Прерывания
- Сторожевой таймер (WDT)
- Режим энергосбережения (SLEEP)
- Защита кода программы
- Область памяти для идентификатора
- Внутрисхемное программирование по последовательному порту (ICSP)

В микроконтроллерах PIC18FXX2 встроен сторожевой таймер WDT, который может быть выключен в битах конфигурации микроконтроллера или программно. Для повышения надежности сторожевой таймер WDT имеет собственный RC генератор. Дополнительных два таймера выполняют задержку старта работы микроконтроллера. Первый, таймер запуска генератора (OST), удерживает микроконтроллер в состоянии сброса, пока не стабилизируется частота тактового генератора. Второй, таймер включения питания (PWRT), инициализируется после включения питания и удерживает микроконтроллер в состоянии сброса, пока не стабилизируется напряжение питания. В большинстве приложений эти функции микроконтроллера позволяют исключить внешние схемы сброса.

Режим SLEEP предназначен для обеспечения сверхнизкого энергопотребления. Микроконтроллер может выйти из режима SLEEP по сигналу внешнего сброса, по переполнению сторожевого таймера или при возникновении прерываний. Выбор режима работы тактового генератора позволяет использовать микроконтроллеры в различных приложениях. Режим тактового генератора RC позволяет уменьшить стоимость устройства, а режим LP снизить энергопотребление. Биты конфигурации микроконтроллера используются для указания режима его работы.

19.1 Биты конфигурации

Биты конфигурации могут быть запрограммированы (читаются как '0') или оставлены не запрограммированными (читаются как '1') для указания режима работы микроконтроллера. Биты конфигурации расположены в памяти программ начиная с адреса 300000h.

Заметьте, что адрес 300000h расположен за пределами пользовательской памяти программ. Фактически, к конфигурационному регистру (область памяти 300000h – 3FFFFFFh) можно обратиться только командами таблично чтения/записи.

Программирование битов конфигурации выполняется аналогично программированию Flash памяти программ. По установке бита WR в регистре EECON1 инициализируется запись в регистр конфигурации (длительность записи управляется аппаратно). В нормальном режиме в указатель TBLPTR загружен адрес регистра конфигурации, по команде TBLWT регистрируются данные для регистра конфигурации. Установкой бита WR инициализируется длинная запись в регистр конфигурации. Запись в регистры конфигурации выполняется побайтно. Чтобы записать или стереть ячейку конфигурации нужно записать по команде TBLWT '0' или '1'.

Таблица 19-1. Биты конфигурации и идентификации микроконтроллера

Имя	Бит 7	Бит 6	Бит 5	Бит 4	Бит 3	Бит 2	Бит 1	Бит 0	Не запрог. значение	
300001h	CONFIG1H	-	-	-OSCEN	-	-	FOSC2	FOSC1	FOSC0	--1- -111
300002h	CONFIG2L	-	-	-	-	BORV1	BORV0	BODEN	-PWRTEN	---- 1111
300003h	CONFIG2H	-	-	-	-	WDTPS2	WDTPS1	WDTPS0	WDTEN	---- 1111
300005h	CONFIG3H	-	-	-	-	-	-	-	CCP2MX	---- ---1
300006h	CONFIG4L	-DEBUG	-	-	-	-	LVP	-	STVREN	1--- -1-1
300008h	CONFIG5L	-	-	-	-	CP3	CP2	CP1	CP0	---- 1111
300009h	CONFIG5H	CPD	CPB	-	-	-	-	-	-	11-- ----
30000Ah	CONFIG6L	-	-	-	-	WRT3	WRT2	WRT1	WRT0	---- 1111
30000Bh	CONFIG6H	WRTD	WRTB	WRTC	-	-	-	-	-	111- ----
30000Ch	CONFIG7L	-	-	-	-	EBTR3	EBTR2	EBTR1	EBTR0	---- 1111
30000Dh	CONFIG7H	-	EBTRB	-	-	-	-	-	-	-1-- ----
3FFFFFFh	DEVID1	DEV2	DEV1	DEV0	REV4	REV3	REV2	REV1	REV0	(1)
3FFFFFFh	DEVID2	DEV10	DEV9	DEV8	DEV7	DEV6	DEV5	DEV4	DEV3	0000 0100

Затененные ячейки на работу не влияют.

Примечание 1. Значение битов смотрите в описании регистра DEVID1.

Регистр 19-1. Регистр конфигурации GONFIG1H (адрес 300001h)

U-0	U-0	R/P-1	U-0	U-0	R/P-1	R/P-1	R/P-1
-	-	-OSCEN	-	-	FOSC2	FOSC1	FOSC0
Бит 7							Бит 0

бит 7-6 **Не используется:** читается как '0'

бит 5 **-OSCEN:** Разрешение переключения источника тактового сигнала
 1 = функция переключения источника тактового сигнала заблокирована (только основной генератор)
 0 = разрешено переключения источника тактового сигнала

бит 4-3 **Не используется:** читается как '0'

бит 2-0 **FOSC2:FOSC0:** Режим тактового генератора
 111 = RC генератор, вывод OSC2 работает как RA6
 110 = HS генератора с включенной функцией PLL. Тактовая частота = 4 x F_{OSC}
 101 = EC режим генератора, вывод OSC2 работает как RA6
 100 = EC режим генератора, на выводе OSC2 тактовая сигнал F_{OSC}/4
 011 = RC режим генератора
 010 = HS режим генератора
 001 = XT режим генератора
 000 = LP режим генератора

Обозначения

R = чтение бита

P = программирование бита

U = не используется, читается как '0'

- n = не запрограммированное значение

Регистр 19-2. Регистр конфигурации GONFIG2L (адрес 300002h)

U-0	U-0	U-0	U-0	R/P-1	R/P-1	R/P-1	R/P-1
-	-	-	-	BORV1	BORV0	BODEN	-PWRTEN
Бит 7				Бит 0			

бит 7-4 **Не используется:** читается как '0'

бит 3-2 **BORV1:BORV0:** Напряжение сброса BOR

11 = $V_{BOR} = 2.0B$

10 = $V_{BOR} = 2.7B$

01 = $V_{BOR} = 4.2B$

00 = $V_{BOR} = 4.5B$

бит 1 **BODEN:** Разрешение сброса по снижению напряжению питания

1 = сброс BOR разрешен

0 = сброс BOR запрещен

Примечание. При разрешении сброса BOR автоматически разрешается работа таймера PWRT независимо от состояния бита –PWRTEN. Необходимо гарантировать, что при разрешении сброса BOR включен таймер PWRT.

бит 0 **-PWRTEN:** Разрешение работы таймера включения питания

1 = PWRT включен

0 = PWRT выключен

Примечание. При разрешении сброса BOR автоматически разрешается работа таймера PWRT независимо от состояния бита –PWRTEN. Необходимо гарантировать, что при разрешении сброса BOR включен таймер PWRT.

Обозначения

R = чтение бита

P = программирование бита

U = не используется, читается как '0'

- n = не запрограммированное значение

Регистр 19-3. Регистр конфигурации GONFIG2H (адрес 300003h)

U-0	U-0	U-0	U-0	R/P-1	R/P-1	R/P-1	R/P-1
-	-	-	-	WDTPS2	WDTPS1	WDTPS0	WDTEN
Бит 7							Бит 0

бит 7-4 **Не используется:** читается как '0'

бит 3-1 **WDTPS2:WDTPS0:** Коэффициент постделителя WDT

111 = 1:128
 110 = 1:64
 101 = 1:32
 100 = 1:16
 011 = 1:8
 010 = 1:4
 001 = 1:2
 000 = 1:1

бит 0 **WDTEN:** Включение WDT

1 = WDT включен
 0 = WDT выключен (управление битом SWDTEN)

Обозначения R = чтение бита - n = не запрограммированное значение	P = программирование бита	U = не используется, читается как '0'
---	---------------------------	---------------------------------------

Регистр 19-4. Регистр конфигурации GONFIG3H (адрес 300005h)

U-0	U-0	U-0	U-0	U-0	U-0	U-0	R/P-1
-	-	-	-	-	-	-	CCP2MX
Бит 7							Бит 0

бит 7-1 **Не используется:** читается как '0'

бит 0 **CCP2MX:** Управление мультиплексором CCP2

1 = вход/выход CCP2 подключен к выводу RC1
 0 = вход/выход CCP2 подключен к выводу RB3

Обозначения R = чтение бита - n = не запрограммированное значение	P = программирование бита	U = не используется, читается как '0'
---	---------------------------	---------------------------------------

Регистр 19-5. Регистр конфигурации GONFIG4L (адрес 300006h)

R/P-1	U-0	U-0	U-0	U-0	R/P-1	U-0	R/P-1
-DEBUG	-	-	-	-	LVP	-	STVREN
Бит 7							Бит 0

- бит 7 **-DEBUG:** Включение внутрисхемной отладки
 1 = внутрисхемная отладка выключена, выходы RB6 и RB7 работают как каналы вводы/вывода
 0 = внутрисхемная отладка включена, выходы RB6 и RB7 используются отладчиком
- бит 6-3 **Не используется:** читается как '0'
- бит 2 **LVP:** Разрешения низковольтного программирования
 1 = низковольтное программирование разрешено
 0 = низковольтное программирование запрещено
- бит 1 **Не используется:** читается как '0'
- бит 0 **STVREN:** Сброс при переполнении/исчерпании стека
 1 = при переполнении/исчерпании стека происходит сброс микроконтроллера
 0 = при переполнении/исчерпании стека сброс микроконтроллера не выполняется

Обозначения		
R = чтение бита	P = программирование бита	U = не используется, читается как '0'
- n = не запрограммированное значение		

Регистр 19-6. Регистр конфигурации GONFIG5L (адрес 300008h)

U-0	U-0	U-0	U-0	R/C-1	R/C-1	R/C-1	R/C-1
-	-	-	-	CP3 ⁽¹⁾	CP2 ⁽¹⁾	CP1 ⁽¹⁾	CP0 ⁽¹⁾
Бит 7							Бит 0

- бит 7-4 **Не используется:** читается как '0'
- бит 3 **CP3:** Защита памяти программ⁽¹⁾
 1 = блок 3 (006000 – 007FFFh) защита выключена
 0 = блок 3 (006000 – 007FFFh) защита включена
- бит 2 **CP2:** Защита памяти программ⁽¹⁾
 1 = блок 2 (004000 – 005FFFh) защита выключена
 0 = блок 2 (004000 – 005FFFh) защита включена
- бит 1 **CP1:** Защита памяти программ
 1 = блок 1 (002000 – 003FFFh) защита выключена
 0 = блок 1 (002000 – 003FFFh) защита включена
- бит 0 **CP0:** Защита памяти программ
 1 = блок 0 (000200 – 001FFFh) защита выключена
 0 = блок 0 (000200 – 001FFFh) защита включена

Примечание 1. Не реализованы в PIC18FX42, должны быть оставлены не запрограммированными.

Обозначения		
R = чтение бита	C = очистка бита	U = не используется, читается как '0'
- n = не запрограммированное значение		

Регистр 19-7. Регистр конфигурации GONFIG5H (адрес 300009h)

R/C-1	R/C-1	U-0	U-0	U-0	U-0	U-0	U-0
CPD	CPB	-	-	-	-	-	-
Бит 7							Бит 0

- бит 7 **CPD:** Защита EEPROM памяти данных
 1 = защита EEPROM памяти данных выключена
 0 = защита EEPROM памяти данных включена
- бит 6 **CPB:** Защита памяти программ
 1 = загрузочный блок (000000 – 0001FFh) защита выключена
 0 = загрузочный блок (000000 – 0001FFh) защита включена
- бит 5-0 **Не используется:** читается как '0'

Обозначения		
R = чтение бита	C = очистка бита	U = не используется, читается как '0'
- n = не запрограммированное значение		

Регистр 19-8. Регистр конфигурации GONFIG6L (адрес 30000Ah)

U-0	U-0	U-0	U-0	R/P-1	R/P-1	R/P-1	R/P-1
-	-	-	-	WRT3 ⁽¹⁾	WRT2 ⁽¹⁾	WRT1 ⁽¹⁾	WRT0 ⁽¹⁾
Бит 7							Бит 0

- бит 7-4 **Не используется:** читается как '0'
- бит 3 **WRT3:** Защита записи в память программ⁽¹⁾
 1 = блок 3 (006000 – 007FFFh) защита выключена
 0 = блок 3 (006000 – 007FFFh) защита включена
- бит 2 **WRT2:** Защита записи в память программ⁽¹⁾
 1 = блок 2 (004000 – 005FFFh) защита выключена
 0 = блок 2 (004000 – 005FFFh) защита включена
- бит 1 **WRT1:** Защита записи в память программ
 1 = блок 1 (002000 – 003FFFh) защита выключена
 0 = блок 1 (002000 – 003FFFh) защита включена
- бит 0 **WRT0:** Защита записи в память программ
 1 = блок 0 (000200 – 001FFFh) защита выключена
 0 = блок 0 (000200 – 001FFFh) защита включена

Примечание 1. Не реализованы в PIC18FX42, должны быть оставлены не запрограммированными.

Обозначения		
R = чтение бита	P = программирование бита	U = не используется, читается как '0'
- n = не запрограммированное значение		

Регистр 19-9. Регистр конфигурации GONFIG6H (адрес 30000Bh)

R/P-1	R/P-1	R/P-1	U-0	U-0	U-0	U-0	U-0	
WRTD	WRTB	WRTC	-	-	-	-	-	
Бит 7								Бит 0

- бит 7 **WRTD:** Защита записи в EEPROM память данных
 1 = запись в EEPROM память данных разрешена
 0 = запись в EEPROM память данных запрещена
- бит 6 **WRTB:** Защита записи в память программ
 1 = загрузочный блок (000000 – 0001FFh) защита выключена
 0 = загрузочный блок (000000 – 0001FFh) защита включена
- бит 5 **WRTC:** Защита записи в регистры конфигурации
 1 = регистры конфигурации (300000 – 3000FFh) защита выключена
 0 = регистры конфигурации (300000 – 3000FFh) защита включена
- бит 4-0 **Не используется:** читается как '0'

Обозначения		
R = чтение бита	P = программирование бита	U = не используется, читается как '0'
- n = не запрограммированное значение		

Регистр 19-10. Регистр конфигурации GONFIG7L (адрес 30000Ch)

U-0	U-0	U-0	U-0	R/P-1	R/P-1	R/P-1	R/P-1
-	-	-	-	EBTR3 ⁽¹⁾	EBTR2 ⁽¹⁾	EBTR1 ⁽¹⁾	EBTR0 ⁽¹⁾
Бит 7				Бит 0			

- бит 7-4 **Не используется:** читается как '0'
- бит 3 **EBTR3:** Защита памяти программ от табличного чтения⁽¹⁾
 1 = блок 3 (006000 – 007FFFh) защита выключена
 0 = блок 3 (006000 – 007FFFh) защита включена
- бит 2 **EBTR2:** Защита памяти программ от табличного чтения⁽¹⁾
 1 = блок 2 (004000 – 005FFFh) защита выключена
 0 = блок 2 (004000 – 005FFFh) защита включена
- бит 1 **EBTR1:** Защита памяти программ от табличного чтения
 1 = блок 1 (002000 – 003FFFh) защита выключена
 0 = блок 1 (002000 – 003FFFh) защита включена
- бит 0 **EBTR0:** Защита памяти программ от табличного чтения
 1 = блок 0 (000200 – 001FFFh) защита выключена
 0 = блок 0 (000200 – 001FFFh) защита включена

Примечание 1. Не реализованы в PIC18FX42, должны быть оставлены не запрограммированными.

Обозначения		
R = чтение бита	P = программирование бита	U = не используется, читается как '0'
- n = не запрограммированное значение		

Регистр 19-11. Регистр конфигурации GONFIG7H (адрес 3000Dh)

U-0	R/P-1	U-0	U-0	U-0	U-0	U-0	U-0
-	EBTRB	-	-	-	-	-	-
Бит 7							Бит 0

бит 7 **Не используется:** читается как '0'

бит 6 **EBTRB:** Защита памяти программ от табличного чтения
 1 = загрузочный блок (000000 – 0001FFh) защита выключена
 0 = загрузочный блок (000000 – 0001FFh) защита включена

бит 5-0 **Не используется:** читается как '0'

Обозначения
 R = чтение бита P = программирование бита U = не используется, читается как '0'
 - n = не запрограммированное значение

Регистр 19-12. 1-й ID регистр для микроконтроллеров PIC18FXX2

R	R	R	R	R	R	R	R
DEV2	DEV1	DEV0	REV4	REV3	REV2	REV1	REV0
Бит 7							Бит 0

бит 7-5 **DEV2:DEV0:** ID микроконтроллера
 000 = PIC18F252
 001 = PIC18F452
 100 = PIC18F242
 001 = PIC18F442

бит 4-0 **REV4:REV0:** ID ревизии кристалла микроконтроллера

Обозначения
 R = чтение бита P = программирование бита U = не используется, читается как '0'
 - n = не запрограммированное значение

Регистр 19-13. 2-й ID регистр для микроконтроллеров PIC18FXX2

R	R	R	R	R	R	R	R
DEV10	DEV9	DEV8	DEV7	DEV6	DEV5	DEV4	DEV3
Бит 7							Бит 0

бит 7-0 **DEV10:DEV2:** ID микроконтроллера
 Эти биты используются совместно с битами DEV2:DEV0 в 1-м ID регистре.

Обозначения
 R = чтение бита P = программирование бита U = не используется, читается как '0'
 - n = не запрограммированное значение

19.2 Сторожевой таймер WDT

Встроенный сторожевой таймер WDT работает от отдельного RC генератора, не требующего внешних компонентов. Это позволяет работать сторожевому таймеру WDT при выключенном тактовом генераторе (выводы OSC1/CLKI, OSC2/CLKO) в SLEEP режиме микроконтроллера.

В нормальном режиме работы при переполнении WDT происходит сброс микроконтроллера. Если микроконтроллер находится в SLEEP режиме, переполнение WDT выводит его из режима SLEEP с продолжением нормальной работы. Бит –TO в регистре RCON сбрасывается в '0', если произошло переполнение WDT.

Сторожевой таймер может быть включен/выключен в битах конфигурации. Если сторожевой таймер включен, то программное управление WDT заблокировано. Когда бит WDTEN = 0 в регистрах конфигурации, битом SWDTEN можно программно включить/выключить WDT.

Период переполнения WDT сотрите в электрических спецификациях (параметр #31). Коэффициент выходного делителя WDT устанавливается в битах конфигурации.

Примечание. Команды CLRWDT и SLEEP сбрасывают сторожевой таймер и постделитель, если он подключен к WDT, откладывая сброс устройства.

Примечание. Команда CLRWDT сбрасывают сторожевой таймер и постделитель, если он подключен к WDT, но не изменяет коэффициент деления постделителя.

19.2.1 Регистр управления

Бит программного управления WDT расположен в регистре WDTCON. Регистр доступен для записи и чтения. Программное управление работой WDT возможно только, если WDT выключен в битах конфигурации микроконтроллера.

Регистр 19-14. WDTCON: Регистр программного управления WDT

U-0	U-0	U-0	U-0	U-0	U-0	U-0	R/W-0
-	-	-	-	-	-	-	SWDTEN
Бит 7							Бит 0

бит 7-1 **Не используются:** читаются как '0'

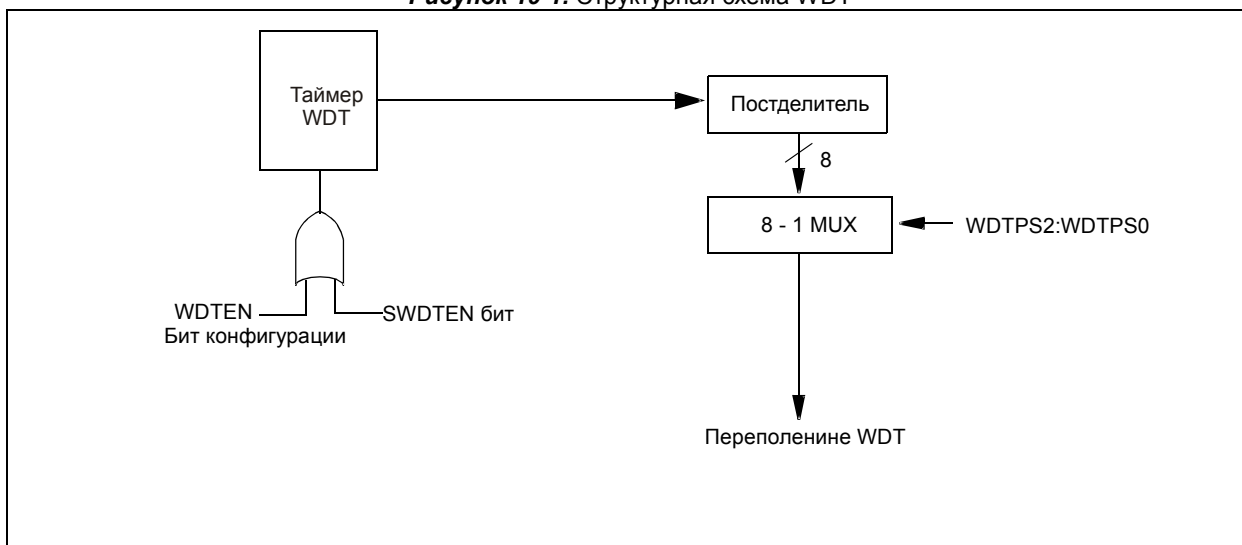
бит 0 **SWDTEN:** Программное включение WDT
 1 = WDT включен
 0 = WDT выключен, если бит WDTEN в регистрах конфигурации равен '0'

Обозначения			
R = чтение бита	W = запись бита	U = не используется, читается как '0'	
- n = значение после POR	'1' = бит установлен	'0' = бит сброшен	X = неизвестное сост.

19.2.2 Постделитель WDT

WDT имеет постделитель, который может увеличить период переполнения WDT. Коэффициент постделителя устанавливается в ютах конфигурации в регистре CONFIG2H.

Рисунок 19-1. Структурная схема WDT



Примечание. Биты WDTPS2:WDTPS0 расположены в регистре конфигурации CONFIG2H.

Таблица 19-2. Регистры и биты, связанные с работой WDT

Имя	Бит 7	Бит 6	Бит 5	Бит 4	Бит 3	Бит 2	Бит 1	Бит 0
CONFIG2H	-	-	-	-	WDTPS2	WDTPS1	WDTPS0	WDTEN
RCON	IPEN	-	-	-RI	-TO	-PD	-POR	-BOR
WDTCON	-	-	-	-	-	-	-	SWDTEN

Затененные ячейки на работу не влияют.

19.3 Режим энергосбережения SLEEP

Переход в режим энергосбережения происходит по команде SLEEP.

При переходе в режим SLEEP сторожевой таймер WDT сбрасывается, но продолжает работать. В регистре RCON<3> бит -PD сбрасывается в '0', бит -TO RCON<4> устанавливается в '1', тактовый генератор микроконтроллера выключен. Порты ввода/вывода остаются в том же состоянии, что и до выполнения команды SLEEP (высокий уровень, низкий уровень, третье состояние).

Для снижения энергопотребления в SLEEP режиме все каналы ввода/вывода должны быть подключены к V_{DD} или V_{SS} при отсутствии токов из внешней схемы через выводы портов. Выводы, находящиеся в третьем состоянии, должны иметь высокий или низкий уровень сигнала, чтобы избежать токов переключения входных буферов. Вход T0CKI должен быть подключен к V_{DD} или V_{SS} для снижения энергопотребления. Должны учитываться внутренние подтягивающие резисторы, включенные на входах PORTB. На входе -MCLR должен быть высокий уровень сигнала (V_{INMC}).

19.3.1 Выход из режима SLEEP

Микроконтроллер выйдет из режима SLEEP по одному из следующих событий:

1. Внешний сброс по сигналу на входе -MCLR
2. Переполнение сторожевого таймера WDT (если он включен)
3. Периферийное прерывание (INT, изменение уровня сигнала на входах RB7:RB4 и др.)

Список прерываний от периферийных модулей, которые могут вывести микроконтроллер из режима SLEEP:

1. Чтение/запись PSP
2. Переполнение TMR1 в режиме асинхронного счетчика
3. Переполнение TMR3 в режиме асинхронного счетчика
4. Прерывание от модуля CCP
5. Триггер специального события (TMR1 должен работать в режиме асинхронного счетчика)
6. Обнаружение START/STOP на шине I²C модулем MSSP
7. Прием/передача байта в режиме ведомого SPI/I²C
8. Прием/передача USART в ведомом синхронном режиме
9. Завершение преобразования АЦП (когда используется внутренний RC генератор для АЦП)
10. Завершение записи в EEPROM
11. Прерывание от модуля LVD

Другие прерывания от периферийных модулей не могут вывести микроконтроллер из режима SLEEP.

Внешний сигнал -MCLR вызывает сброс микроконтроллера. Другие события вызывают продолжение выполнения программы. Биты -TO и -PD в регистре RCON могут использоваться для определения причины сброса микроконтроллера. Бит -PD сбрасывается в '0' при переходе в режим SLEEP. Бит -TO сбрасывается в '0' если произошло переполнение WDT.

При выполнении команды SLEEP происходит предвыборка следующей инструкции (PC+2). Если прерывание должно выводить микроконтроллер из режима SLEEP, соответствующий бит разрешения прерывания устанавливается в '1'. Микроконтроллер выходит из режима SLEEP независимо от состояния бита GIE. Если GIE=0, выполняется следующая инструкция после SLEEP без перехода по вектору прерываний. Если GIE=1, исполняется следующая инструкция после SLEEP и происходит переход на подпрограмму обработки прерываний. Когда выполнение какой-либо команды при выходе из режима SLEEP нежелательно, необходимо поле команды SLEEP использовать инструкцию NOP.

19.3.2 Выход из режима SLEEP по прерыванию

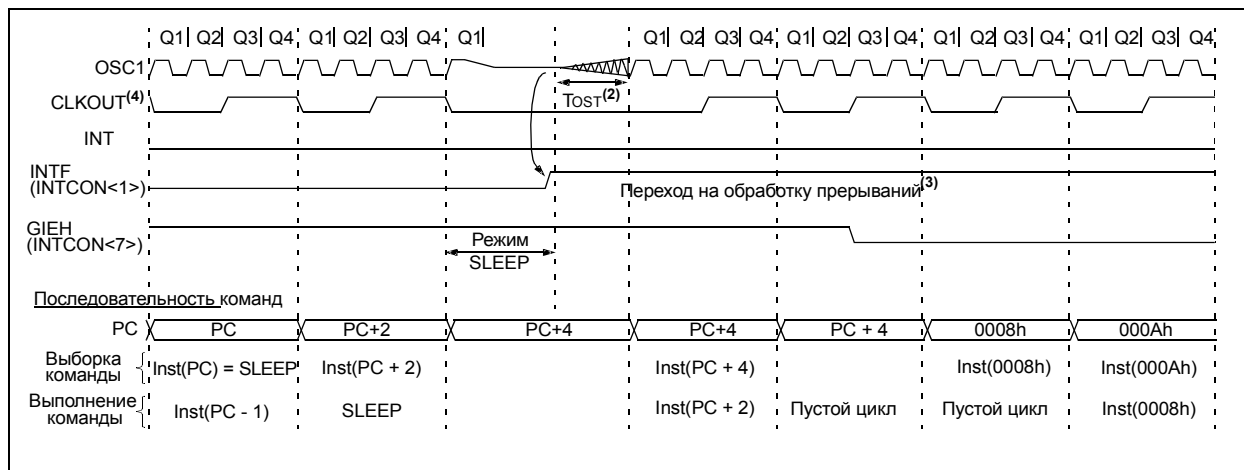
Когда бит глобального разрешения прерываний GIE сброшен в '0', а бит разрешения периферийных прерываний и соответствующий флаг прерывания установлен в '1', то возникнет одно из следующих событий:

- Если прерывание возникает перед выполнением команды SLEEP, то вместо инструкции SLEEP будет выполнен пустой цикл NOP, WDT и постделитель WDT не будут сброшены, бит -TO не будет установлен в '1', а бит -PD не будет сброшен в '0'.
- Если прерывание возникает в течение или после выполнения инструкции SLEEP, то микроконтроллер немедленно выйдет из режима SLEEP, а команда SLEEP выполняется полностью. WDT и постделитель WDT сброшены, бит -TO установлен в '1', бит -PD сброшен в '0'.

Даже если флаги прерываний были проверены перед выполнением команды SLEEP, они могут быть установлены в течение выполнения инструкции SLEEP. Для контроля полного выполнения команды SLEEP проверьте состояние бита -PD. Если -PD = 1, то вместо инструкции SLEEP был выполнен пустой цикл NOP.

Для гарантированного сброса WDT перед инструкцией SLEEP рекомендуется использовать команду CLRWDT.

Рисунок 19-2. Временная диаграмма выхода микроконтроллера из режима SLEEP по прерыванию с входа INT



Примечания:

1. Режим генератора XT, HS или LP.
2. Предполагается, что GIE=1. После выхода из режима SLEEP произойдет переход по вектору прерывания.
3. $T_{OST} = 1024 T_{OSC}$ (не масштабный рисунок). Для RC режима генератора задержка отсутствует.
4. CLKOUT не доступен для этих режимов генератора, но показан для пояснения диаграммы.

19.4 Верификация и защита кода программы

Структура защиты Flash памяти микроконтроллеров PIC18 существенно отличается от других PICmicro. Пользовательская память программ разделена на блоки. Один из блоков – блок загрузчика 512 байт. Остальная память разделена на 4 блока с бинарными границами.

Каждый из пяти блоков имеет три управляющих бита защиты:

- Бит защиты (CPn)
- Бит защиты записи (WRTn)
- Бит защиты внешнего табличного чтения (EBTRn)

На рисунке 19-3 представлена организация памяти программ с 16- и 32-килобайтными памяти и биты защиты, связанные с каждым блоком. Фактическое расположение битов смотрите в таблице 19-3.

Рисунок 19-3. Защита памяти программ в микроконтроллерах PIC18FXX2

Размер памяти/микроконтроллер			Диапазон адресов	Биты защиты блока памяти программ:
16 кбайт (PIC18FX42)	32 кбайт (PIC18FX52)			
Загрузочный блок	Загрузочный блок	000000h 0001FFh	CPB, WRTB, EBTRB	
Блок 0	Блок 0	000200h 001FFFh	CP0, WRT0, EBTR0	
Блок 1	Блок 1	002000h 003FFFh	CP1, WRT1, EBTR1	
Не реализовано читается как '0'	Блок 2	004000h 005FFFh	CP2, WRT2, EBTR2	
Не реализовано читается как '0'	Блок 3	006000h 007FFFh	CP3, WRT3, EBTR3	
Не реализовано читается как '0'	Не реализовано читается как '0'	008000h 1FFFFFFh	(Не реализованная область памяти)	

Таблица 19-3. Регистры и биты, связанные с защитой кода

Имя		Бит 7	Бит 6	Бит 5	Бит 4	Бит 3	Бит 2	Бит 1	Бит 0	Не запрог. значение
300008h	CONFIG5L	-	-	-	-	CP3	CP2	CP1	CP0	---- 1111
300009h	CONFIG5H	CPD	CPB	-	-	-	-	-	-	11-- ----
30000Ah	CONFIG6L	-	-	-	-	WRT3	WRT2	WRT1	WRT0	---- 1111
30000Bh	CONFIG6H	WRD	WRTB	WRTC	-	-	-	-	-	111- ----
30000Ch	CONFIG7L	-	-	-	-	EBTR3	EBTR2	EBTR1	EBTR0	---- 1111
30000Dh	CONFIG7H	-	EBTRB	-	-	-	-	-	-	-1-- ----

Затененные ячейки на работу не влияют.

19.4.1 Защита памяти программ

Пользовательская память программ может быть прочитана или записана командами табличного чтения/записи. ID микроконтроллера может быть прочитано командой табличного чтения. Биты конфигурации могут быть изменены табличным чтением/записью.

Для работы программы пользователя биты CPn не оказывают прямого эффекта. Биты CPn запрещают внешнее чтение/запись. Блок памяти программ может быть защищен от табличной записи, если бит WRTn равен '0'. Биты EBTRn управляют табличным чтением. Если бит EBTRn запрограммирован в '0', то табличное чтение блока возможно только командами чтения, выполняемыми в этом блоке. Чтение командами из других блоков заблокировано (чтение будет давать результат '0'). На рисунках 19-4, 19-5 и 19-6 смотрите пояснения операций табличного чтения, записи и чтения с включенной защитой.

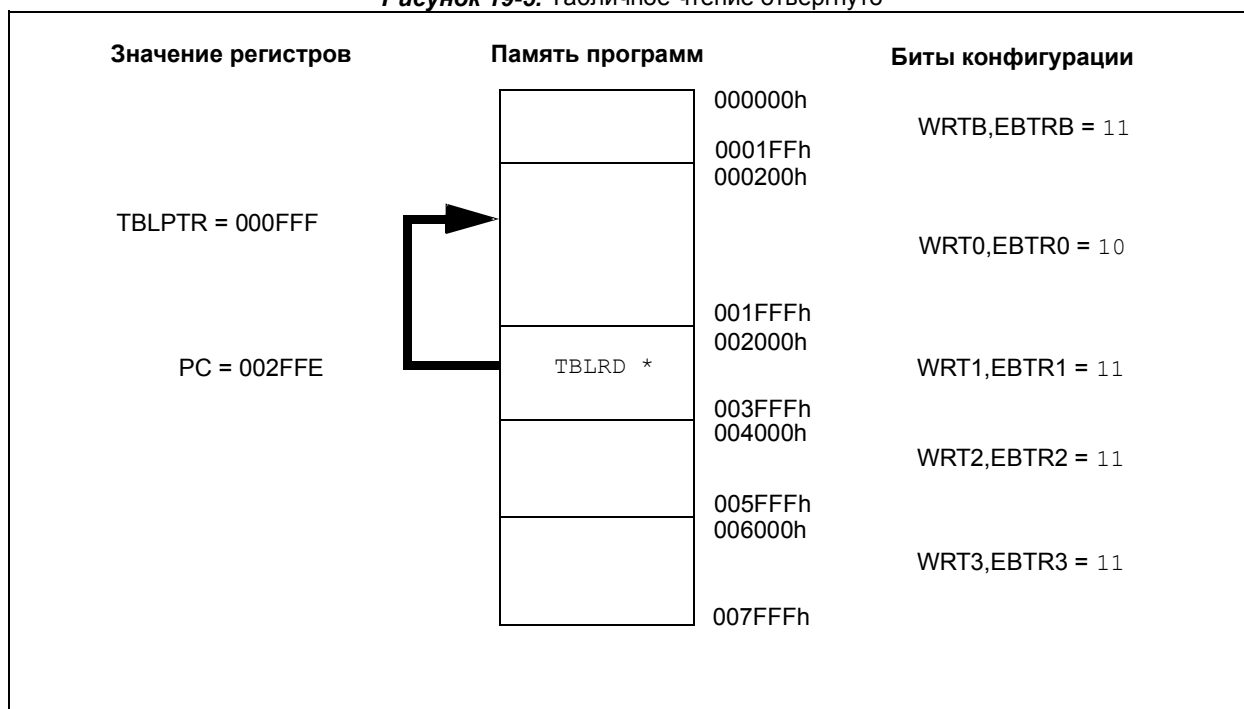
Примечание. Биты защиты от чтения EBTRn могут быть только запрограммированы в '0' из '1'. Не возможно записать в биты EBTRn '1', если они в '0'. Биты EBTRn устанавливаются в '1' только при полном стирании памяти микроконтроллера. Команды стирания блока и полного стирания памяти могут быть выполнены только по интерфейсу ICSP внешним программатором.

Рисунок 19-4. Табличная запись отвергнута



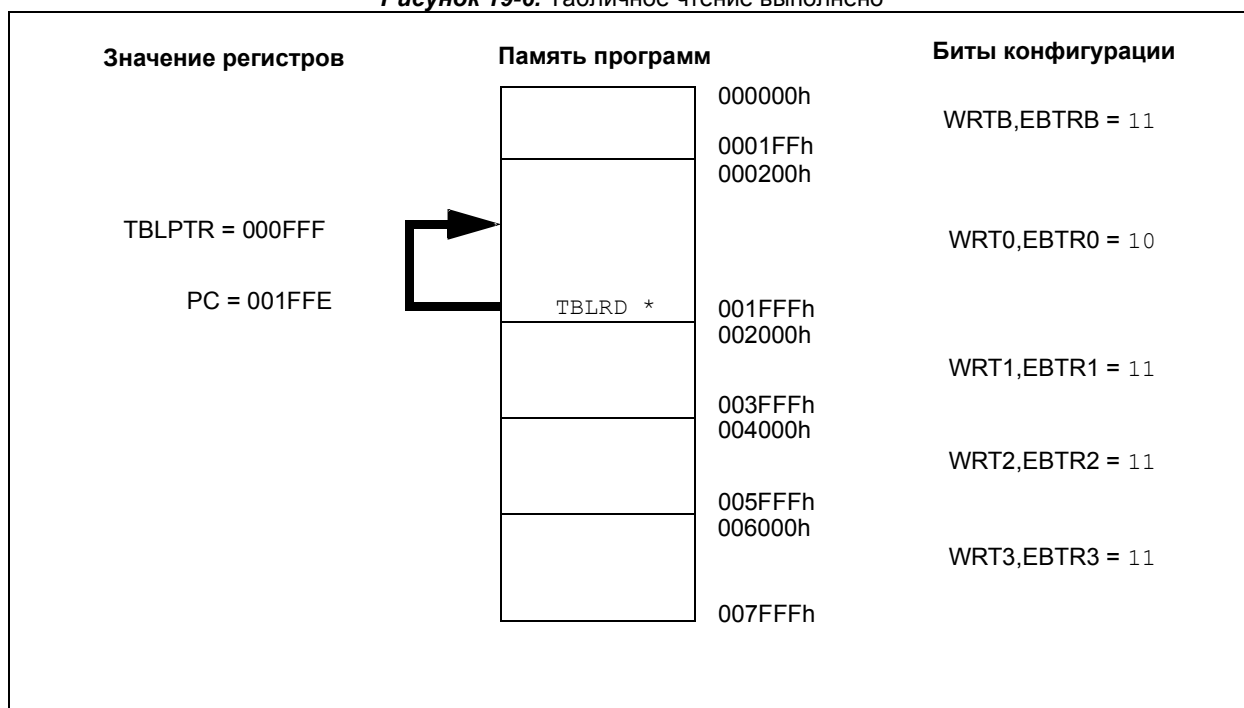
Результат. Любая табличная запись игнорируется, когда WRTn=0.

Рисунок 19-5. Табличное чтение отвергнуто



Результат. Любое табличное чтение между блоками памяти программ запрещено, когда EBTRn=0. В TABLAT помещается значение '0'.

Рисунок 19-6. Табличное чтение выполнено



Результат. Табличное чтение разрешено внутри блока памяти, когда EBTRn=0. В TABLAT помещается значение по указателю TBLPTR.

19.4.2 Защита EEPROM памяти данных

EEPROM память данных может быть защищена от внешнего чтения/записи битами конфигурации CPD, WRTD. Если запрограммирован бит CPD в '0', то запрещено внешнее чтение/запись EEPROM памяти данных. Если запрограммирован только бит WRTD, то запрещена внешняя запись в EEPROM память данных. Защита EEPROM памяти данных не оказывает влияние на операции с памятью командами микроконтроллера.

19.4.3 Защита регистров конфигурации

Регистры конфигурации могут быть защищены от записи. Бит WRTC управляет защитой регистров конфигурации. Командами микроконтроллера бит WRTC доступен только для чтения. Изменить бит WRTC можно только по протоколу программирования ICSP.

19.5 Размещение идентификатора ID

Восемь ячеек памяти программ (200000h-200007h) предназначены для размещения идентификатора, которые могут использоваться для сохранения контрольной суммы или другой информации. Доступ к ID регистрам возможен в нормальном режиме работы командами TBLRD и TBLWT. Регистры ID могут быть прочитаны при включенной защите кода.

19.6 Внутрисхемное программирование ICSP

Микроконтроллеры PIC18FXX2 могут быть запрограммированы по последовательному интерфейсу в готовом изделии. Программирование выполняется по двум линиям последовательно интерфейса (данные, синхронизация) и трем дополнительным линиям: напряжение питания, общий провод, напряжение программирования. Это позволяет изготавливать платы с не запрограммированными микроконтроллерами, а затем загружать в них программу перед поставкой изделия. Данная функция также позволяет обновлять программное обеспечение микроконтроллеров.

19.7 Внутрисхемный отладчик ICD

Если бит DEBUG в регистре конфигурации CONFIG4L равен нулю, то разрешен режим внутрисхемной отладки. Эта функция предоставляет простые функции отладки кода программы при использовании MPLAB IDE. Для работы отладчика используется часть ресурсов микроконтроллера, показанных в таблице 19-4.

Таблица 19-4. Ресурсы, используемые для режима внутрисхемной отладки

Порты ввода/вывода	RB6, RB7
Стек	2 уровня
Память программ	512 байт
Память данных	10 байт

Для использования режима внутрисхемной отладки схема устройства должна предусматривать возможность подключения к выводам -MCLR/V_{PP}, V_{DD}, GND, RB6 и RB7, аналогично режиму внутрисхемного программирования ICSP.

19.8 Режим низковольтного программирования

Бит LVP в регистре конфигурации CONFIG4L используется для разрешения режима низковольтного программирования. Этот режим позволяет запрограммировать микроконтроллер по интерфейсу ICSP при одном источнике питания (не требуется подавать напряжение V_{ИНН} на вывод -MCLR). По умолчанию LVP=1, разрешая низковольтное программирование. При этом вывод RB5/PGM используется для низковольтного программирования и перестает быть цифровым портом ввода/вывода. Микроконтроллер переходит в режим программирования, когда на выводе RB5/PGM высокий уровень сигнала. Режим стандартного программирования по прежнему доступен (когда на выводе -MCLR напряжение V_{ИНН}).

Примечания:

1. Режим стандартного программирования всегда доступен, независимо от состояния бита LVP.
2. В режиме низковольтного программирования вывод RB5/PGM не может использоваться как цифровой порт ввода/вывода.
3. В режиме низковольтного программирования бит TRISB<5> должен быть сброшен в '0' для отключения подтягивающего резистора на входе.

Если режим низковольтного программирования не используется, бит LVP должен быть сброшен в '0', вывод RB5/PGM становится цифровым портом ввода/вывода. Бит LVP может быть изменен только в стандартном режиме программирования (когда на выводе -MCLR напряжение V_{ИНН}). Когда бит LVP=0, возможен только стандартный режим программирования/проверки микроконтроллера.

В режиме программирования ICSP при выполнении операции стирания всей памяти (включая снятие защиты) напряжение питания должно быть от 4.5В до 5.5В. Все остальные операции программирования могут быть выполнены во всем диапазоне напряжений питания.

Уважаемые господа!

ООО «Микро-Чип» поставляет полную номенклатуру комплектующих фирмы **Microchip Technology Inc** и осуществляет качественную техническую поддержку на русском языке.

С техническими вопросами Вы можете обращаться по адресу support@microchip.ru

По вопросам поставок комплектующих Вы можете обращаться к нам по телефонам:

(095) 963-9601

(095) 737-7545

и адресу sales@microchip.ru

На сайте

www.microchip.ru

Вы можете узнать последние новости нашей фирмы, найти техническую документацию и информацию по наличию комплектующих на складе.