

PIC18FXX2

Однокристальные 8-разрядные FLASH CMOS
микроконтроллеры с 10 – разрядным АЦП
компании Microchip Technology Incorporated

- PIC18F242
- PIC18F252
- PIC18F442
- PIC18F452

Часть 12

(Поддержка разработчиков; Электрические характеристики;
Корпуса микроконтроллеров)

Перевод основывается на технической документации DS39564A
компании Microchip Technology Incorporated, USA.

© ООО «Микро-Чип»
Москва - 2003

Распространяется бесплатно.

Полное или частичное воспроизведение материала допускается только с письменного разрешения
ООО «Микро-Чип»
тел. (095) 737-7545
www.microchip.ru

PIC18FXX2 Data Sheet

High Performance, Enhanced FLASH Microcontrollers with 10-Bit A/D

Trademarks: The Microchip name, logo, PIC, PICmicro, PICMASTER, PIC-START, PRO MATE, KEELOQ, SEEVAL, MPLAB and The Embedded Control Solutions Company are registered trademarks of Microchip Technology Incorporated in the U.S.A. and other countries.

Total Endurance, ICSP, In-Circuit Serial Programming, Filter-Lab, MXDEV, microID, *FlexROM*, *fuzzyLAB*, MPASM, MPLINK, MPLIB, PICDEM, ICEPIC, Migratable Memory, FanSense, ECONOMONITOR and SelectMode are trademarks of Microchip Technology Incorporated in the U.S.A.

Serialized Quick Term Programming (SQTP) is a service mark of Microchip Technology Incorporated in the U.S.A.

All other trademarks mentioned herein are property of their respective companies.

28/40-выводные высокоскоростные FLASH микроконтроллеры с 10-разрядным АЦП

Высокоскоростной RISC микроконтроллер:

- Оптимизированная архитектура и система команд для написания программ на языке C
- Система команд совместима с командами семейств PIC16C, PIC17C и PIC18C
- Линейное адресное пространство памяти программ 32кбайта
- Линейное адресное пространство памяти данных 1.5кбайт

Устройство	Память программ		Память данных (байт)	EEPROM память данных (байт)
	Flash (байт)	Команд		
PIC18F242	16к	8192	768	256
PIC18F252	32к	16384	1536	256
PIC18F442	16к	8192	768	256
PIC18F452	32к	16384	1536	256

- Быстродействие до 10MIPS:
 - Тактовая частота от DC до 40МГц
 - Частота генератора с вкл. PLL от 4МГц до 10МГц
- 16-разрядные команды, 8-разрядные данные
- Система приоритетов прерываний
- Аппаратное умножение 8x8 за один машинный цикл

Характеристика периферийных модулей:

- Высокая нагрузочная способность портов ввода/вывода
- Три входа внешних прерываний
- Модуль TMR0: 8/16-разрядный таймер/счетчик с программируемым 8-разрядным предделителем
- Модуль TMR1: 16-разрядный таймер/счетчик
- Модуль TMR2: 8-разрядный таймер/счетчик с 8-разрядным регистром периода (основной для ШИМ)
- Модуль TMR3: 16-разрядный таймер/счетчик
- Вторичный генератор тактового сигнала на основе TMR1/TMR3
- Два модуля CCP
 - Выводы модуля CCP могут работать как:
 - 16-разрядный захват, максимальная разрешающая способность 6.25нс (ТСУ/16)
 - 16-разрядное сравнение, максимальная разрешающая способность 100нс (ТСУ)
 - ШИМ, разрядность от 1 до 10 бит, Максимальная частота ШИМ 156кГц@8 бит; 39кГц@10 бит

Характеристика периферийных модулей (продолжение):

- Модуль ведущего последовательного синхронного порта (MSSP)
 - 3-х проводной интерфейс SPITM (поддерживает 4 режима)
 - I2CTM (ведущий и ведомый режим)
- Адресуемый модуль USART, поддержка интерфейса RS-485 и RS-232
- Модуль PSP, ведомый параллельный порт

Аналоговые периферийные модули:

- Модуль 10-разрядного АЦП:
 - Высокая скорость преобразования
 - Работа модуля АЦП в SLEEP режиме микроконтроллера
 - $DNL = \pm 1Lsb$, $INL = \pm 1Lsb$
- Программируемый детектор пониженного напряжения (PLVD)
 - При обнаружении снижения напряжения возможна генерация прерываний
- Программируемый сброс по снижению напряжения питания

Особенности микроконтроллеров

- 100 000 гарантированных циклов стирание/запись памяти программ
- 1 000 000 гарантированных циклов стирание/запись EEPROM памяти данных
- Возможность самопрограммирования
- Сброс по включению питания (POR), таймер включения питания (PWRT), таймер запуска генератора (OST)
- Сторожевой таймер WDT с отдельным RC генератором
- Программируемая защита кода программы
- Режим пониженного энергопотребления и режим SLEEP
- Выбор режима работы тактового генератора, включая:
 - 4 x PLL (от основного генератора)
 - Вторичный генератор (32кГц)
- Внутрисхемное программирование по двухпроводной линии (ICSP) с одним напряжением питания 5В
- Внутрисхемная отладка по двухпроводной линии (ICD)

КМОП технология

- Высокоскоростная энергосберегающая КМОП технология
- Полностью статическая архитектура
- Широкий диапазон напряжений питания (от 2.0В до 5.5В)
- Промышленный и расширенный температурные диапазоны

Содержание

21.	Поддержка разработчиков	3
21.1	Интегрированная среда проектирования MPLAB-IDE	3
21.2	Ассемблер MPASM	4
21.3	С компиляторы MPLAB-C17 и MPLAB-C18	4
21.4	Линкер MPLINK, организатор библиотек MPLIB.....	4
21.5	Программный симулятор MPLAB-SIM	4
21.6	Универсальный эмулятор MPLAB-ICE	4
21.7	Внутрисхемный эмулятор ICEPIC.....	5
21.8	Внутрисхемный отладчик MPLAB-ICD.....	5
21.9	Универсальный программатор PRO MATE II.....	5
21.10	Программатор PICSTART Plus.....	5
21.11	Демонстрационная плата PICDEM-1.....	5
21.12	Демонстрационная плата PICDEM-2.....	5
21.13	Демонстрационная плата PICDEM-3.....	6
21.14	Демонстрационная плата PICDEM-17.....	6
21.15	KeeLoq (с функциями программатора).....	6
22.	Электрические характеристики	8
22.1	Электрические характеристики PIC18FXX2-I, PIC18FXX2-E, PIC18LFXX2-I	10
22.2	Электрические характеристики PIC18FXX2-I, PIC18FXX2-E, PIC18LFXX2-I	13
22.3	Временные диаграммы и спецификации	16
22.3.1	<i>Символьное обозначение временных параметров.....</i>	<i>16</i>
22.3.2	<i>Условия временных диаграмм и параметров</i>	<i>17</i>
22.3.3	<i>Временные диаграммы и параметры.....</i>	<i>18</i>
23.	Характеристика микроконтроллеров	35
24.	Корпуса микроконтроллеров	36
24.1	Описание обозначений на корпусах микроконтроллеров	36
24.2	Чертежи корпусов.....	38
24.2.1	<i>Тип корпуса: 28-выводный PDIP - 300mil</i>	<i>38</i>
24.2.2	<i>Тип корпуса: 28-выводный SOIC - 300mil.....</i>	<i>39</i>
24.2.3	<i>Тип корпуса: 40-выводный PDIP - 600mil</i>	<i>40</i>
24.2.4	<i>Тип корпуса: 44-выводный TQFP.....</i>	<i>41</i>
24.2.5	<i>Тип корпуса: 44-выводный PLCC.....</i>	<i>42</i>
24.3	Правила идентификации типа микроконтроллеров PIC18FXX2.....	43

21. Поддержка разработчиков

Микроконтроллеры PICmicro обеспечены большим спектром аппаратных и программных инструментальных средств проектирования:

- Интегрированная среда проектирования:
 - Программное обеспечение MPLAB-IDE
- Ассемблер/Компилятор/Линкер:
 - Ассемблер MPASM
 - Компиляторы MLAB-C17 и MPLAB-C18
 - Линкер MPLINK/ Организатор библиотек MPLIB
- Симулятор:
 - Программный симулятор MLAB-SIM
- Эмуляторы:
 - Внутрисхемный эмулятор реального времени MPLAB-ICE2000
 - ICEPIC
- Внутрисхемный отладчик:
 - MLAB-ICD
- Программаторы:
 - Универсальный программатор PRO MATE II
 - Недорогой программатор PICSTART для начала работы с PICmicro
- Недорогие демонстрационные платы:
 - PICDEM-1
 - PICDEM-2
 - PICDEM-3;
 - PICDEM-17
 - KeeLoq

21.1 Интегрированная среда проектирования MPLAB-IDE

Программное обеспечение MPLAB-IDE предназначено для разработки программного обеспечения 8-разрядных микроконтроллеров PICmicro, работающее под управлением операционной системы Windows.

Основные характеристики MPLAB-IDE:

- Многофункциональные возможности:
 - Редактор
 - Симулятор
 - Программатор (приобретается отдельно)
 - Эмулятор (приобретается отдельно)
- Полнофункциональный редактор
- Организатор проекта
- Настройка панелей инструментов и параметров отображения
- Строка состояния
- Интерактивная помощь

MPLAB-IDE позволяет Вам:

- Редактировать исходные файлы написанные на языке ассемблера или C
- Быстро выполнять трансляцию и компиляцию проекта автоматически загружая параметры используемого микроконтроллера PICmicro
- Выполнять отладку программы с использованием:
 - Исходных файлов
 - Листинга программы
 - Объектного кода

Однотипная работа инструментальных модулей интегрированной среды проектирования MPLAB-IDE позволяет легко перейти от программного симулятора MPLAB-SIM к использованию полнофункционального эмулятора.

21.2 Ассемблер MPASM

MPASM - полнофункциональный универсальный макроассемблер для всех семейств микроконтроллеров PICmicro. Ассемблер может генерировать шестнадцатиразрядный файл пригодный для записи в микроконтроллер или формировать перемещаемые объектные файлы для линкера MPLINK.

MPASM имеет интерфейс командной строки и оконный интерфейс, работает под управлением операционной системы Windows 3.X и выше. Может работать как автономное приложение. MPASM генерирует объектные файлы, шестнадцатеричные HEX файлы в стандарте Intel, файл карты памяти (для детализации использования памяти микроконтроллера), файл листинга программы (текст программы совмещен с кодами микроконтроллера) и файл отладки для MPLAB-IDE.

Особенности MPASM:

- MPASM и MPLINK интегрированы в MPLAB-IDE
- MPASM поддерживает систему макрокоманд, упрощающих написание текста программы
- Позволяет выполнять компиляцию условных блоков текста программы

Директивы MPASM дают возможность управлять компиляцией исходного текста программы.

21.3 С компиляторы MPLAB-C17 и MPLAB-C18

MPLAB-C17 и MPLAB-C18 - полнофункциональные ANSI 'C' компиляторы с интегрированной средой разработки для микроконтроллеров семейств PIC17CXXX и PIC18CXXX соответственно. Для упрощения отладки текста программы компиляторы обеспечивают интеграцию в средства проектирования с передачей информации об используемых переменных в формате совместимом с MPLAB-IDE.

21.4 Линкер MPLINK, организатор библиотек MPLIB

MPLINK - линкер перемещаемых объектных файлов, сгенерированных программами MPASM, MPLAB-C17 и MPLAB-C18. Линкер выполняет связь объектных файлов с предварительно скомпилированными файлами библиотек и файлами сценария.

MPLIB - организатор библиотек предварительно откомпилированных исходных файлов, которые нужно использовать с MPLINK. Когда подпрограмма библиотечного файла вызывается из исходного файла, в приложение будет включена только необходимая модуль. Это позволяет эффективно использовать большие библиотеки в различных приложениях. MPLIB управляет созданием и изменением библиотечных файлов.

Особенности MPLINK:

- MPLINK работает совместно с MPASM, MPLAB-C17 и MPLAB-C18
- MPLINK позволяет разбивать память микроконтроллера на разделы

Особенности MPLIB:

- MPLIB упрощает подключение дополнительных файлов потому, что позволяет подключить одну библиотеку вместо множества мелких файлов
- MPLIB группирует связанные модули
- MPLIB позволяет добавлять, изменять, удалять и заменять модули в библиотечных файлах.

21.5 Программный симулятор MPLAB-SIM

Симулятор MPLAB-SIM позволяет проследить выполнение программы микроконтроллеров PICmicro на уровне команд по шагам или в режиме анимации. На любой команде выполнение программы может быть остановлено для проверки и изменения памяти. Функции стимула позволяют моделировать сигнал с логическими уровнями на входах микроконтроллера. MPLAB-SIM полностью поддерживает символьную отладку, используя MPLAB-C17, MPLAB-C18 и MPASM. MPLAB-SIM является доступным и удобным средством отладки программ для микроконтроллеров PICmicro.

21.6 Универсальный эмулятор MPLAB-ICE

Универсальный эмулятор MPLAB-ICE обеспечивает разработчиков полным набором инструментальных средств проектирования устройств с применением микроконтроллеров PICmicro. Управление работой эмулятора выполняется из интегрированной среды проектирования MPLAB-IDE с возможностью редактирования, компиляции, загрузки и выполнения программы.

Заменяемые поды позволяют быстро перенастроить эмулятор для работы с другим типом микроконтроллеров. Универсальная архитектура MPLAB-ICE дает возможность поддерживать новые типы микроконтроллеров PICmicro.

Эмулятор MPLAB-ICE был разработан как система эмуляции (анимации) в реальном масштабе времени с дополнительными возможностями, присутствующих в дорогих инструментальных средствах. Эмулятор работает под управлением распространенной операционной системы Microsoft Windows 3.x/95/98.

MPLAB-ICE 2000 - полнофункциональная система эмуляции с усовершенствованными функциями трассировки, триггеров и управляющих особенностей. Оба эмулятора используют одинаковые поды и работают во всех допустимых режимах микроконтроллеров PICmicro.

21.7 Внутрисхемный эмулятор ICEPIC

ICEPIC - недорогой эмулятор, предназначенный для однократно программируемых (OTP) 8-разрядных микроконтроллеров семейств PIC16C5X, PIC16C6X, PIC16C7X и PIC16CXXX. Модульная структура позволяет поддерживать все типы микроконтроллеров семейства PIC16C5X и PIC16CXXX за счет сменных подов.

21.8 Внутрисхемный отладчик MPLAB-ICD

Внутрисхемный отладчик MPLAB-ICD является мощным недорогим инструментом отладки программы. Работа MPLAB-ICD основана на функции внутрисхемной отладки Flash микроконтроллеров семейства PIC16F87X. Эта особенность, совместно с функцией внутрисхемного последовательного программирования, позволяет запрограммировать микроконтроллер непосредственно из среды проектирования MPLAB-IDE. MPLAB-ICD дает возможность быстро выполнить отладку программы, выполняя ее по шагам или в режиме реального времени.

21.9 Универсальный программатор PRO MATE II

Универсальный программатор PRO MATE II может работать автономно и под управлением PC совместимого компьютера. Для максимальной надежности программирования в программаторе PRO MATE II можно указать напряжения V_{DD} и V_{PP} . В программатор встроен ЖКИ дисплей для вывода сообщений об ошибках и клавиатура для ввода команд. Модульная колодка позволяет программировать микросхемы в различных корпусах. В автономном режиме программатор PRO MATE II может проверять микроконтроллер и устанавливать биты защиты.

21.10 Программатор PICSTART Plus

Недорогой программатор PICSTART Plus предназначен для начала работы с микроконтроллерами PICmicro, подключается к PC совместимому компьютеру через COM (RS-232) порт и работает под управлением интегрированной среды проектирования MPLAB-IDE. PICSTART Plus поддерживает все микроконтроллеры PICmicro в корпусах до 40 выводов. Микроконтроллеры с большим числом выводов (PIC16C92X, PIC17C76X) поддерживаются при использовании адаптеров.

21.11 Демонстрационная плата PICDEM-1

Демонстрационная плата PICDEM-1 предназначена для микроконтроллеров PIC16C5X (PIC26C54, PIC16C58A), PIC16C61, PIC16C62X, PIC16C71, PIC16C8X, PIC17C42, PIC17C43 и PIC17C44. В комплект поставки входят необходимые аппаратные модули, программное обеспечение и демонстрационные программы. Записать демонстрационные программы в микроконтроллер можно с помощью программатора PRO MATE II или PICSTART Plus. Пользователь может подключить к демонстрационной плате эмулятор MPLAB-ICE и выполнять отладку программы. На демонстрационной плате имеется полигон для установки дополнительных элементов пользователя. В состав демонстрационной платы входит: драйвер интерфейса RS-232, потенциометр для моделирования аналогового входа, выключатели и восемь светодиодов подключенных к PORTB.

21.12 Демонстрационная плата PICDEM-2

Демонстрационная плата PICDEM-2 предназначена для микроконтроллеров PIC16C62, PIC16C64, PIC16C65, PIC16C73 и PIC16C74. В комплект поставки входят необходимые аппаратные модули, программное обеспечение и демонстрационные программы. Записать демонстрационные программы в микроконтроллер можно с помощью программатора PRO MATE II или PICSTART Plus. Пользователь может подключить к демонстрационной плате эмулятор MPLAB-ICE и выполнять отладку программы. На демонстрационной плате имеется полигон для установки дополнительных элементов пользователя. В состав демонстрационной платы входит: драйвер интерфейса RS-232, потенциометр для моделирования аналогового входа, последовательная EEPROM память для демонстрации работы шины I²C, выводы для подключения ЖКИ и дополнительной клавиатуры.

21.13 Демонстрационная плата PICDEM-3

Демонстрационная плата PICDEM-3 предназначена для микроконтроллеров PIC16C923 и PIC16C924 выполненных в 44-выводном PLCC корпусе с интегрированным ЖКИ модулем. В комплект поставки входят необходимые аппаратные модули, программное обеспечение и демонстрационные программы. Записать демонстрационные программы в микроконтроллер можно с помощью программатора PRO MATE II или PICSTART Plus. Пользователь может подключить к демонстрационной плате эмулятор MPLAB-ICE и выполнять отладку программы. На демонстрационной плате имеется полигон для установки дополнительных элементов пользователя. В состав демонстрационной платы входит: драйвер интерфейса RS-232, выключатели; потенциометр для моделирования аналогового входа; термистор; выводы для подключения ЖКИ и дополнительной клавиатуры; 12-разрядный ЖКИ для отображения времени, даты и температуры; дополнительный интерфейс RS-232; программное обеспечение работающее под управлением операционной системы Windows 3.x для передачи данных на PC совместимый компьютер.

21.14 Демонстрационная плата PICDEM-17

Демонстрационная плата PICDEM-17 предназначена для микроконтроллеров PIC17C752, PIC17C756, PIC17C762 и PIC17C766. В комплект поставки входят необходимые аппаратные модули, программное обеспечение и демонстрационные программы. Записать демонстрационные программы в микроконтроллер можно с помощью программатора PRO MATE II или PICSTART Plus. Пользователь может подключить к демонстрационной плате эмулятор MPLAB-ICE и выполнять отладку программы. На демонстрационной плате имеется полигон для установки дополнительных элементов пользователя.

21.15 KeeLoq (с функциями программатора)

Оценочная система KeeLoq предназначена для микросхем HCS фирмы Microchip. В состав комплекта входит: ЖКИ дисплей для отображения изменяющихся кодов, декодер, интерфейс программирования.

22. Электрические характеристики

Максимально допустимые значения (*)

Предельная рабочая температура	от -55°C до +125°C
Температура хранения	от -65°C до +150°C
Напряжение V_{DD} относительно V_{SS}	от -0.3В до +6.5В
Напряжение -MCLR относительно V_{SS} ⁽²⁾	от 0В до +13.25В
Напряжение RA4 относительно V_{SS}	от 0В до +8.5В
Напряжение на остальных выводах относительно V_{SS}	от -0.3В до ($V_{DD}+0.3В$)
Рассеиваемая мощность ⁽¹⁾	1Вт
Максимальный ток вывода V_{SS}	300мА
Максимальный ток вывода V_{DD}	250мА
Входной запирающий ток I_{IK} ($V_I < 0$ или $V_I > V_{DD}$)	±20мА
Выходной запирающий ток I_{OK} ($V_O < 0$ или $V_O > V_{DD}$)	±20мА
Максимальный выходной ток стока канала ввода/вывода	25мА
Максимальный выходной ток истока канала ввода/вывода	25мА
Максимальный общий выходной ток стока портов ввода/вывода PORTA, PORTB, PORTE ⁽³⁾	200мА
Максимальный общий выходной ток истока портов ввода/вывода PORTA, PORTB, PORTE ⁽³⁾	200мА
Максимальный общий выходной ток стока портов ввода/вывода PORTC, PORTD ⁽³⁾	200мА
Максимальный общий выходной ток истока портов ввода/вывода PORTC, PORTD ⁽³⁾	200мА

Примечание 1. Потребляемая мощность рассчитывается по формуле:

$$P = V_{DD} \times \{I_{DD} - \sum I_{OH}\} + \sum \{(V_{DD} - V_{OH}) \times I_{OH}\} + \sum (V_{OL} \times I_{OL})$$

Примечание 2. Броски напряжения на выводе -MCLR ниже V_{SS} приводят к появлению больших токов (около 80мА), что может привести к срабатыванию защелки. Поэтому рекомендуется последовательно включать резистор сопротивлением от 500Ом до 100Ом для подачи низкого уровня на этот вывод вместо непосредственного подключения к V_{SS} .

Примечание 3. PORTD, PORTE в микроконтроллерах PIC18F2X2 не реализованы.

Примечание *. Выход за указанные значения может привести к необратимым повреждениям микроконтроллера. Не предусмотрена работа микроконтроллера в предельном режиме в течение длительного времени. Длительная эксплуатация микроконтроллера в недопустимых условиях может повлиять на его надежность.

Рисунок 22-1. График рекомендованных комбинаций значений напряжения питания и тактовой частоты для PIC18FXX2 (Промышленный температурный диапазон)

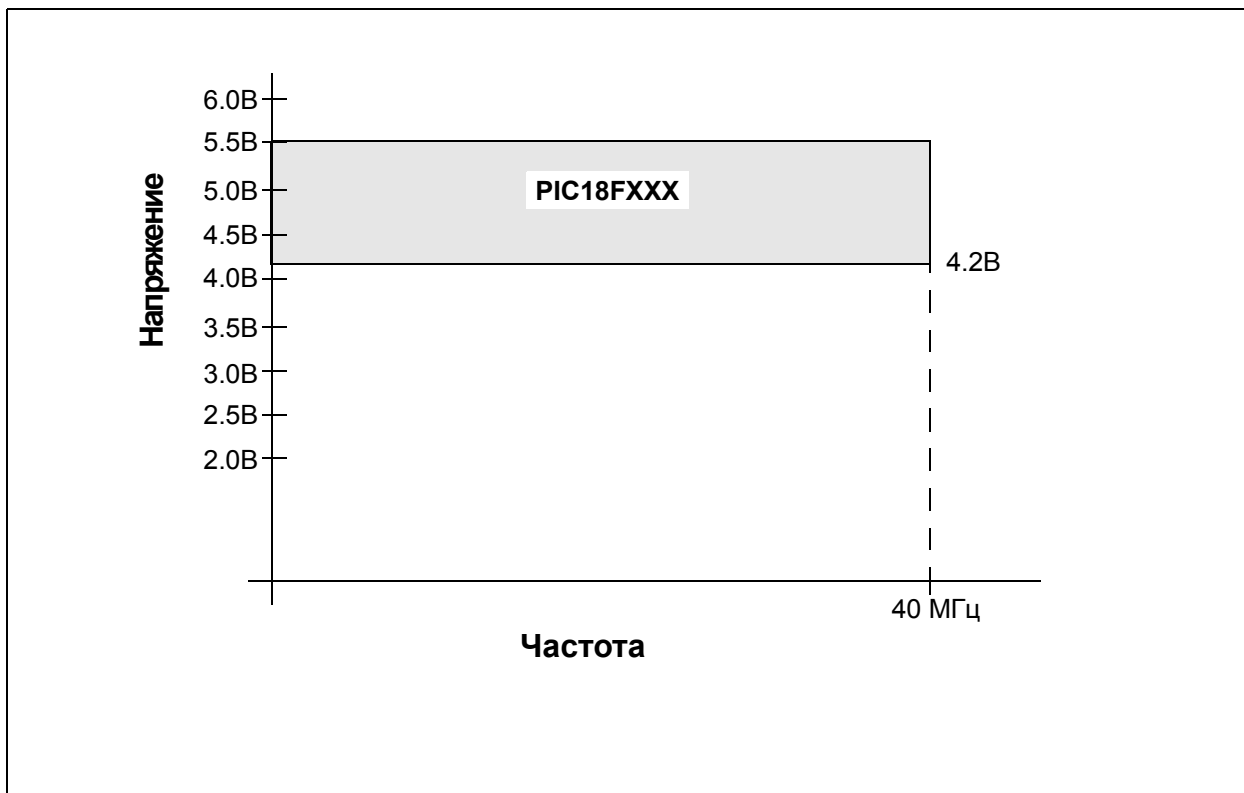
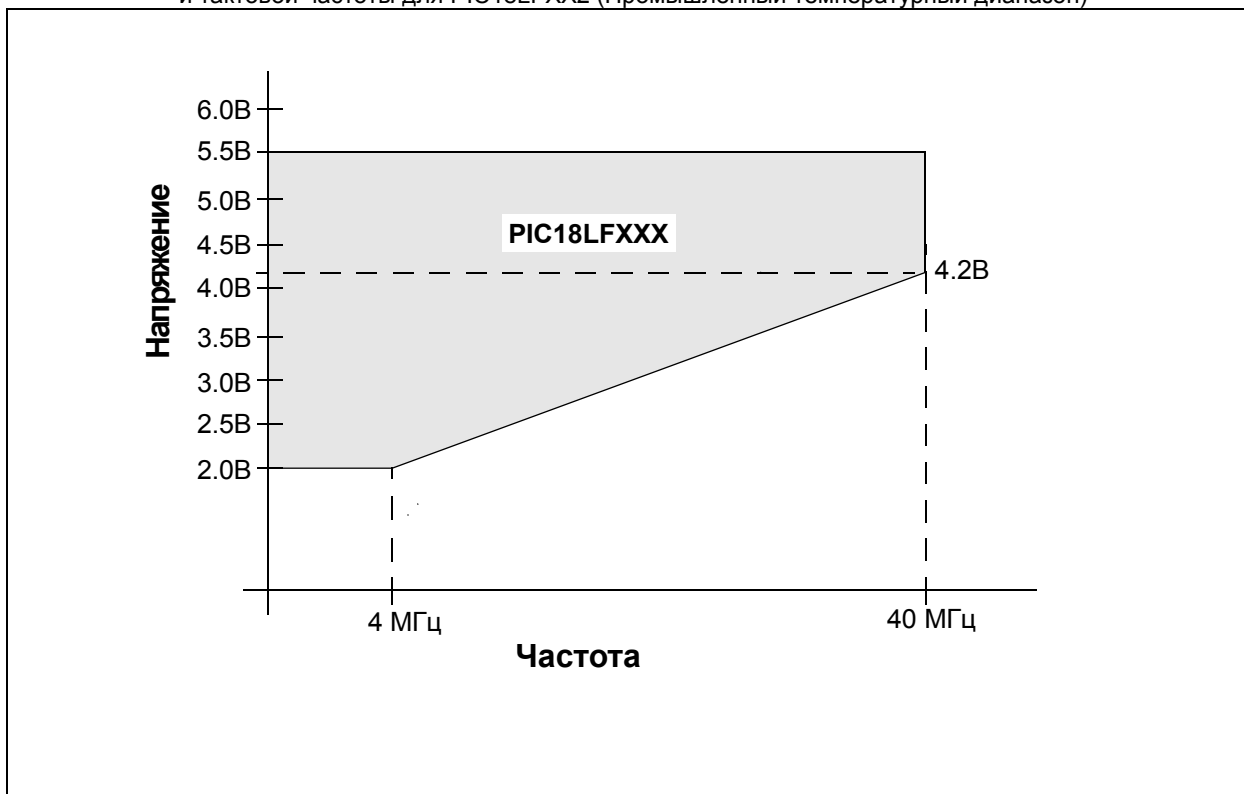


Рисунок 22-2. График рекомендованных комбинаций значений напряжения питания и тактовой частоты для PIC18LFXX2 (Промышленный температурный диапазон)



$$F_{\text{MAX}} = (20.0\text{МГц}/\text{В}) (V_{\text{DDAPPMIN}} - 2.0\text{В}) + 4\text{МГц}.$$

Примечание. V_{DDAPPMIN} – минимальное напряжение питания PIC18FXX2 в устройстве.

22.1 Электрические характеристики PIC18FXX2-I, PIC18FXX2-E, PIC18LFXX2-I

PIC18LFXX2-I		Стандартные рабочие условия (если не указано иное) Температурный диапазон: Промышленный $-40^{\circ}\text{C} \leq T_A \leq +85^{\circ}\text{C}$					
PIC18LFXX2-I PIC18LFXX2-E		Стандартные рабочие условия (если не указано иное) Температурный диапазон: Промышленный $-40^{\circ}\text{C} \leq T_A \leq +85^{\circ}\text{C}$ Расширенный $-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$					
№ пар.	Обоз.	Описание	Мин.	Тип.**	Макс.	Ед.	Примечание
D001	V _{DD}	Напряжение питания					HS, XT, RC и LP режим
D001		PIC18LFXX2	2.0	-	5.5	В	
D001		PIC18FXX2	4.2	-	5.5	В	
D002	V _{DR}	Напряжение сохранения данных в ОЗУ ⁽¹⁾	1.5	-	-	В	
D003	V _{POR}	Стартовое напряжение V _{DD} для формирования POR	-	-	0.7	В	Смотрите «сброс POR»
D004	S _{VDD}	Скорость нарастания V _{DD} для формирования POR	0.05	-	-	В/мс	Смотрите «сброс POR»
D005	V _{BOR}	Напряжение сброса BOR					
		PIC18LFXX2					
		BOR1 : BOR0 = 11	2.0	-	2.16	В	
		BOR1 : BOR0 = 10	2.7	-	2.86	В	
		BOR1 : BOR0 = 01	4.2	-	4.46	В	
		BOR1 : BOR0 = 00	4.5	-	4.78	В	
D005		PIC18FXX2					
		BOR1 : BOR0 = 1x	-	-	-	В	Не в рабочем диапазоне V _{DD}
		BOR1 : BOR0 = 01	4.2	-	4.46	В	
		BOR1 : BOR0 = 00	4.5	-	4.78	В	

Примечания:

1. Предел, до которого может быть понижено напряжение питания V_{DD} без потери данных в ОЗУ.
2. Ток потребления в основном зависит от напряжения питания и тактовой частоты. Другие факторы, влияющие на ток потребления: выходная нагрузка и частота переключения каналов ввода/вывода; тип тактового генератора; температура и выполняемая программа. Измерения I_{DD} проводилось в следующих условиях: внешний тактовый сигнал (меандр); каналы портов ввода/вывода в третьем состоянии и подтянуты к V_{DD}; -MCLR = V_{DD}; WDT выключен.
3. Потребляемый ток в SLEEP режиме не зависит от типа тактового генератора. При измерении тока все каналы портов ввода/вывода в третьем состоянии и подтянуты к V_{DD}.
4. В RC режиме генератора ток через внешний резистор не учитывается. Ток, протекающий через внешний резистор, может быть рассчитан по формуле $I_r = V_{DD}/2R_{EXT}$ (мА), где R_{EXT} в кОм.

Электрические характеристики PIC18FXX2-I, PIC18FXX2-E, PIC18LFXX2-I (продолжение)

PIC18LFXX2-I		Стандартные рабочие условия (если не указано иное) Температурный диапазон: Промышленный $-40^{\circ}\text{C} \leq T_A \leq +85^{\circ}\text{C}$					
PIC18LFXX2-I PIC18LFXX2-E		Стандартные рабочие условия (если не указано иное) Температурный диапазон: Промышленный $-40^{\circ}\text{C} \leq T_A \leq +85^{\circ}\text{C}$ Расширенный $-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$					
№ пар.	Обоз.	Описание	Мин.	Тип.**	Макс.	Ед.	Примечание
	I_{DD}	Ток потребления ^(2,4)					
D010		PIC18LFXX2	-	0.68	2.0	мА	XT, RC, RCIO $F_{OSC} = 4\text{МГц}, V_{DD} = 2.0\text{В}$
D010		PIC18FXX2	-	0.4	4	мА	XT, RC, RCIO $F_{OSC} = 4\text{МГц}, V_{DD} = 4.2\text{В}$
D010A		PIC18LFXX2	-	28	55	мкА	LP $F_{OSC} = 32\text{кГц}, V_{DD} = 2.0\text{В}$
D010A		PIC18FXX2	-	88	250	мкА	LP $F_{OSC} = 32\text{кГц}, V_{DD} = 4.2\text{В}$
D010C		PIC18LFXX2	-	-	38	мА	EC, ECIO $F_{OSC} = 40\text{МГц}, V_{DD} = 5.5\text{В}$
D010C		PIC18FXX2	-	-	38	мА	EC, ECIO $F_{OSC} = 40\text{МГц}, V_{DD} = 5.5\text{В}$
D013		PIC18LFXX2	-	1.32	3.5	мА	HS $F_{OSC} = 6\text{МГц}, V_{DD} = 2.0\text{В}$
			-	13.46	25	мА	$F_{OSC} = 25\text{МГц}, V_{DD} = 5.5\text{В}$
			-	19.1	38	мА	HS + PLL $F_{OSC} = 10\text{МГц}, V_{DD} = 5.5\text{В}$
D013		PIC18FXX2	-	13.46	25	мА	HS $F_{OSC} = 25\text{МГц}, V_{DD} = 5.5\text{В}$
			-	19.1	38	мА	HS + PLL $F_{OSC} = 10\text{МГц}, V_{DD} = 5.5\text{В}$
D014		PIC18LFXX2	-	29.6	55	мкА	Генератор TMR1 $F_{OSC} = 32\text{кГц}, V_{DD} = 2.0\text{В}$
D014		PIC18FXX2	-	-	200	мкА	OSCB $F_{OSC} = 32\text{кГц}, V_{DD} = 4.2\text{В},$ $-40^{\circ}\text{C} \leq T_A \leq +85^{\circ}\text{C}$
			-	-	250	мкА	$F_{OSC} = 32\text{кГц}, V_{DD} = 4.2\text{В},$ $-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$

Примечания:

1. Предел, до которого может быть понижено напряжение питания V_{DD} без потери данных в ОЗУ.
2. Ток потребления в основном зависит от напряжения питания и тактовой частоты. Другие факторы, влияющие на ток потребления: выходная нагрузка и частота переключения каналов ввода/вывода; тип тактового генератора; температура и выполняемая программа. Измерения I_{DD} проводилось в следующих условиях: внешний тактовый сигнал (меандр); каналы портов ввода/вывода в третьем состоянии и подтянуты к V_{DD} ; -MCLR = V_{DD} ; WDT выключен.
3. Потребляемый ток в SLEEP режиме не зависит от типа тактового генератора. При измерении тока все каналы портов ввода/вывода в третьем состоянии и подтянуты к V_{DD} .
4. В RC режиме генератора ток через внешний резистор не учитывается. Ток, протекающий через внешний резистор, может быть рассчитан по формуле $I_r = V_{DD}/2R_{EXT}$ (мА), где R_{EXT} в кОм.

Электрические характеристики PIC18FXX2-I, PIC18FXX2-E, PIC18LFXX2-I (продолжение)

PIC18LFXX2-I		Стандартные рабочие условия (если не указано иное) Температурный диапазон: Промышленный -40°C ≤ T _A ≤ +85°C					
PIC18FXX2-I PIC18FXX2-E		Стандартные рабочие условия (если не указано иное) Температурный диапазон: Промышленный -40°C ≤ T _A ≤ +85°C Расширенный -40°C ≤ T _A ≤ +125°C					
№ пар.	Обоз.	Описание	Мин.	Тип.**	Макс.	Ед.	Примечание
D020	I _{PD}	Ток потребления в SLEEP режиме ⁽³⁾					
		PIC18LFXX2	-	0.09	2	мкА	V _{DD} = 2.0В, -40°C ≤ T _A ≤ +85°C
D020		PIC18FXX2	-	0.11	4	мкА	V _{DD} = 5.5В, -40°C ≤ T _A ≤ +85°C
			-	0.10	3	мкА	V _{DD} = 4.2В, -40°C ≤ T _A ≤ +85°C
D021B		PIC18FXX2	-	0.11	4	мкА	V _{DD} = 5.5В, -40°C ≤ T _A ≤ +85°C
			-	0.10	15	мкА	V _{DD} = 4.2В, -40°C ≤ T _A ≤ +125°C
D022	ΔI _{WDT}	Ток потребления отдельных модулей					
		Сторожевой таймер WDT PIC18LFXX2	-	-	1	мкА	V _{DD} = 2.0В
D022		Сторожевой таймер WDT PIC18FXX2	-	-	15	мкА	V _{DD} = 5.5В
			-	-	20	мкА	V _{DD} = 5.5В, -40°C ≤ T _A ≤ +85°C
D022A	ΔI _{BOR}	Сброс BOR					
		PIC18LFXX2	-	-	445	мкА	V _{DD} = 5.5В
D022A		Сброс BOR PIC18FXX2	-	-	50	мкА	V _{DD} = 5.5В, -40°C ≤ T _A ≤ +85°C
			-	-	50	мкА	V _{DD} = 5.5В, -40°C ≤ T _A ≤ +125°C
D022B	ΔI _{LVD}	Модуль LVD					
		PIC18LFXX2	-	-	45	мкА	V _{DD} = 2.0В
D022B		Модуль LVD PIC18FXX2	-	-	40	мкА	V _{DD} = 4.2В, -40°C ≤ T _A ≤ +85°C
			-	-	50	мкА	V _{DD} = 4.2В, -40°C ≤ T _A ≤ +125°C
D025	ΔI _{OSCB}	Генератор TMR1					
		PIC18LFXX2	-	-	15	мкА	V _{DD} = 2.0В
D025		Генератор TMR1 PIC18FXX2	-	-	100	мкА	V _{DD} = 4.2В, -40°C ≤ T _A ≤ +85°C
			-	-	120	мкА	V _{DD} = 4.2В, -40°C ≤ T _A ≤ +125°C
D025	ΔI _{AD}	АЦП					
		PIC18LFXX2	-	-	15	мкА	V _{DD} = 2.0В, АЦП включено, нет преобразования

Примечания:

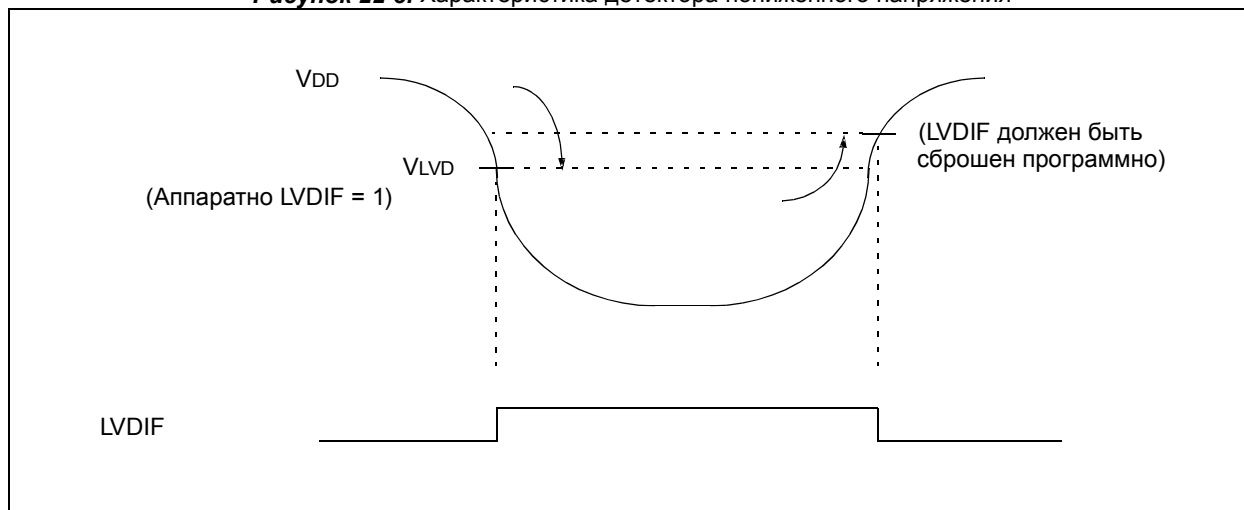
1. Предел, до которого может быть понижено напряжение питания V_{DD} без потери данных в ОЗУ.
2. Ток потребления в основном зависит от напряжения питания и тактовой частоты. Другие факторы, влияющие на ток потребления: выходная нагрузка и частота переключения каналов ввода/вывода; тип тактового генератора; температура и выполняемая программа. Измерения I_{DD} проводилось в следующих условиях: внешний тактовый сигнал (меандр); каналы портов ввода/вывода в третьем состоянии и подтянуты к V_{DD}; -MCLR = V_{DD}; WDT выключен.
3. Потребляемый ток в SLEEP режиме не зависит от типа тактового генератора. При измерении тока все каналы портов ввода/вывода в третьем состоянии и подтянуты к V_{DD}.
4. В RC режиме генератора ток через внешний резистор не учитывается. Ток, протекающий через внешний резистор, может быть рассчитан по формуле $I_r = V_{DD}/2R_{EXT}$ (мА), где R_{EXT} в кОм.

22.2 Электрические характеристики PIC18FXX2-I, PIC18FXX2-E, PIC18LFXX2-I

			Стандартные рабочие условия (если не указано иное)				
			Температурный диапазон:				
			Промышленный $-40^{\circ}\text{C} \leq T_A \leq +85^{\circ}\text{C}$				
			Расширенный $-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$				
№ пар.	Обоз.	Описание	Мин.	Тип.**	Макс.	Ед.	Примечание
	V_{IL}	Входное напряжение низкого уровня					
D030 D030A D031 D032 D033		Канал порта ввода/вывода ТТЛ буфер	V_{SS}	-	0.8	В	V_{DD} = от 4.5В до 5.5В иначе
		Триггер Шмидта	V_{SS}	-	$0.15V_{DD}$	В	
		-MCLR, OSC1 (RC, EC) ⁽¹⁾	V_{SS}	-	$0.2V_{DD}$	В	
		OSC1 (XT, HS, LP)	V_{SS}	-	$0.2V_{DD}$	В	
			V_{SS}	-	$0.3V_{DD}$	В	
	V_{IH}	Входное напряжение высокого уровня					
D040 D040A D041 D042 D042A D043		Канал порта ввода/вывода ТТЛ буфер	2.0 $0.25V_{DD}+0.8$	-	V_{DD} V_{DD}	В В	V_{DD} = от 4.5В до 5.5В иначе
		Триггер Шмидта	$0.8V_{DD}$	-	V_{DD}	В	
		-MCLR	$0.8V_{DD}$	-	V_{DD}	В	
		OSC1 (XT, HS, LP)	$0.7V_{DD}$	-	V_{DD}	В	
		OSC1 (RC, EC) ⁽¹⁾	$0.9V_{DD}$	-	V_{DD}	В	
D070	I_{PURB}	Ток через подтягивающие резисторы PORTB	50	-	400	мкА	$V_{DD} = 5.0\text{В}$, $V_{PIN} = V_{SS}$
	I_{IL}	Входной ток утечки ^(2,3)					
D060 D061 D063		Порт ввода/вывода	-	-	± 1	мкА	$V_{SS} \leq V_{PIN} \leq V_{DD}$, 3-е сост. $V_{SS} \leq V_{PIN} \leq V_{DD}$ $V_{SS} \leq V_{PIN} \leq V_{DD}$, XT, HS, LP
		-MCLR, RA4/T0CKI	-	-	± 5	мкА	
		OSC1	-	-	± 5	мкА	
	V_{OL}	Выходное напряжение низкого уровня					$V_{DD} = 4.5\text{В}$
D080 D080A D083 D083A		Канал ввода/вывода	-	-	0.6	В	$I_{OL}=8.5\text{ мА}$, -40°C до $+85^{\circ}\text{C}$ $I_{OL}=7.0\text{ мА}$, -40°C до $+125^{\circ}\text{C}$ $I_{OL}=1.6\text{ мА}$, -40°C до $+85^{\circ}\text{C}$ $I_{OL}=1.2\text{ мА}$, -40°C до $+125^{\circ}\text{C}$
		OSC2/CLKOUT (RC)	-	-	0.6	В	
			-	-	0.6	В	
			-	-	0.6	В	
	V_{OH}	Выходное напряжение высокого уровня					$V_{DD}=4.5\text{В}$
D090 D090A D092 D092A		Канал ввода/вывода ⁽³⁾	$V_{DD} - 0.7$	-	-	В	$I_{OH}=-3.0\text{ мА}$, -40°C до $+85^{\circ}\text{C}$ $I_{OH}=-2.5\text{ мА}$, -40°C до $+125^{\circ}\text{C}$ $I_{OH}=-1.3\text{ мА}$, -40°C до $+85^{\circ}\text{C}$ $I_{OH}=-1.0\text{ мА}$, -40°C до $+125^{\circ}\text{C}$
		OSC2/CLKOUT (RC)	$V_{DD} - 0.7$	-	-	В	
			$V_{DD} - 0.7$	-	-	В	
			$V_{DD} - 0.7$	-	-	В	
D150*	V_{OD}	Напряжение на выходе с открытым стоком	-	-	8.5	В	RA4
		Емкостная нагрузка на выходах					
D100 D101	C_{OSC2} C_{IO}	Вывод OSC2	-	-	15	пФ	XT, HS, LP
		Все каналы ввода/вывода и OSC2 в RC режиме	-	-	50	пФ	
D102	C_B	SCL, SDA в режиме I ² C	-	-	400	пФ	Режим I ² C

Примечания:

1. В RC режиме генератора на входе OSC1 включен триггер Шмидта. Не рекомендуется использовать внешний тактовый сигнал для PICmicro в RC режиме тактового генератора.
2. Ток утечки на выводе -MCLR зависит от приложенного напряжения. Параметры указаны для нормального режима работы. В других режимах может возникнуть больший ток утечки.
3. Отрицательный ток показывает, что он вытекает из вывода.

Рисунок 22-3. Характеристика детектора пониженного напряжения**Таблица 22-1.** Характеристика детектора пониженного напряжения

		Стандартные рабочие условия (если не указано иное)					
		Температурный диапазон:					
		Промышленный $-40^{\circ}\text{C} \leq T_A \leq +85^{\circ}\text{C}$					
		Расширенный $-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$					
№ пар.	Обоз.	Описание	Мин.	Тип.**	Макс.	Ед.	Примечание
D420	V _{LVD}	Порог детектора пониженного напряжения питания ($V_{DD} = 5.0\text{В}$)					
		LVV = 0000	1.8	1.86	1.91	В	
		LVV = 0001	2.0	2.06	2.12	В	
		LVV = 0010	2.2	2.27	2.34	В	
		LVV = 0011	2.4	2.47	2.55	В	
		LVV = 0100	2.5	2.58	2.66	В	
		LVV = 0101	2.6	2.78	2.86	В	
		LVV = 0110	2.8	2.89	2.98	В	
		LVV = 0111	3.0	3.10	3.20	В	
		LVV = 1000	3.3	3.41	3.52	В	
		LVV = 1001	3.5	3.61	3.72	В	
		LVV = 1010	3.6	3.72	3.84	В	
		LVV = 1011	3.8	3.92	4.04	В	
		LVV = 1100	4.0	4.13	4.26	В	
		LVV = 1101	4.2	4.33	4.46	В	
		LVV = 1110	4.5	4.64	4.78	В	

** - В столбце "Тип." приведены параметры при $V_{DD}=5.0\text{В}$ @ 25C, если не указано иное. Эти параметры являются ориентировочными, используются при разработке устройств и не измеряются.

Таблица 22-2. Программирование памяти программ и памяти данных

			Стандартные рабочие условия (если не указано иное)				
			Температурный диапазон:				
			Промышленный $-40^{\circ}\text{C} \leq T_A \leq +85^{\circ}\text{C}$				
			Расширенный $-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$				
№ пар.	Обоз.	Описание	Мин.	Тип.**	Макс.	Ед.	Примечание
Внутрисхемное программирование ⁽¹⁾							
D110	V _{PP}	Напряжение на -MCLR/V _{PP}	9.00	-	13.25	В	(2)
D112	I _{PP}	Ток -MCLR/V _{PP}	-	-	5	мА	
D113	I _{DDP}	Ток потребления во время программирования	-	-	10	мА	
EEPROM память данных							
D120	E _D	Число циклов стирание/запись	100K	1M	-	C/3	$-40^{\circ}\text{C} \leq T_A \leq +85^{\circ}\text{C}$
D120A	E _D	Число циклов стирание/запись	10K	100K	-	C/3	$-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$
D121	V _{DRW}	Напряжение питания для записи/чтения	V _{MIN}	-	5.5	В	V _{MIN} - минимальное напряжение питания
D122	T _{DEW}	Время цикла стирание/запись	-	4	-	мс	
FLASH память программ							
D130	E _P	Число циклов стирание/запись	10K	100K	-	C/3	$-40^{\circ}\text{C} \leq T_A \leq +85^{\circ}\text{C}$
D130A	E _P	Число циклов стирание/запись	1000	10K	-	C/3	$-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$
D131	V _{PR}	Напряжение питания для чтения	V _{MIN}	-	5.5		V _{MIN} - минимальное напряжение питания
D132A	V _{IE}	Напряжение питания для блочного стирания	4.5В	-	5.5		Порт ICSP
D132B	V _{IW}	Напряжение питания для полного внешнего стирания или записи	4.5В	-	5.5		Порт ICSP
D132A	V _{PEW}	Напряжение питания для самопрограммирования	V _{MIN}	-	5.5		V _{MIN} - минимальное напряжение питания
D133	T _{IE}	Длительность цикла блочного стирания (ICSP)	-	5	-	мс	V _{DD} > 4.5В
D133A	T _{IW}	Длительность цикла полного стирания или записи (ICSP)	1	-	-	мс	V _{DD} > 4.5В
D133A	T _{IW}	Время цикла самопрограммирования	-	2	-	мс	

** - В столбце "Тип." приведены параметры при V_{DD}=5.0В @ 25С, если не указано иное. Эти параметры являются ориентировочными, используются при разработке устройств и не измеряются.

Примечания:

1. Параметры для программирования внутренней памяти программ командами табличной записи.
2. Указанное напряжение на выводе может присутствовать и не в режиме программирования, но это не рекомендуется.
3. Дополнительно смотрите разделы 6.5.1 и 5.5.2.

22.3 Временные диаграммы и спецификации

22.3.1 Символьное обозначение временных параметров

Символьное обозначение временных параметров имеет один из следующих форматов:

- | | | |
|------------------|----------------|--|
| 1. $T_{ppS2ppS}$ | 3. $T_{CC:ST}$ | (только спецификация I ² C) |
| 2. T_{ppS} | 4. T_S | (только спецификация I ² C) |

T			
F	Частота	T	Время

Строчные символы (pp) и их значение

pp			
cc	CCP1	osc	OSC1
ck	CLKOUT	rd	-RD
cs	-CS	rw	-RD или -WR
di	SDI	sc	SCK
do	SDO	ss	-SS
dt	Входные данные	t0	T0CKI
io	Канал ввода/вывода	t1	T1CKI
mc	-MCLR	wr	-WR

Прописные символы и их значение

S			
F	Задний фронт	P	Период
H	Высокий уровень	R	Передний фронт
I	Неверный (3-е состояние)	V	Верный
L	Низкий уровень	Z	3-е состояние
Только I²C			
AA	Доступ вывода	High	Высокий уровень
BUF	Шина свободна	Low	Низкий уровень

$T_{CC:ST}$ (только спецификация I²C)

CC			
HD	Удержание	SU	Установка
ST			
DAT	Сохранение данных на входе	STO	Условие STOP
STA	Условие START	Low	Низкий уровень

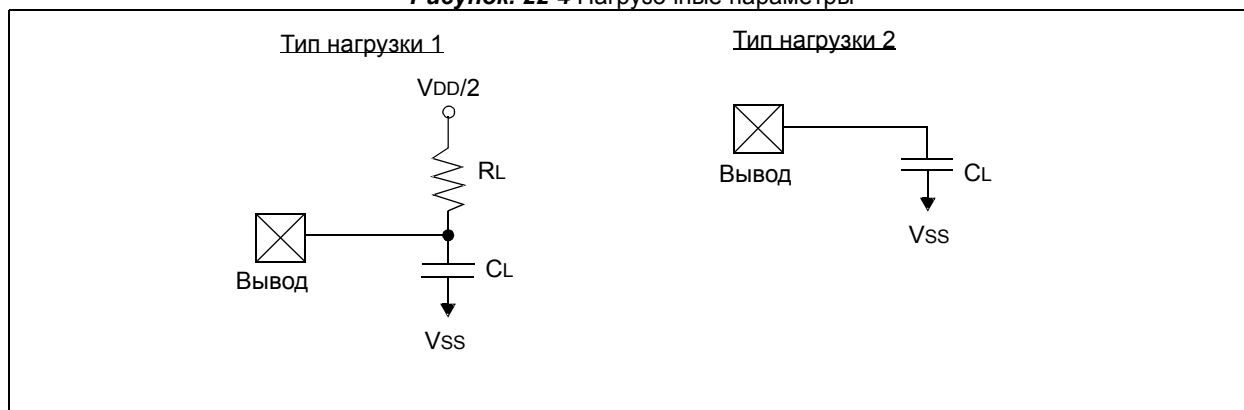
22.3.2 Условия временных диаграмм и параметров

Температурный диапазон и напряжение питания указаны в таблице 22-3. На рисунке 22-4 представлены условия емкостной нагрузки выводов.

Таблица 22-3. Значения температуры и напряжения питания для временных диаграмм

Рабочий диапазон напряжения питания V_{DD} смотрите в разделе 22.1 и 22.2.	Стандартные рабочие условия (если не указано иное)
	Температурный диапазон: Промышленный $-40^{\circ}\text{C} \leq T_A \leq +85^{\circ}\text{C}$ Расширенный $-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$

Рисунок. 22-4 Нагрузочные параметры



$$R_L = 464 \text{ Ом}$$

$C_L = 50 \text{ пФ}$ (для всех выводов, кроме OSC2, включая PORTD и PORTE в режиме портов ввода/вывода)

22.3.3 Временные диаграммы и параметры

Рисунок 22-5. Временная диаграмма внешнего тактового сигнала

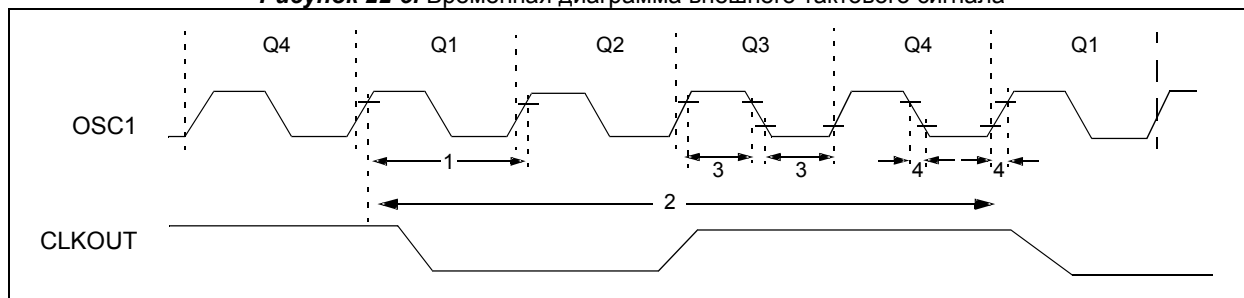


Таблица 22-4. Параметры внешнего тактового сигнала

№ пар.	Обоз.	Описание	Мин.	Макс.	Ед.	Примечание
1A	F _{osc}	Частота внешнего тактового сигнала ⁽¹⁾ Частота генератора ⁽¹⁾	DC DC 0.1 4 4 5	40 4 4 25 10 200	МГц МГц МГц МГц МГц кГц	EC, ECIO RC XT HS HS + PLL LP
1	T _{osc}	Период внешнего тактового сигнала ⁽¹⁾ Период генератора ⁽¹⁾	25 250 250 25 100 25	- - 10000 250 250 -	нс нс нс нс нс мкс	EC, ECIO RC XT HS HS + PLL LP
2	T _{cy}	Время выполнения инструкции ⁽¹⁾	100.0	DC	нс	T _{cy} = 4/F _{osc}
3	T _{osL} , T _{osH}	Длительность высокого/низкого уровня CLKIN (OSC1)	30 2.5 10	- - -	нс мкс нс	XT LP HS
4	T _{osR} , T _{osF}	Длительность переднего/заднего фронта внешнего тактового сигнала (OSC1)	- - -	25 50 7.5	нс нс нс	XT LP HS режим

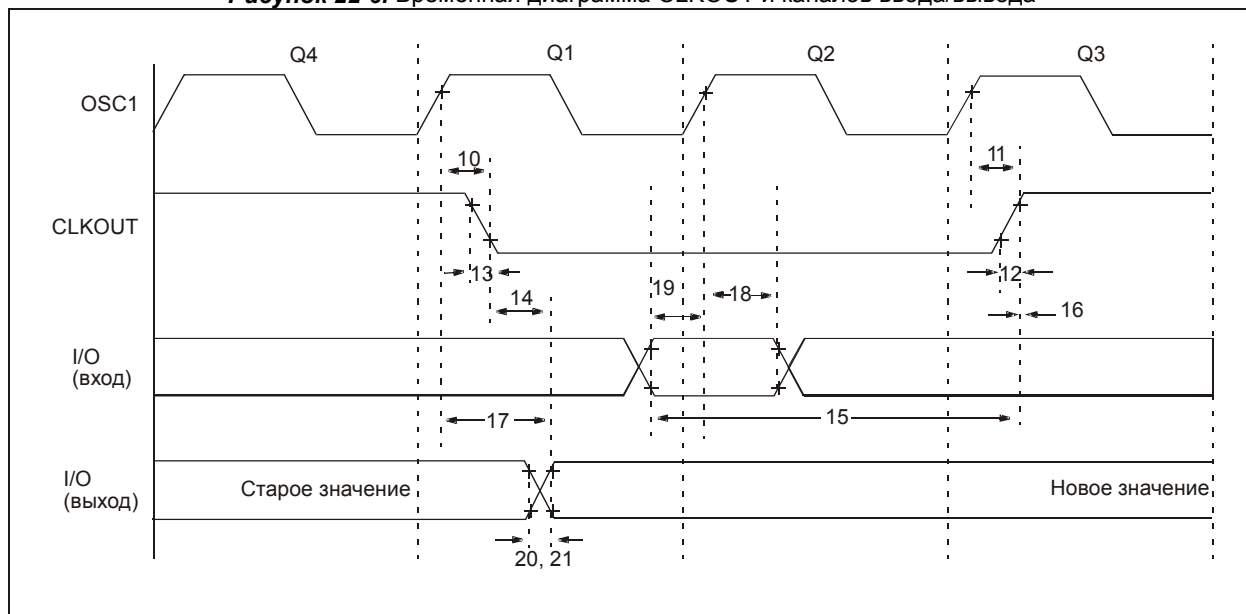
Примечание 1. Машинный цикл микроконтроллера равняется 4 периодам тактового сигнала. Все приведенные значения основываются на характеристиках конкретного типа генератора в стандартных условиях при выполнении программы. Выход за указанные пределы может привести к нестабильной работе генератора и/или к большому потребляемому току. Все микроконтроллеры проверены в режиме "Мин." при внешнем тактовом сигнале на выводе OSC1/CLKIN.

Таблица 22-5. Параметры тактового сигнала в режиме PLL

№ пар.	Обоз.	Описание	Мин.	Тип.**	Макс.	Ед.	Примечание
-	F _{osc}	Частота генератора	4	-	10	МГц	Только HS режим
-	F _{sys}	Внутренняя тактовая частота	16	-	40	МГц	Только HS режим
-	t _{rc}	Время запуска схемы PLL	-	-	2	мс	
-	ΔCLK	Стабильность сигнала CLKOUT	-2	-	+2	%	

** - В столбце "Тип." приведены параметры при V_{DD}=5.0В @ 25°C, если не указано иное. Эти параметры являются ориентировочными, используются при разработке устройств и не измеряются.

Рисунок 22-6. Временная диаграмма CLKOUT и каналов ввода/вывода



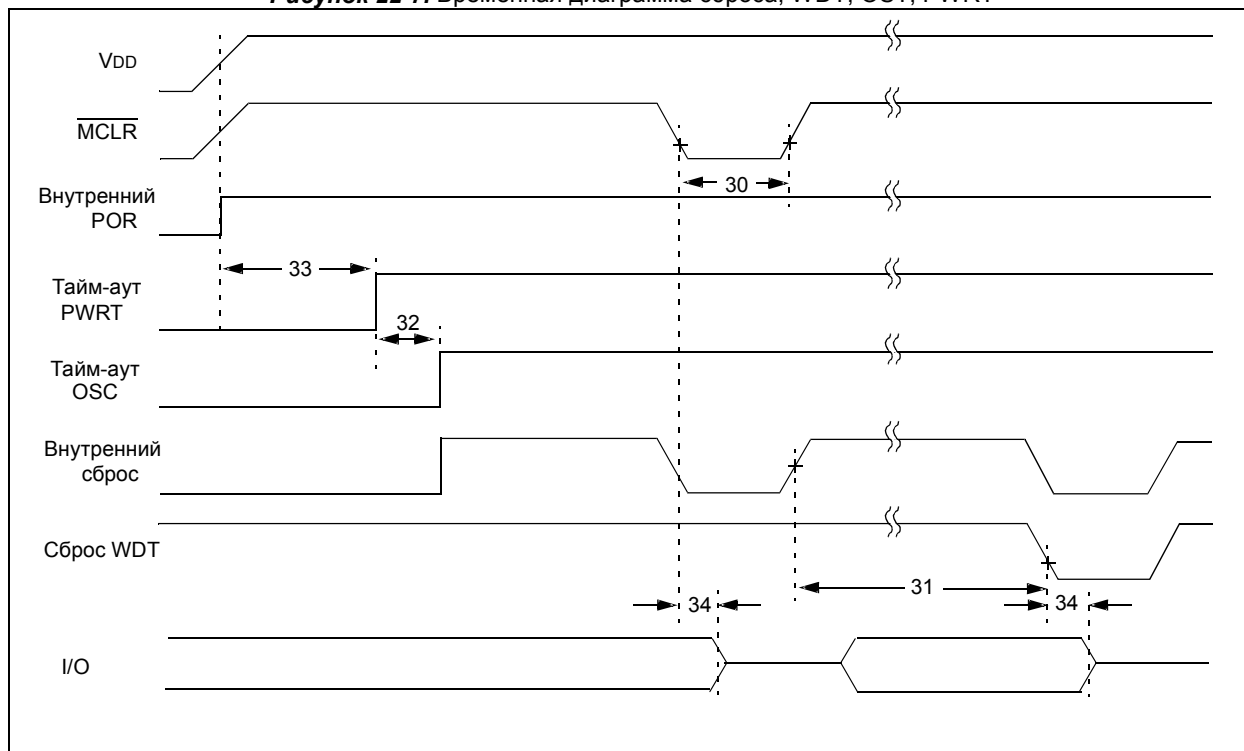
Примечание. Условие нагрузки показано на рисунке 22-4.

Таблица 22-6 Параметры CLKOUT и каналов ввода/вывода

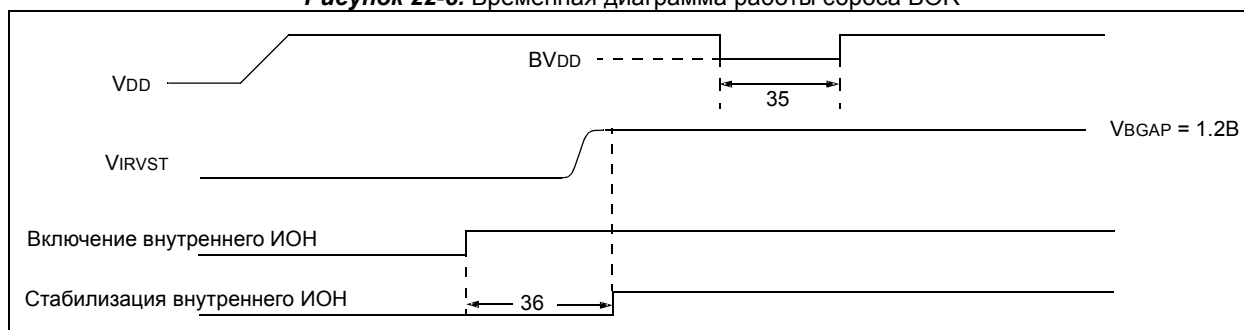
№ пар.	Обоз.	Описание	Мин.	Тип.	Макс.	Ед.	Примечание
10*	TosH2ckL	От OSC1 ↑ до CLKOUT ↓	-	75	200	нс	(1)
11*	TosH2ckH	От OSC1 ↑ до CLKOUT ↑	-	75	200	нс	(1)
12*	TckR	CLKOUT длит. переднего фронта	-	35	100	нс	(1)
13*	TckF	CLKOUT длит. заднего фронта	-	35	100	нс	(1)
14*	TckL2ioV	От CLKOUT ↓ до установл. выхода	-	-	$0.5T_{CY}+20$	нс	(1)
15*	TioV2ckH	От установл. входа до CLKOUT ↑	$0.55T_{CY}+25$	-	-	нс	(1)
16*	TckH2ioI	Удержание входа после CLKOUT ↑	0	-	-	нс	(1)
17*	TosH2ioV	От OSC1 ↑ до установл. выхода	-	50	150	нс	
18*	TosH2ioI	Удержание входа после OSC1 ↑	F	100	-	-	нс
			LF	200	-	-	нс
19	TioV2osH	Переход в режим входа относ. OSC1 ↑	0	-	-	нс	
20	TioR	Длительность переднего фронта на выходе порта ввода/вывода	F	-	10	25	нс
			LF	-	-	60	нс
21	TioF	Длительность заднего фронта на выходе порта ввода/вывода	F	-	10	25	нс
			LF	-	-	60	нс
22***	TinP	Длит. высокого/низкого уровня INT	T_{CY}	-	-	нс	
23***	Trbp	Длит. высокого/низкого уровня RB7:RB4	T_{CY}	-	-	нс	
24***	Trcp	Длит. высокого/низкого уровня RC7:RC4	T_{CY}	-	-	нс	

*** - Асинхронные события, не связанные с внутренним тактовым сигналом.

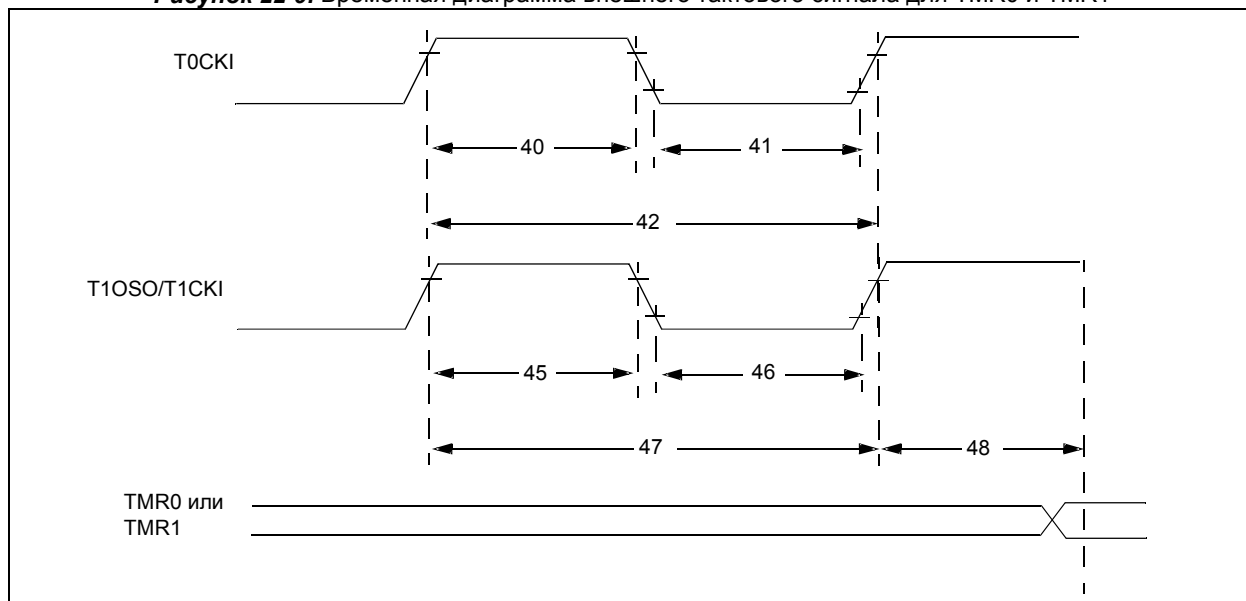
Примечание 1. Измерения проведены в RC режиме генератора, где $CLKOUT = 4 \times T_{osc}$.

Рисунок 22-7. Временная диаграмма сброса, WDT, OST, PWRT

Примечание. Условие нагрузки показано на рисунке 22-4.

Рисунок 22-8. Временная диаграмма работы сброса BOR**Таблица 22-7** Параметры сброса, WDT, OST, PWRT, BOR

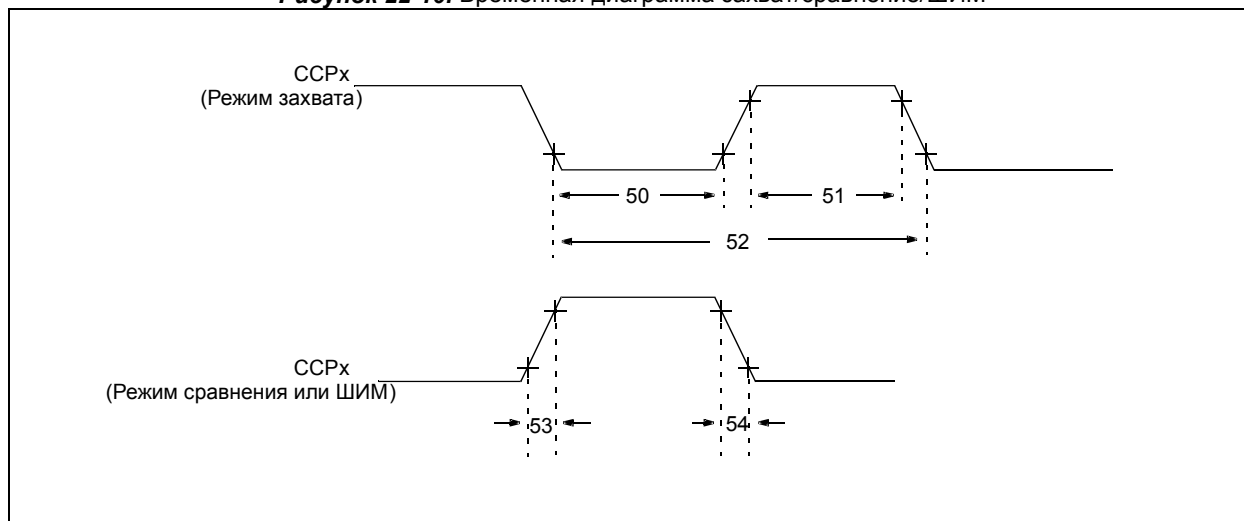
№ пар.	Обоз.	Описание	Мин.	Тип.	Макс.	Ед.	Примечание
30	TmCL	Длительность импульса -MCLR	2	-	-	мкс	
31*	Twdt	Период переполнения WDT (без предделителя)	7	18	33	мс	
32	Tost	Период OST	-	$1024T_{OSC}$	-	-	T_{OSC} = период OSC1
33*	Trwrt	Период PWRT	28	72	132	мс	
34	TIOZ	От сброса -MCLR или WDT до перевода каналов ввода/вывода 3-е состояние	-	2	-	мкс	
35	TBOR	Длительность импульса BOR	200	-	-	мкс	$V_{DD} \leq V_{BOR}$ (D005)
36	TIVRST	Время стабилизации внутреннего ИОН	-	20	50	мкс	

Рисунок 22-9. Временная диаграмма внешнего тактового сигнала для TMR0 и TMR1

Примечание. Условие нагрузки показано на рисунке 22-4.

Таблица 22-8. Параметры внешнего тактового сигнала для TMR0 и TMR1

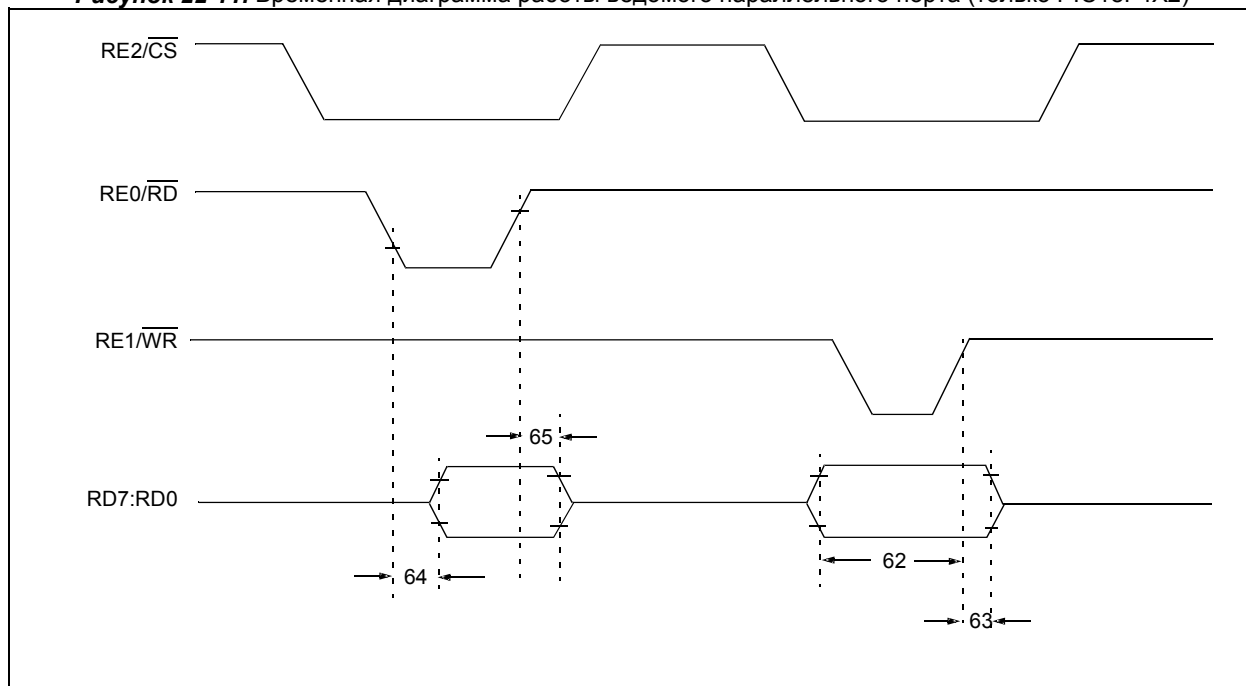
№ пар.	Обоз.	Описание		Мин.	Макс.	Ед.	Примечание	
40	Tt0H	Длительность высокого уровня T0CKI	Без предделителя	$0.5T_{CY}+20$	-	нс	Также должен выполняться параметр 42	
			С предделителем	10	-	нс		
41	Tt0L	Длительность низкого уровня T0CKI	Без предделителя	$0.5T_{CY}+20$	-	нс		
			С предделителем	10	-	нс		
42	Tt0P	Период T0CKI	Без предделителя	$T_{CY}+40$	-	нс	N = коэфф.предд.	
			С предделителем	20 или $(T_{CY}+40)/N$	-	нс		
45	Tt1H	Длительность высокого уровня T1CKI	Синхр.реж. без преддел.	$0.5T_{CY}+20$	-	нс	Также должен выполняться параметр 47	
			Синхр. режим с преддел.	F	10	-		нс
				LF	25	-		нс
			Асинхронный режим	F	30	-		нс
LF	50	-		нс				
46	Tt1L	Длительность низкого уровня T1CKI	Синхр.реж. без преддел.	$0.5T_{CY}+20$	-	нс	Также должен выполняться параметр 47	
			Синхр. режим с преддел.	F	10	-		нс
				LF	25	-		нс
			Асинхронный режим	F	30	-		нс
LF	TBD	-		нс				
47	Tt1P	Период T1CKI	Синхронный режим	20 или $(T_{CY}+40)/N$	-	нс	N = коэфф.предд.	
			Асинхронный режим	60	-	нс		
	Ft1	Частота резонатора для TMR1 (T1OSCEN=1)		DC	50	кГц		
48	TCKE1	Задержка от активного фронта тактового сигнала до приращения TMR1		$2T_{osc}$	$7T_{osc}$	-		

Рисунок 22-10. Временная диаграмма захват/сравнение/ШИМ

Примечание. Условие нагрузки показано на рисунке 22-4.

Таблица 22-9. Параметры захват/сравнение/ШИМ (CCP1 и CCP2)

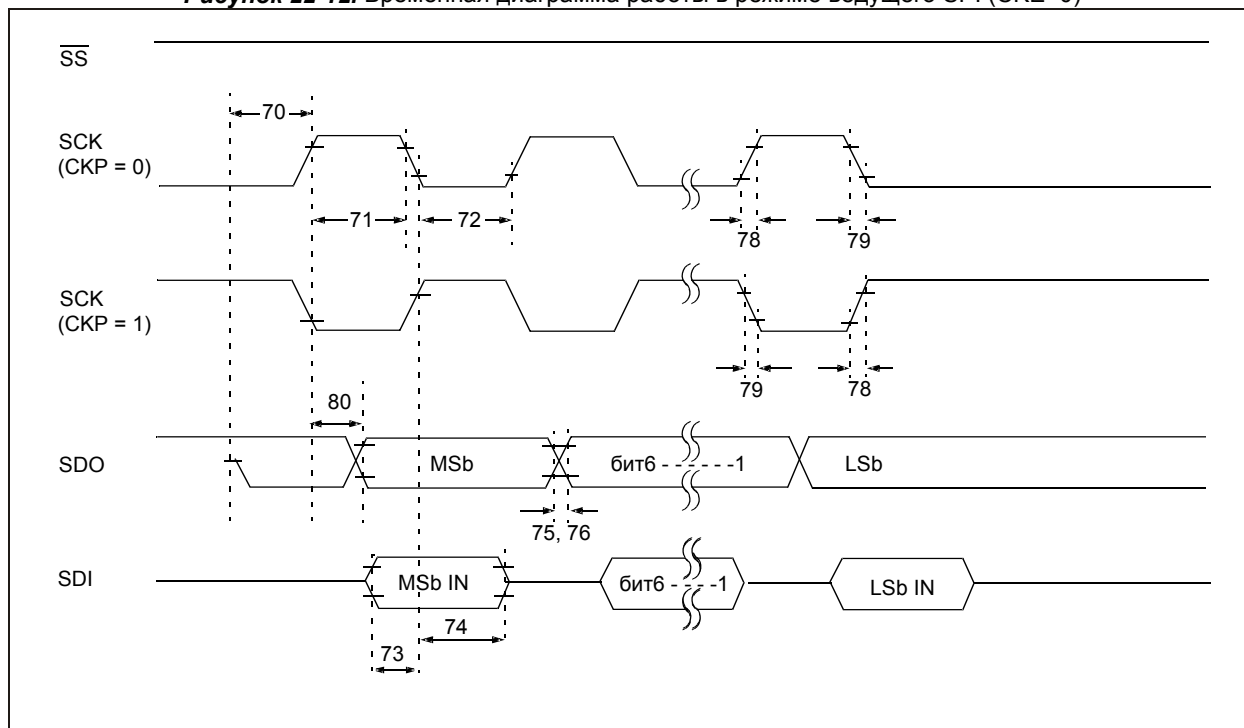
№ пар.	Обоз.	Описание	Мин.	Макс.	Ед.	Примечание		
50	ТссL	Сигнал низкого уровня CCP1 и CCP2	Без предделителя	$0.5T_{CY}+20$	-	нс		
			С предделителем	F	10	-		нс
				LF	20	-		нс
51	ТссL	Сигнал высокого уровня CCP1 и CCP2	Без предделителя	$0.5T_{CY}+20$	-	нс		
			С предделителем	F	10	-		нс
				LF	20	-		нс
52	ТссP	Период входного сигнала CCP	$(3T_{CY}+40)/N$	-	нс	N = коэфф.предд.		
53	ТссR	Время установление высокого уровня сигн. на вых. CCP1 и CCP2	F	-	25	нс		
			LF	-	45	нс		
54	ТссF	Время установление низкого уровня сигн. на вых. CCP1 и CCP2	F	-	25	нс		
			LF	-	45	нс		

Рисунок 22-11. Временная диаграмма работы ведомого параллельного порта (только PIC18F4X2)

Примечание. Условие нагрузки показано на рисунке 22-4.

Таблица 22-10. Параметры работы ведомого параллельного порта (только PIC18F4X2)

№ пар.	Обоз.	Описание	Мин.	Макс.	Ед.	Примечание	
62	TdtV2H	Установка данных перед -WR↑ или -CS↑	20	-	нс	Только для расшир. диап.	
			25	-	нс		
63	TwrH2dtl	Удержание данных после -WR↑ или -CS↑	F	20	-	нс	
			LF	35	-	нс	
64	TrdL2dtV	Формирование данных после -RD↓ и -CS↓	-	80	нс	Только для расшир. диап.	
			-	90	нс		
65	TrdH2dtl	Неправильные данные после -RD↑ или -CS↑	10	30	нс		
66	TibfINH	Запрет сброса бита IBF от -WR↑ или -CS↑	-	3T _{cy}			

Рисунок 22-12. Временная диаграмма работы в режиме ведущего SPI (CKE=0)

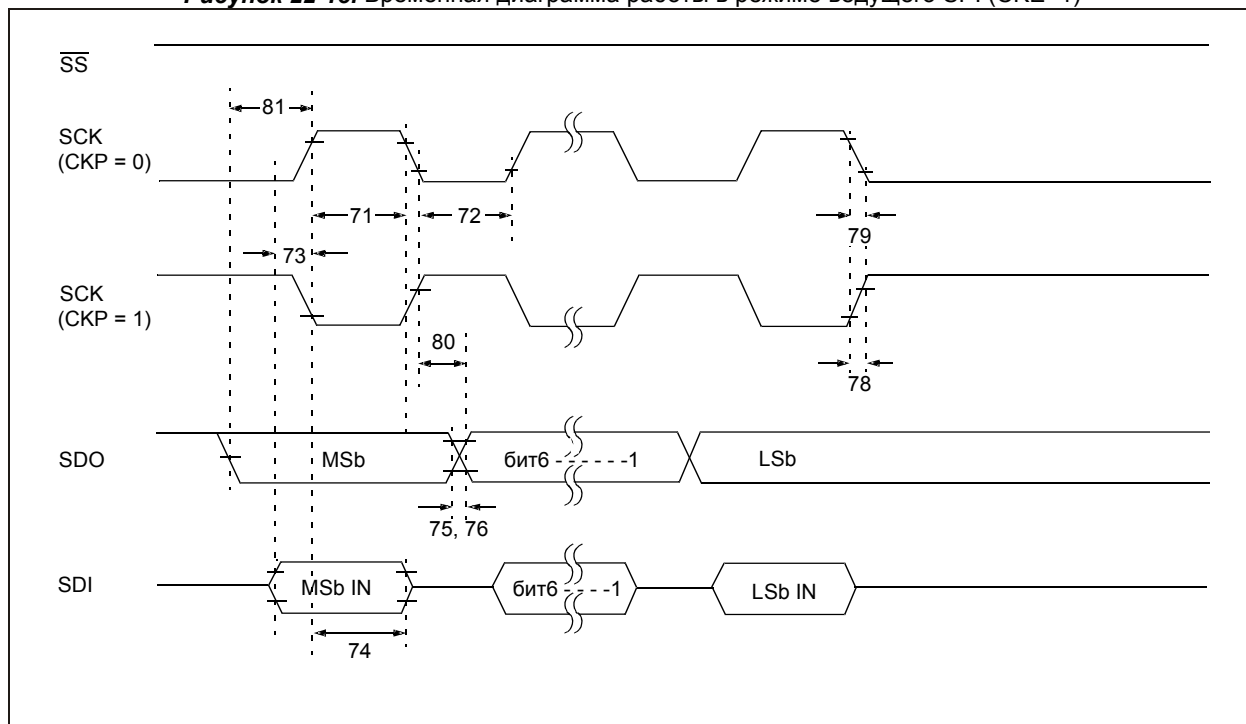
Примечание. Условие нагрузки показано на рисунке 22-4.

Таблица 22-11. Параметры работы в режиме ведущего SPI (CKE=0)

№ пар.	Обоз.	Описание		Мин.	Макс.	Ед.	Примечание
70	Tssl2scH, Tssl2scL	-SS↓ перед SCK↑ или SCK↓		T _{cy}	-	нс	
71 71A	Tsch	Высокий уров. сигн. SCK	Непрерыван. Одиночный	1.25T _{cy} + 30 40	-	нс	(1)
72 72A	TscL	Низкий уров. сигн. SCK	Непрерыван. Одиночный	1.25T _{cy} + 30 40	-	нс	(1)
73	TdiV2scH, TdiV2scL	Установка данных на входе SDI относительно фронта SCK		100	-	нс	
73A	T _{b2в}	От послед. фронта байта 1 до перв. фронта байта 2		1.25T _{cy} + 30	-	нс	(1)
74	Tsch2diL, TscL2diL	Удержание данных на входе SDI относительно фронта SCK		100	-	нс	
75	TdoR	Длительность переднего фронта на выходе SDO	F LF	-	25	нс	
76	TdoF	Длительность заднего фронта на SDO		-	25	нс	
78	TscR	Длительность переднего фронта на SCK	F LF	-	25 45	нс	
79	TscF	Длит. заднего фронта на SCK (ведущий)		-	25	нс	
80	Tsch2doV, TscL2doV	Достоверные данные на SDO после фронта SCK	F LF	-	50 100	нс	

Примечание 1. Необходимо учитывать параметр 73A только, если используются параметры 71A и 72A.

Рисунок 22-13. Временная диаграмма работы в режиме ведущего SPI (CKE=1)

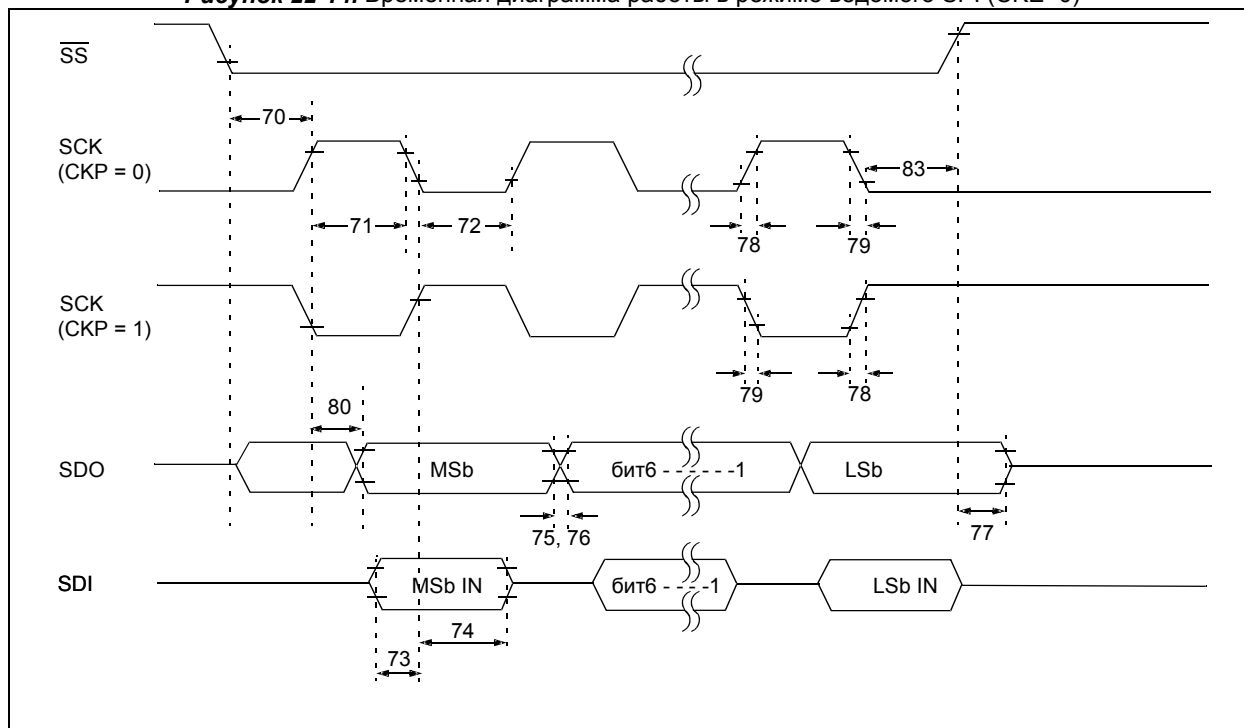


Примечание. Условие нагрузки показано на рисунке 22-4.

Таблица 22-12. Параметры работы в режиме ведущего SPI (CKE=1)

№ пар.	Обоз.	Описание		Мин.	Макс.	Ед.	Примечание
71 71A	Tsch	Высокий уров. сигн. SCK	Непрерыван. Одиночный	$1.25T_{CY} + 30$ 40	-	нс	(1)
72 72A	Tscl	Низкий уров. сигн. SCK	Непрерыван. Одиночный	$1.25T_{CY} + 30$ 40	-	нс	(1)
73	TdiV2sch, TdiV2scl	Установка данных на входе SDI относительно фронта SCK		100	-	нс	
73A	T _{в2в}	От послед. фронта байта 1 до перв. фронта байта 2		$1.25T_{CY} + 30$	-	нс	(1)
74	Tsch2diL, TschL2diL	Удержание данных на входе SDI относительно фронта SCK		100	-	нс	
75	TdoR	Длительность переднего фронта на выходе SDO	F LF	-	25	нс	
76	TdoF	Длительность заднего фронта на SDO		-	25	нс	
78	TscR	Длительность переднего фронта на SCK	F LF	-	25	нс	
79	TscF	Длит. заднего фронта на SCK (ведущий)		-	25	нс	
80	Tsch2doV, TschL2doV	Достоверные данные на SDO после фронта SCK	F LF	-	50 100	нс	
81	TdoV2sch, TdoV2scl	Установка данных на выходе SDO после фронта SCK		T _{cy}	-	нс	

Примечание 1. Необходимо учитывать параметр 73A только, если используются параметры 71A и 72A.

Рисунок 22-14. Временная диаграмма работы в режиме ведомого SPI (CKE=0)

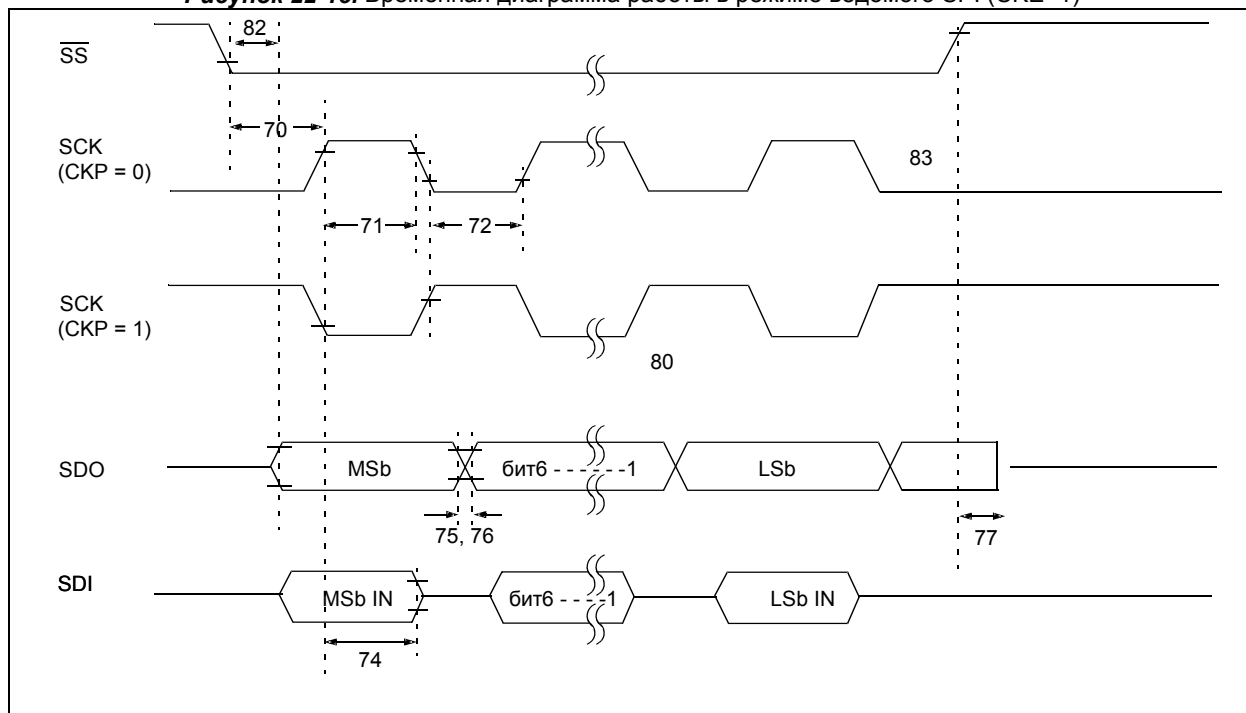
Примечание. Условие нагрузки показано на рисунке 22-4.

Таблица 22-13. Параметры работы в режиме ведомого SPI (CKE=0)

№ пар.	Обоз.	Описание		Мин.	Макс.	Ед.	Примечание
70	TssL2scH, TssL2scL	-SS↓ перед SCK↑ или SCK↓		T _{cy}	-	нс	
71 71A	Tsch	Высокий ур. сигн. SCK	Непрерыван. Одиночный	1.25T _{cy} + 30 40	-	нс	(1)
72 72A	TscL	Низкий ур. сигн. SCK	Непрерыван. Одиночный	1.25T _{cy} + 30 40	-	нс	(1)
73	TdiV2scH, TdiV2scL	Установка данных на входе SDI относительно фронта SCK		100	-	нс	
73A	T _{в2в}	От послед. фронта байта 1 до перв. фронта байта 2		1.25T _{cy} + 30	-	нс	(1)
74	Tsch2diL, TscL2diL	Удержание данных на входе SDI относительно фронта SCK		100	-	нс	
75	TdoR	Длительность переднего фронта на выходе SDO	F LF	- -	25 45	нс	
76	TdoF	Длительность заднего фронта на SDO		-	25	нс	
77	TssH2doZ	Перевод SDO в 3-е состояние после SS↑		10	50	нс	
78	TscR	Длительность переднего фронта на SCK	F LF	- -	25 45	нс	
79	TscF	Длит. заднего фронта на SCK (ведущий)		-	25	нс	
80	Tsch2doV, TscL2doV	Достоверные данные на SDO после фронта SCK	F LF	- -	50 100	нс	
83	Tsch2ssH, TscL2ssH	SS↑ после фронта SCK		1.5T _{cy} + 40	-	нс	

Примечание 1. Необходимо учитывать параметр 73A только, если используются параметры 71A и 72A.

Рисунок 22-15. Временная диаграмма работы в режиме ведомого SPI (CKE=1)



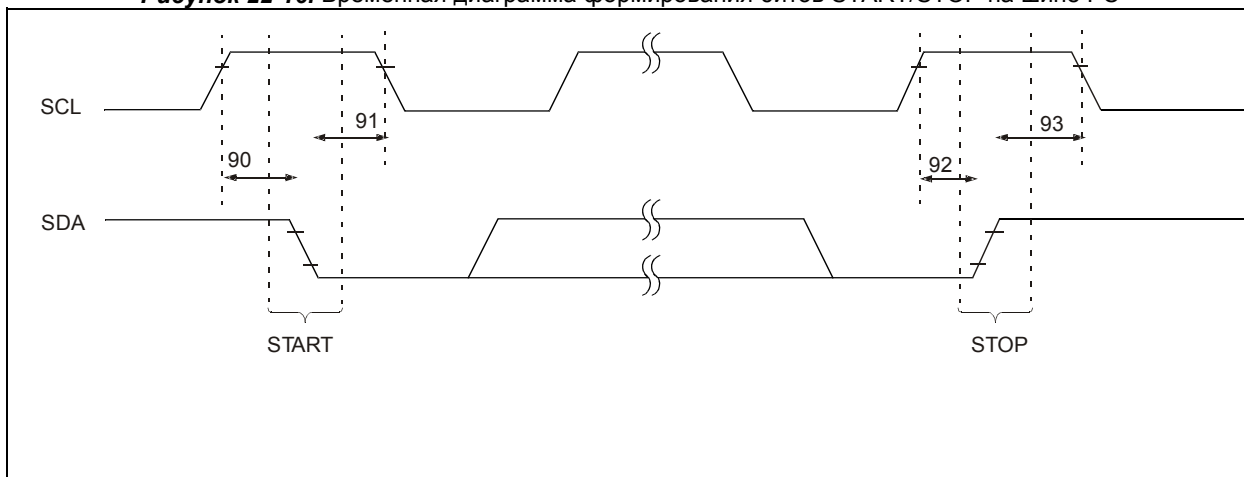
Примечание. Условие нагрузки показано на рисунке 22-4.

Таблица 22-14. Параметры работы в режиме ведомого SPI (CKE=1)

№ пар.	Обоз.	Описание		Мин.	Макс.	Ед.	Примечание
70	Tssl2scH, Tssl2scL	-SS↓ перед SCK↑ или SCK↓		T _{cy}	-	нс	
71 71A	TscH	Высокий ур. сигн. SCK	Непрерыван. Одиночный	1.25T _{cy} + 30 40	-	нс	(1)
72 72A	TscL	Низкий ур. сигн. SCK	Непрерыван. Одиночный	1.25T _{cy} + 30 40	-	нс	
73A	T _{в2в}	От послед. фронта байта 1 до перв. фронта байта 2		1.25T _{cy} + 30	-	нс	(1)
74	Tsch2diL, TscL2diL	Удержание данных на входе SDI относительно фронта SCK		100	-	нс	
75	TdoR	Длительность переднего фронта на выходе SDO	F LF	-	25 45	нс	
76	TdoF	Длительность заднего фронта на SDO		-	25	нс	
77	TssH2doZ	Перевод SDO в 3-е состояние после SS↑		10	50	нс	
78	TscR	Длительность переднего фронта на SCK	F LF	-	25 45	нс	
79	TscF	Длит. заднего фронта на SCK (ведущий)		-	25	нс	
80	Tsch2doV, TscL2doV	Достоверные данные на SDO после фронта SCK	F LF	-	50 100	нс	
82	Tssl2doV	Достов. данные на вых. SDO после SS↓	F LF	-	50 100	нс	
83	Tsch2ssH, TscL2ssH	SS↑ после фронта SCK		1.5T _{cy} + 40	-	нс	

Примечание 1. Необходимо учитывать параметр 73A только, если используются параметры 71A и 72A.

Рисунок 22-16. Временная диаграмма формирования битов START/STOP на шине I²C

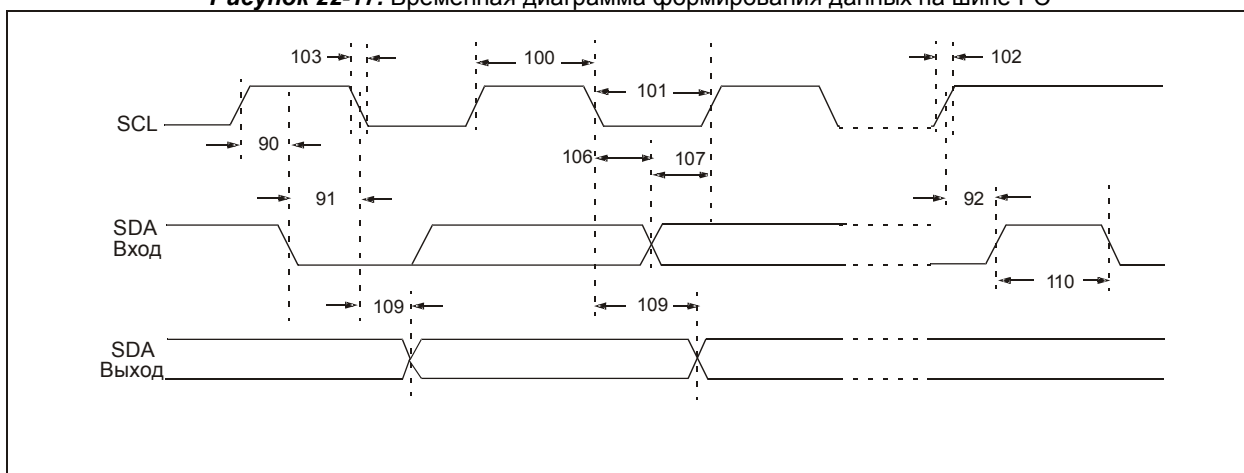


Примечание. Условие нагрузки показано на рисунке 22-4.

Таблица 22-15. Параметры формирования битов START/STOP на шине I²C (режим ведомого)

№ пар.	Обоз.	Описание	Мин.	Макс.	Ед.	Примечание	
90	Tsu:sta	Установка условия START	Режим 100 кГц	4700	-	нс	Только при формировании бита повторный START
			Режим 400 кГц	600	-		
91	Thd:sta	Удержание условия START	Режим 100 кГц	4000	-	нс	После этого форм. первый импульс тактового сигнала
			Режим 400 кГц	600	-		
92	Tsu:sto	Установка условия STOP	Режим 100 кГц	4700	-	нс	
			Режим 400 кГц	600	-		
93	Thd:sto	Удержание условия STOP	Режим 100 кГц	4000	-	нс	
			Режим 400 кГц	600	-		

Рисунок 22-17. Временная диаграмма формирования данных на шине I²C



Примечание. Условие нагрузки показано на рисунке 22-4.

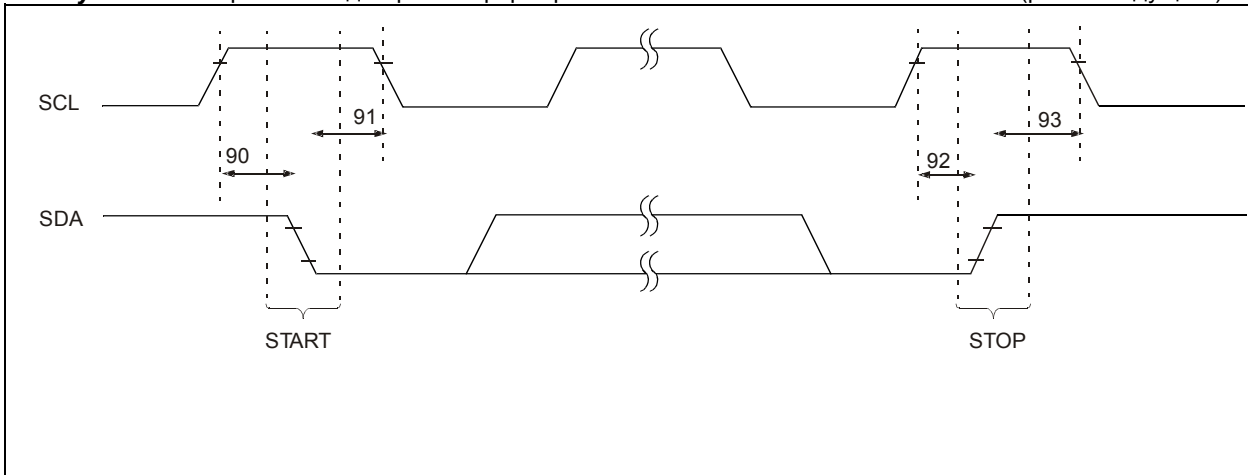
Таблица 22-16. Параметры формирования бита данных на шине I²C (режим ведомого)

№ пар.	Обоз.	Описание	Мин.	Макс.	Ед.	Примечание	
100	Thigh	Длительность высокого уровня тактового сигнала	Режим 100 кГц	4.0	-	мкс	Мин. F _{osc} 1.5МГц
			Режим 400 кГц	0.6	-	мкс	Мин. F _{osc} 10МГц
			Модуль SSP	1.5T _{cy}	-		
101	Tlow	Длительность низкого уровня тактового сигнала	Режим 100 кГц	4.7	-	мкс	Мин. F _{osc} 1.5МГц
			Режим 400 кГц	1.3	-	мкс	Мин. F _{osc} 10МГц
			Модуль SSP	1.5T _{cy}	-		
102	Tr	Долит. переднего фронта на SDA и SCL	Режим 100 кГц	-	1000	нс	
			Режим 400 кГц	20 + 0.1 C _b	300	нс	10пФ ≤ C _b ≤ 400пФ
103	Tf	Долит. заднего фронта на SDA и SCL	Режим 100 кГц	-	300	нс	
			Режим 400 кГц	20 + 0.1 C _b	300	нс	10пФ ≤ C _b ≤ 400пФ
90	Tsu:sta	Установка условия START	Режим 100 кГц	4.7	-	мкс	Только при формировании бита повторный START
			Режим 400 кГц	0.6	-	мкс	
91	Thd:sta	Удержание условия START	Режим 100 кГц	4.0	-	мкс	После этого форм. первый импульс тактового сигнала
			Режим 400 кГц	0.6	-	мкс	
106	Thd:dat	Удержание данных на входе	Режим 100 кГц	0	-	нс	
			Режим 400 кГц	0	0.9	мкс	
107	Tsu:dat	Установка данных на входе	Режим 100 кГц	250	-	нс	Примечание 2
			Режим 400 кГц	100	-	нс	
92	Tsu:sto	Установка условия STOP	Режим 100 кГц	4.7	-	мкс	
			Режим 400 кГц	0.6	-	мкс	
109	Taa	Достоверность сигнала на выходе	Режим 100 кГц	-	3500	нс	Примечание 1
			Режим 400 кГц	-	-	нс	
110	Tbuf	Время не занятости шины	Режим 100 кГц	4.7	-	мкс	Задержка перед новой передачей
			Режим 400 кГц	1.3	-	мкс	
	C _b	Емкостная нагрузка линии	-	400	пФ		

Примечания:

1. Необходимо выдерживать эту минимальную задержку относительно заднего фронта SCL, чтобы избежать ложное формирование битов START и STOP.
2. Устройства с высокоскоростным режимом обмена (400кГц) могут использоваться в стандартном режиме (100кГц), но требование Tsu:dat ≥ 250нс необходимо выполнять. Это условие автоматически будет выполняться, если не возникает удержания линии SCL в низком логическом уровне. Если возникает удержание линии SCL в низком логическом уровне, то необходимо сформировать бит данных на SDA Tr.max + Tsu:dat = 1000 + 250 = 1250 нс (согласно спецификации I²C) прежде, чем SCL будет "отпущена".

Рисунок 22-18. Временная диаграмма формирования битов START/STOP на шине I²C (режим ведущего)



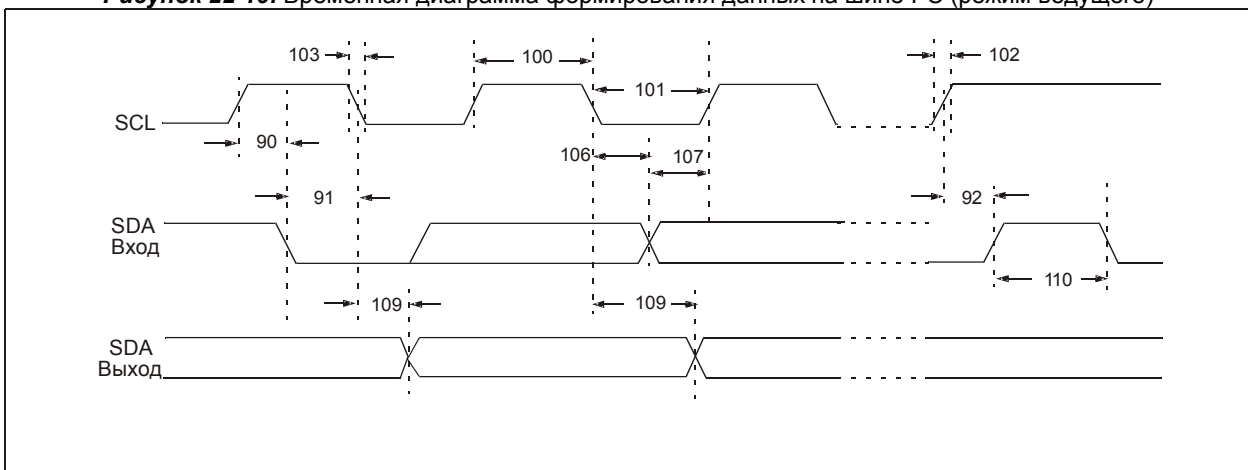
Примечание. Условие нагрузки показано на рисунке 22-4.

Таблица 22-17. Параметры формирования битов START/STOP на шине I²C (режим ведущего)

№ пар.	Обоз.	Описание	Мин.	Макс.	Ед.	Примечание	
90	Tsu:sta	Установка условия START	Режим 100 кГц	$2(T_{osc})(BRG+1)^+$	-	нс	Только при формировании бита повторный START
			Режим 400 кГц	$2(T_{osc})(BRG+1)^+$	-		
			Режим 1 МГц ¹	$2(T_{osc})(BRG+1)^+$	-		
91	Thd:sta	Удержание условия START	Режим 100 кГц	$2(T_{osc})(BRG+1)^+$	-	нс	После этого форм. первый импульс тактового сигнала
			Режим 400 кГц	$2(T_{osc})(BRG+1)^+$	-		
			Режим 1 МГц ¹	$2(T_{osc})(BRG+1)^+$	-		
92	Tsu:sto	Установка условия STOP	Режим 100 кГц	$2(T_{osc})(BRG+1)^+$	-	нс	
			Режим 400 кГц	$2(T_{osc})(BRG+1)^+$	-		
			Режим 1 МГц ¹	$2(T_{osc})(BRG+1)^+$	-		
93	Thd:sto	Удержание условия STOP	Режим 100 кГц	$2(T_{osc})(BRG+1)^+$	-	нс	
			Режим 400 кГц	$2(T_{osc})(BRG+1)^+$	-		
			Режим 1 МГц ¹	$2(T_{osc})(BRG+1)^+$	-		

Примечание 1. Максимальная емкость вывода 10пФ (для всех выводов I²C).

Рисунок 22-19. Временная диаграмма формирования данных на шине I²C (режим ведущего)



Примечание. Условие нагрузки показано на рисунке 22-4.

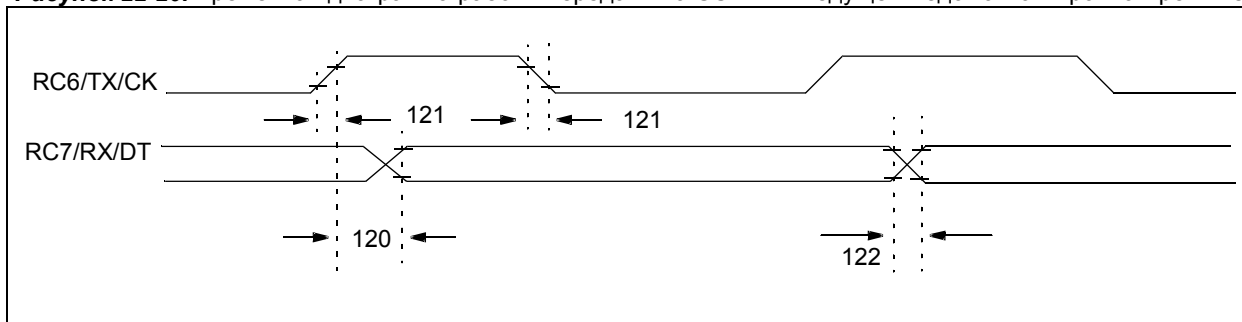
Таблица 22-18. Параметры формирования бита данных на шине I²C (режим ведущего)

№ пар.	Обоз.	Описание	Мин.	Макс.	Ед.	Примечание	
100	Thigh	Длительность высокого уровня тактового сигнала	Режим 100 кГц	$2(T_{osc})(BRG+1)$	-	мкс	
			Режим 400 кГц	$2(T_{osc})(BRG+1)$	-	мкс	
			Режим 1 МГц ¹	$2(T_{osc})(BRG+1)$	-	мкс	
101	Tlow	Длительность низкого уровня тактового сигнала	Режим 100 кГц	$2(T_{osc})(BRG+1)$	-	мкс	
			Режим 400 кГц	$2(T_{osc})(BRG+1)$	-	мкс	
			Режим 1 МГц ¹	$2(T_{osc})(BRG+1)$	-	мкс	
102	Tr	Долит. переднего фронта на SDA и SCL	Режим 100 кГц	-	1000	нс	10пФ ≤ Cb ≤ 400пФ
			Режим 400 кГц	$20 + 0.1 C_b$	300	нс	
			Режим 1 МГц ¹		300	нс	
103	Tf	Долит. заднего фронта на SDA и SCL	Режим 100 кГц	-	300	нс	10пФ ≤ Cb ≤ 400пФ
			Режим 400 кГц	$20 + 0.1 C_b$	300	нс	
			Режим 1 МГц ¹		100	нс	
90	Tsu:sta	Установка условия START	Режим 100 кГц	$2(T_{osc})(BRG+1)$	-	мкс	Только при формировании бита повторный START
			Режим 400 кГц	$2(T_{osc})(BRG+1)$	-	мкс	
			Режим 1 МГц ¹	$2(T_{osc})(BRG+1)$	-	мкс	
91	Thd:sta	Удержание условия START	Режим 100 кГц	$2(T_{osc})(BRG+1)$	-	мкс	После этого форм. первый импульс тактового сигнала
			Режим 400 кГц	$2(T_{osc})(BRG+1)$	-	мкс	
			Режим 1 МГц ¹	$2(T_{osc})(BRG+1)$	-	мкс	
106	Thd:dat	Удержание данных на входе	Режим 100 кГц	0	-	нс	
			Режим 400 кГц	0	0.9	мкс	
			Режим 1 МГц ¹	TBD	-	нс	
107	Tsu:dat	Установка данных на входе	Режим 100 кГц	250	-	нс	Примечание 2
			Режим 400 кГц	100	-	нс	
			Режим 1 МГц ¹	TBD	-	нс	
92	Tsu:sto	Установка условия STOP	Режим 100 кГц	$2(T_{osc})(BRG+1)$	-	мкс	
			Режим 400 кГц	$2(T_{osc})(BRG+1)$	-	мкс	
			Режим 1 МГц ¹	$2(T_{osc})(BRG+1)$	-	мкс	
109	Taa	Достоверность сигнала на выходе	Режим 100 кГц	-	3500	нс	
			Режим 400 кГц	-	1000	нс	
			Режим 1 МГц ¹	-	-	нс	
110	Tbuf	Время не занятости шины	Режим 100 кГц	4.7	-	мкс	Задержка перед новой передачей
			Режим 400 кГц	1.3	-	мкс	
			Режим 1 МГц ¹	TBD	-	мкс	
	Cb	Емкостная нагрузка линии		-	400	пФ	

Примечания:

1. Максимальная емкость вывода 10пФ (для всех выводов I²C).
2. Устройства с высокоскоростным режимом обмена (400кГц) могут использоваться в стандартном режиме (100кГц), но требование $T_{su:dat} \geq 250$ нс необходимо выполнять. Это условие автоматически будет выполняться, если не возникает удержания линии SCL в низком логическом уровне. Если возникает удержание линии SCL в низком логическом уровне, то необходимо сформировать бит данных на SDA $T_{r,max} + T_{su:dat} = 1000 + 250 = 1250$ нс (согласно спецификации I²C) прежде, чем SCL будет "отпущена".

Рисунок 22-20. Временная диаграмма работы передатчика USART в ведущем/ведомом синхронном режиме

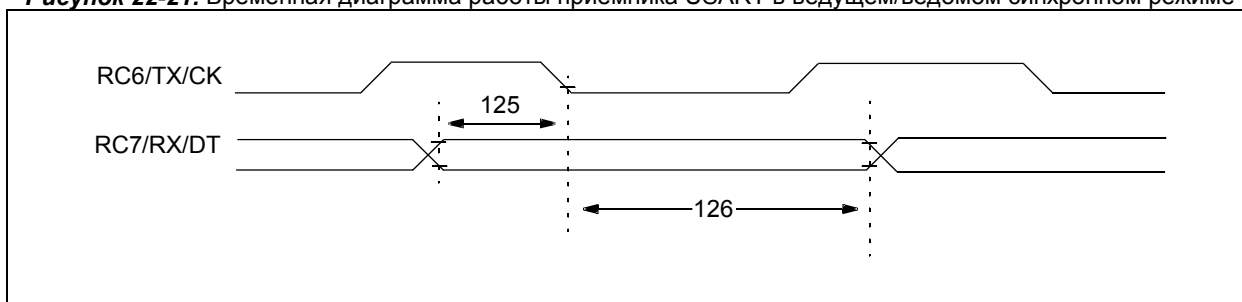


Примечание. Условие нагрузки показано на рисунке 22-4.

Таблица 22-19. Параметры работы передатчика USART в ведущем/ведомом синхронном режиме

№ пар.	Обоз.	Описание	Мин.	Макс.	Ед.	Примечание
120	T _{ckH2dtV}	Действ. данные после перехода такт. сигнала в высокий уровень	F	-	40	нс
			LF	-	100	нс
121	T _{ckrf}	Длительность заднего/переднего фронта такт. сигн. (ведущий)	F	-	20	нс
			LF	-	50	нс
122	T _{dt_{trf}}	Длительность переднего/заднего фронта данных	F	-	20	нс
			LF	-	50	нс

Рисунок 22-21. Временная диаграмма работы приемника USART в ведущем/ведомом синхронном режиме



Примечание. Условие нагрузки показано на рисунке 22-4.

Таблица 22-20. Параметры работы приемника USART в ведущем/ведомом синхронном режиме

№ пар.	Обоз.	Описание	Мин.	Макс.	Ед.	Примечание
125	T _{dtV2ckL}	Установка данных после СК↓	10	-	нс	
126	T _{ckL2dl}	Удержание данных после СК↓	15	-	нс	

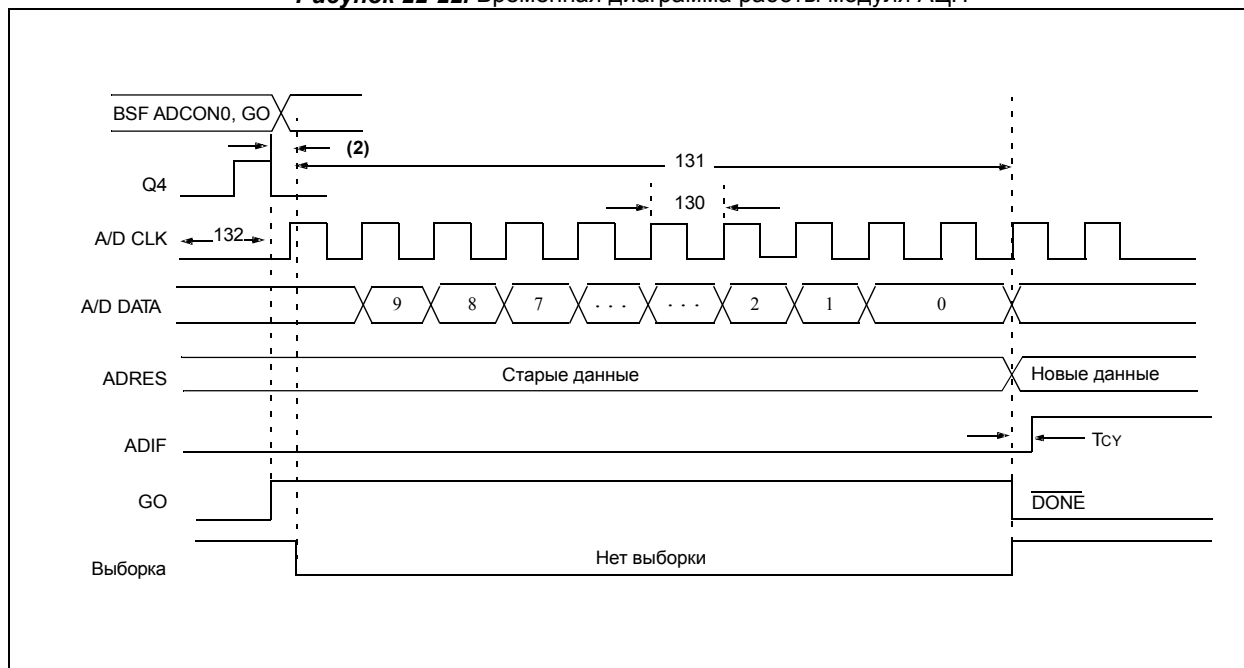
Таблица 22-21. Характеристика АЦП (PIC18FXX2-I, PIC18FXX2-E, PIC18LFXX2-I)

№ пар.	Обоз.	Описание	Мин.	Тип**	Макс.	Ед.	Примечание	
A01	N _R	Разрядность	-	-	10	бит	$V_{REF} = V_{DD} \geq 3.0V$	
			-	-	TBD	бит	$V_{REF} = V_{DD} < 3.0V$	
A03	E _{IL}	Интегральная погрешность	-	-	$< \pm 1$	LSb	$V_{REF} = V_{DD} \geq 3.0V$	
			-	-	TBD	LSb	$V_{REF} = V_{DD} < 3.0V$	
A04	E _{DL}	Дифференциальная погрешность	-	-	$< \pm 1$	LSb	$V_{REF} = V_{DD} \geq 3.0V$	
			-	-	TBD	LSb	$V_{REF} = V_{DD} < 3.0V$	
A06	E _{OFF}	Ошибка смещения	-	-	$< \pm 2$	LSb	$V_{REF} = V_{DD} \geq 3.0V$	
			-	-	TBD	LSb	$V_{REF} = V_{DD} < 3.0V$	
A07	E _{GN}	Ошибка усиления	-	-	$< \pm 1$	LSb	$V_{REF} = V_{DD} \geq 3.0V$	
			-	-	TBD	LSb	$V_{REF} = V_{DD} < 3.0V$	
A10	-	Монотонность ⁽³⁾	Гарантируется			-	$V_{SS} \leq V_{AIN} \leq V_{REF}$	
A20	V _{REF}	Опорное напряжение (V _{REF+} -V _{REF-})	0	-	-	B	Минимальное значение для 10-разрядного АЦП	
A20A			3	-	-	B		
A21	V _{REF+}	Положительное опорное напр.	AV _{SS}		AV _{DD} + 0.3	B		
A22	V _{REF-}	Отрицательное опорное напр.	AV _{SS} - 0.3		AV _{DD}	B		
A25	V _{AIN}	Аналоговый вход	AV _{SS} - 0.3	-	V _{REF} + 0.3	B		
A30	Z _{AIN}	Сопротивление источника сигн.	-	-	10.0	кОм		
A40	I _{AD}	Потребляемый ток АЦП	F	-	180	-	мкА	Среднее потребление при включенном АЦП ⁽¹⁾
			LF	-	90	-	мкА	
A50	I _{REF}	Потребляемый ток от источника опорного напряжения ⁽²⁾	10	-	1000	мкА	Во время выборки V _{AIN} . Основано на дифференц. значении заряда C _{HOLD} до V _{AIN} .	
			-	-	10	мкА	Во время преобразования.	

Примечания:

1. Выключенный модуль АЦП не потребляет тока, кроме токов утечки.
2. $V_{SS} \leq V_{AIN} \leq V_{REF}$.
3. Результат АЦП никогда не уменьшается с увеличением напряжения на входе и не имеет кодов отсутствия напряжения.

Рисунок 22-22. Временная диаграмма работы модуля АЦП



Примечание 1. Если используется внутренний RC генератор для АЦП, то добавляется время T_{CY} перед запуском АЦП, позволяющее выполнить команду SLEEP.

Примечание 2. Минимальная задержка RC цепочки (номинальное значение 100нс) включая отсоединение внутреннего конденсатора C_{HOLD} от аналогового входа.

Таблица 22-22. Параметры работы модуля АЦП

№ пар.	Обоз.	Описание	Мин.	Макс.	Ед.	Примечание	
130	T_{AD}	Период тактового сигнала АЦП	F	1.6	20	мкс	Основа T_{OSC} , $V_{REF} \geq 3.0$ В
			LF	3.0	20	мкс	Основа T_{OSC} , $V_{REF} \geq 2.0$ В
			F	2.0	6.0	мкс	RC генератор АЦП
			LF	3.0	9.0	мкс	RC генератор АЦП
131	T_{CNV}	Время преобразования ⁽¹⁾	11	12*	T_{AD}		
132	T_{ACQ}	Время выборки ⁽³⁾		15	-	мкс	от -40°C до $+125^{\circ}\text{C}$
				10	-	мкс	от 0°C до $+125^{\circ}\text{C}$
135	T_{SWC}	Время переключения от преобразования к выборке	-	-		Примечание 4	
136	T_{AMP}	Время реакции усилителя	1	-	мкс	Примечание 5	

Примечания:

1. Регистр ADRES может быть прочитан в следующем цикле.
2. Смотрите раздел "10 - разрядное АЦП" для выбора минимального значения.
3. Время заряда конденсатора C_{HOLD} до входного напряжения, когда изменение напряжения соответствует полной шкале (переход от AV_{DD} к AV_{SS} или от AV_{SS} к AV_{DD}).
4. В следующем цикле на такте Q4.
5. Минимальное время - задержка усилителя. Может использоваться, если напряжение на входе изменилось не более, чем на 1 LSb (т.е. 20мВ @ 5.12В) от последнего измерения.

23. Характеристика микроконтроллеров

Представленные графики и таблицы предназначены для оценки проекта и не проверяются (не гарантируются).

Графики в этом разделе не проверены и предназначены только для оценки при разработке устройств. В некоторых графиках представлены данные вне рабочего диапазона (в частности для напряжения питания V_{DD}). Это только информационные данные.

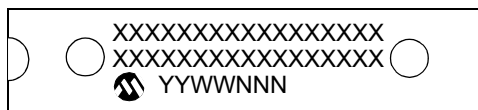
Данные, представленные в этом разделе, являются среднестатистическим результатом испытаний большого числа микроконтроллеров в течение длительного времени. Типовое значение подразумевает среднее (при температуре $+25^{\circ}\text{C}$), а минимальное и максимальное - соответственно $(\text{среднее} - 3\sigma)$ и $(\text{среднее} + 3\sigma)$, где σ - стандартный разброс.

На момент подготовки перевода информация отсутствовала в оригинальной документации.

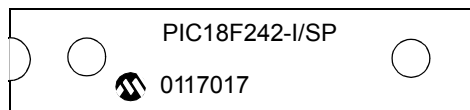
24. Корпуса микроконтроллеров

24.1 Описание обозначений на корпусах микроконтроллеров

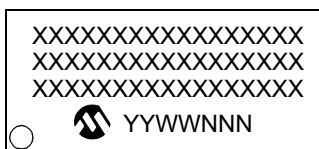
28 - выводный PDIP (тонкий DIP)



Пример



28 -выводный SOIC



Пример



Обозначения:

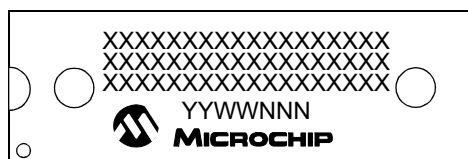
XX..X	Тип микроконтроллера*
YY	Две цифры года изготовления
WW	Две цифры номера недели изготовления считая с 1 января.
NNN	Алфавитно-цифровой код

Примечание. Если тип микроконтроллера не помещается в одну строку, то он будет перемещен на другую строку, ограничивая число доступных символов для информации заказчика.

* Стандартная маркировка OTP микросхем состоит из: типа микроконтроллера, код года, код недели, код завода изготовителя, код упаковщика кристалла в корпус. Изменение маркировки микросхемы выполняется за отдельную плату. Для QTP микроконтроллеров стоимость маркировки входит в цену микросхем QTP.

Описание обозначений на корпусах микроконтроллеров (продолжение)

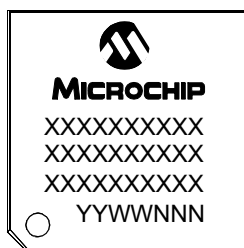
40-выводный PDIP



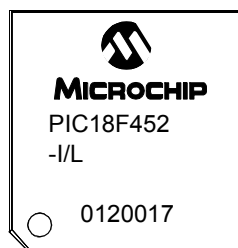
Пример



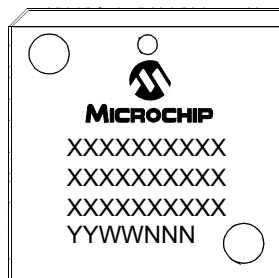
44-выводный TQFP



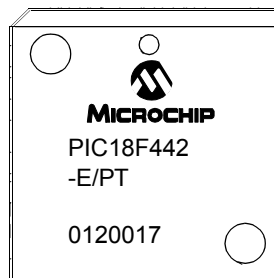
Пример



44-выводный PLCC

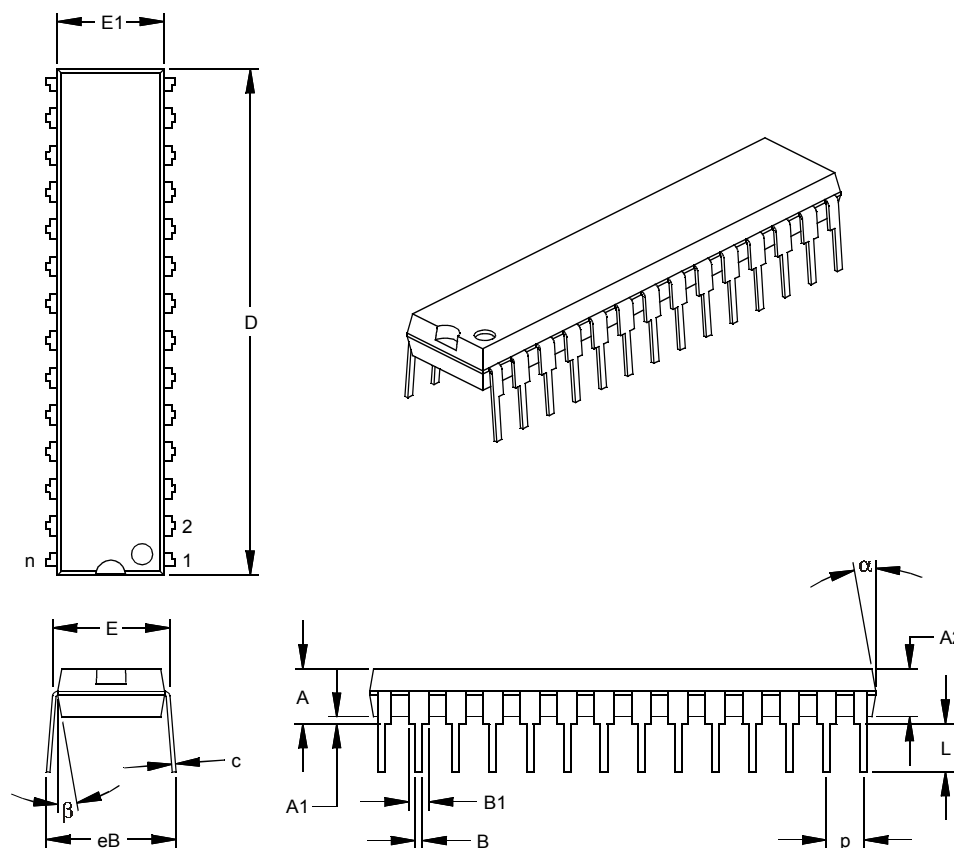


Пример



24.2 Чертежи корпусов

24.2.1 Тип корпуса: 28-выводный PDIP - 300mil



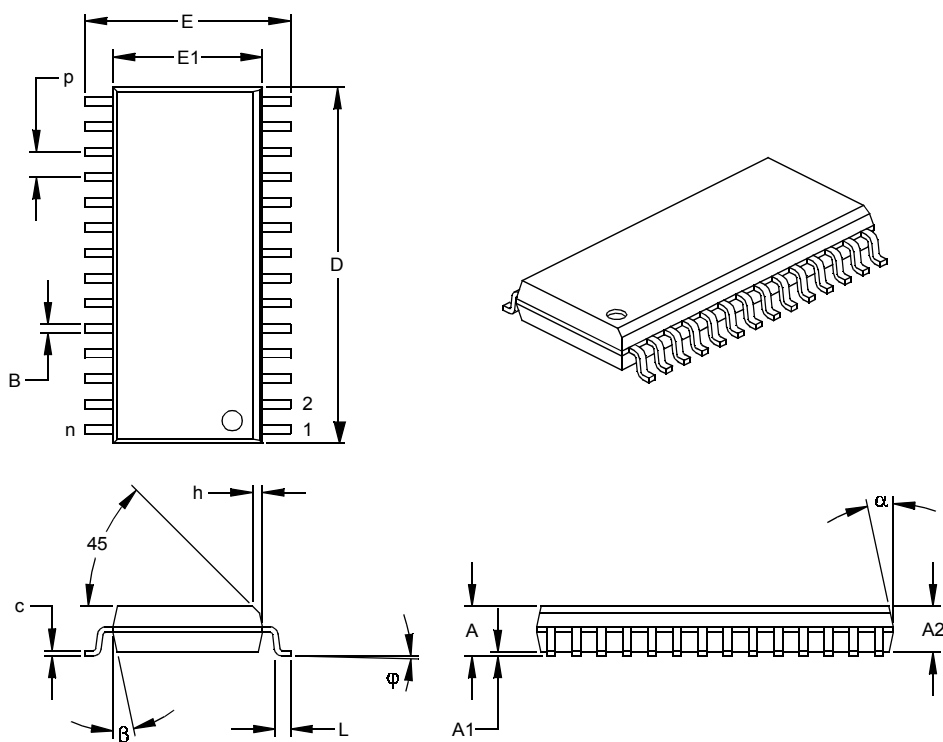
Единицы измерения		Дюймы*			Миллиметры		
Пределы размеров		Мин.	Ном.	Макс.	Мин.	Ном.	Макс.
Число выводов	n		28			28	
Расстояние между выводами	p		0.100			2.54	
Высота корпуса	A	0.140	0.150	0.160	3.56	3.81	4.06
Толщина корпуса	A2	0.125	0.130	0.135	3.18	3.30	3.43
Расстояние между корпусом и платой	A1	0.015			0.38		
Ширина корпуса с выводами	E	0.300	0.310	0.352	7.62	7.87	8.26
Ширина корпуса	E1	0.275	0.285	0.295	6.99	7.24	7.49
Длина корпуса	D	1.345	1.365	1.385	34.16	34.67	35.18
Длина нижней части вывода	L	0.125	0.130	0.135	3.18	3.30	3.43
Толщина вывода	c	0.008	0.012	0.015	0.20	0.29	0.38
Ширина верхней части вывода	B1	0.040	0.053	0.065	1.02	1.33	1.65
Ширина нижней части вывода	B	0.016	0.019	0.022	0.41	0.48	0.56
Полная ширина корпуса с выводами	eB	0.320	0.350	0.430	8.13	8.89	10.92
Угол фаски верхней части корпуса	α	5	10	15	5	10	15
Угол фаски нижней части корпуса	β	5	10	15	5	10	15

* Основные размеры.

Эквивалент JEDEC: MO-095

Примечание. Параметры D и E1 не включают выступы. Выступы в сторону не должны превышать 0.010"(0.254мм).

24.2.2 Тип корпуса: 28-выводный SOIC - 300mil



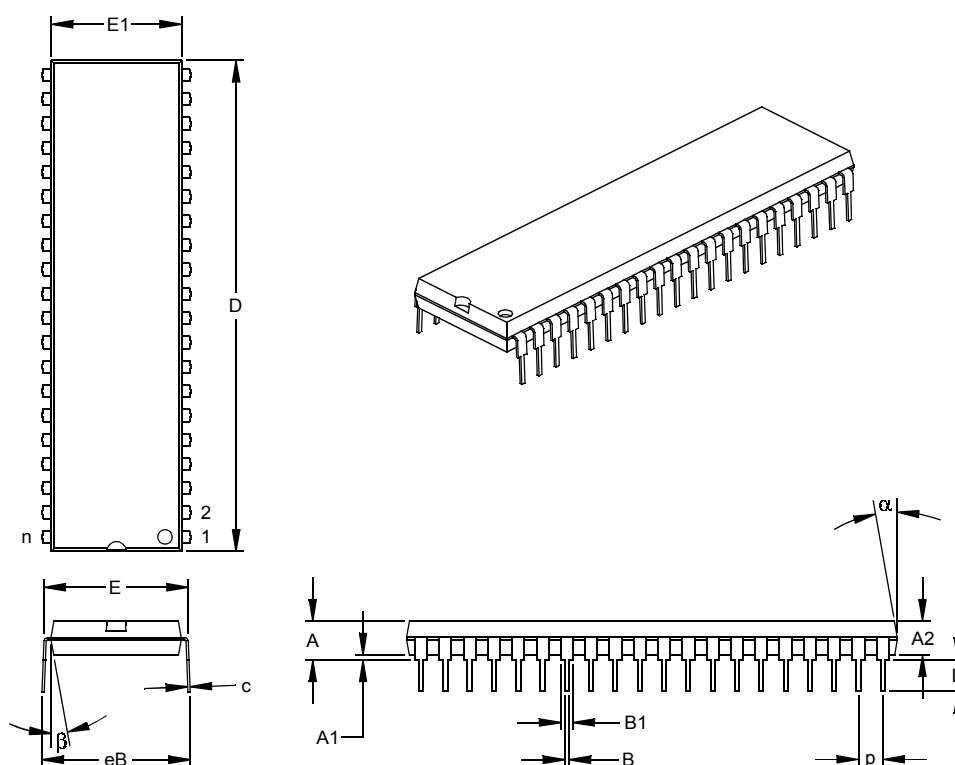
Единицы измерения		Дюймы*			Миллиметры		
Пределы размеров		Мин.	Ном.	Макс.	Мин.	Ном.	Макс.
Число выводов	n		28			28	
Расстояние между выводами	p		0.050			1.27	
Толщина корпуса с выводами	A	0.093	0.099	0.104	2.36	2.50	2.64
Толщина корпуса	A2	0.088	0.091	0.094	2.24	2.31	2.39
Расстояние между корпусом и платой	A1	0.004	0.008	0.012	0.10	0.20	0.30
Ширина корпуса с выводами	E	0.394	0.407	0.420	10.01	10.34	10.67
Ширина корпуса	E1	0.288	0.295	0.299	7.32	7.49	7.59
Длина корпуса	D	0.695	0.704	0.712	17.65	17.87	18.08
Размер ориентирующей фаски	h	0.010	0.020	0.029	0.25	0.50	0.74
Длина нижней части вывода	L	0.016	0.033	0.050	0.41	0.84	1.27
Угол наклона нижней части вывода	φ	0	4	8	0	4	8
Толщина вывода	c	0.009	0.011	0.013	0.23	0.28	0.33
Ширина вывода	B	0.014	0.017	0.20	0.36	0.42	0.51
Угол фаски верхней части корпуса	α	0	12	15	0	12	15
Угол фаски нижней части корпуса	β	0	12	15	0	12	15

* Основные размеры.

Эквивалент JEDEC: MS-013

Примечание. Параметры D и E1 не включают выступы. Выступы в сторону не должны превышать 0.010"(0.254мм).

24.2.3 Тип корпуса: 40-выводный PDIP - 600mil



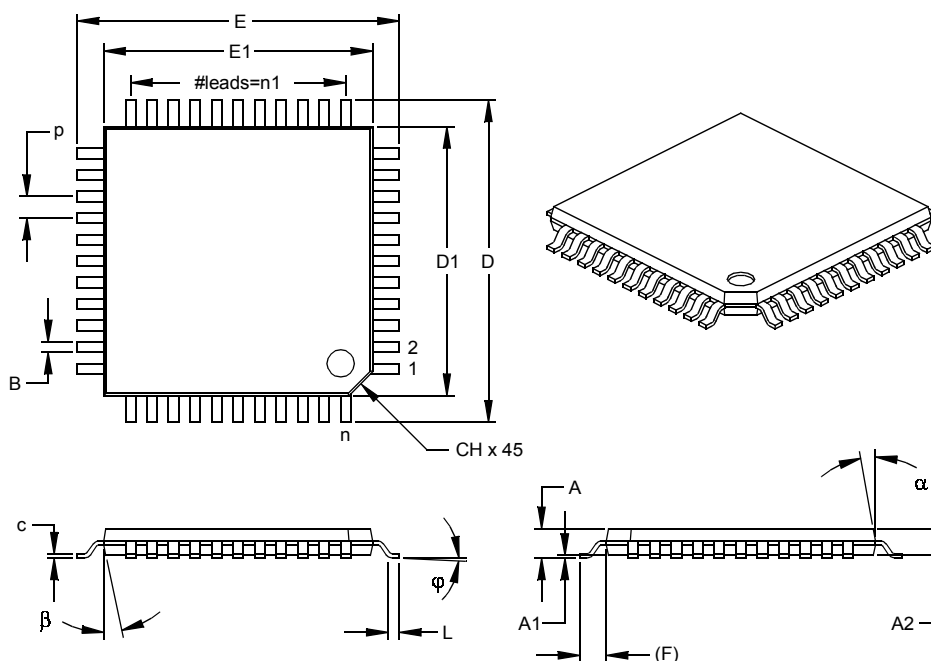
Единицы измерения	Пределы размеров	Дюймы*			Миллиметры		
		Мин.	Ном.	Макс.	Мин.	Ном.	Макс.
Число выводов	n		40			40	
Расстояние между выводами	p		0.100			2.54	
Высота корпуса	A	0.160	0.175	0.190	4.06	4.45	4.83
Толщина корпуса	A2	0.140	0.150	0.160	3.56	3.81	4.06
Расстояние между корпусом и платой	A1	0.015			0.38		
Ширина корпуса с выводами	E	0.595	0.600	0.625	15.11	15.24	15.88
Ширина корпуса	E1	0.530	0.545	0.560	13.46	13.84	14.22
Длина корпуса	D	2.045	2.058	2.065	51.94	52.26	52.45
Длина нижней части вывода	L	0.120	0.130	0.135	3.05	3.30	3.43
Толщина вывода	c	0.008	0.012	0.015	0.20	0.29	0.38
Ширина верхней части вывода	B1	0.030	0.050	0.070	0.76	1.27	1.78
Ширина нижней части вывода	B	0.014	0.018	0.022	0.36	0.46	0.56
Полная ширина корпуса с выводами	eB	0.620	0.650	0.680	15.75	16.51	17.27
Угол фаски верхней части корпуса	α	5	10	15	5	10	15
Угол фаски нижней части корпуса	β	5	10	15	5	10	15

* Основные размеры.

Эквивалент JEDEC: MO-011

Примечание. Параметры D и E1 не включают выступы. Выступы в сторону не должны превышать 0.010"(0.254мм).

24.2.4 Тип корпуса: 44-выводный TQFP



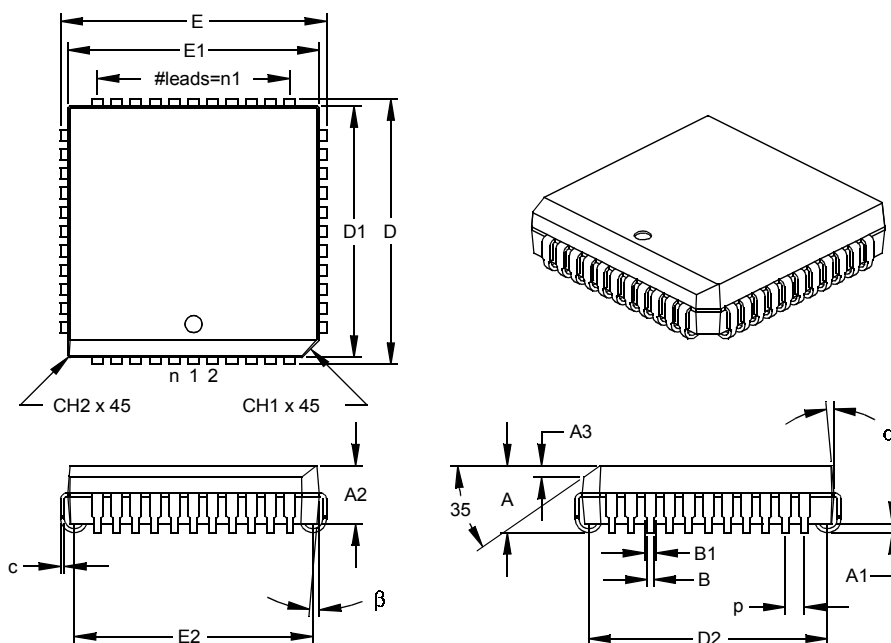
Единицы измерения		Дюймы			Миллиметры*		
Пределы размеров		Мин.	Ном.	Макс.	Мин.	Ном.	Макс.
Число выводов	n		44			44	
Расстояние между выводами	p		0.031			0.80	
Число выводов с одной стороны	n1		11			11	
Толщина корпуса с выводами	A	0.039	0.043	0.047	1.00	1.10	1.20
Толщина корпуса	A2	0.037	0.039	0.041	0.95	1.00	1.05
Расстояние между корпусом и платой	A1	0.002	0.004	0.006	0.05	0.10	0.15
Длина нижней части вывода	L	0.018	0.024	0.030	0.45	0.60	0.75
Длина вывода	(F)		0.039		1.00		
Угол наклона нижней части вывода	φ	0	3.5	7	0	3.5	7
Ширина корпуса с выводами	E	0.463	0.472	0.482	11.75	12.00	12.25
Длина корпуса с выводами	D	0.463	0.472	0.482	11.75	12.00	12.25
Ширина корпуса	E1	0.390	0.394	0.398	9.90	10.00	10.10
Длина корпуса	D1	0.390	0.394	0.398	9.90	10.00	10.10
Толщина вывода	c	0.004	0.006	0.008	0.09	0.15	0.20
Ширина вывода	B	0.012	0.015	0.017	0.30	0.38	0.44
Размер ориентирующей фаски	CH	0.025	0.035	0.045	0.64	0.89	1.14
Угол фаски верхней части корпуса	α	5	10	15	5	10	15
Угол фаски нижней части корпуса	β	5	10	15	5	10	15

* Основные размеры.

Эквивалент JEDEC: MS-026

Примечание. Параметры D и E1 не включают выступы. Выступы в сторону не должны превышать 0.010"(0.254мм).

24.2.5 Тип корпуса: 44-выводный PLCC



Единицы измерения		Дюймы*			Миллиметры		
Пределы размеров		Мин.	Ном.	Макс.	Мин.	Ном.	Макс.
Число выводов	n		44			44	
Расстояние между выводами	p		0.050			1.27	
Число выводов с одной стороны	n1		11			11	
Толщина корпуса с выводами	A	0.165	0.173	0.180	4.19	4.39	4.57
Толщина корпуса	A2	0.145	0.153	0.160	3.68	3.87	4.06
Расстояние между корпусом и платой	A1	0.020	0.028	0.035	0.51	0.71	0.89
Высота ориентирующей фаски	A3	0.024	0.029	0.34	0.61	0.74	0.86
Размер ориентирующей фаски	CH1	0.040	0.045	0.050	1.02	1.14	1.27
Размер ориентирующей фаски	CH2	0.000	0.005	0.010	0.00	0.13	0.25
Ширина корпуса с выводами	E	0.685	0.690	0.695	17.40	17.53	17.65
Длина корпуса с выводами	D	0.685	0.690	0.695	17.40	17.53	17.65
Ширина корпуса	E1	0.650	0.653	0.656	16.51	16.59	16.66
Длина корпуса	D1	0.650	0.653	0.656	16.51	16.59	16.66
Расстояние между выводами	E2	0.590	0.620	0.630	14.99	15.75	16.00
Расстояние между выводами	D2	0.590	0.620	0.630	14.99	15.75	16.00
Толщина вывода	c	0.008	0.011	0.013	0.20	0.27	0.33
Ширина верхней части вывода	B1	0.026	0.029	0.032	0.66	0.74	0.81
Ширина нижней части вывода	B	0.013	0.020	0.021	0.33	0.51	0.53
Угол фаски верхней части корпуса	alpha	0	5	10	0	5	10
Угол фаски нижней части корпуса	beta	0	5	10	0	5	10

* Основные размеры.

Эквивалент JEDEC: MO-047

Примечание. Параметры D и E1 не включают выступы. Выступы в сторону не должны превышать 0.010"(0.254мм).

24.3 Правила идентификации типа микроконтроллеров PIC18FXX2

Чтобы определить параметры микроконтроллеров воспользуйтесь ниже описанным правилом.

<u>PART№</u> Микроконтроллер	<u>X</u> Температурный диапазон	<u>/XX</u> Корпус	<u>XXX</u> Образец
<p>Микроконтроллер PIC18FXX2⁽¹⁾, PIC18FXX2T⁽²⁾, $4.2B \leq V_{DD} \leq 5.5B$ PIC18LFXX2⁽¹⁾, PIC18LFXX2T⁽²⁾, $2.5B \leq V_{DD} \leq 5.5B$</p>	<p>Температурный диапазон</p> <p>I = от -40°C до +85°C E = от -40°C до +125°C</p>	<p>Корпус</p> <p>PT = TQFP SO = SOIC SP = тонкий PDIP P = PDIP L = PLCC</p>	<p>Пример</p> <ol style="list-style-type: none"> PIC18LF452-I/P 301 = промышленный температурный диапазон, корпус PDIP, расширенный диапазон напряжения питания, код QTP 301. PIC18LF242-I/SO = промышленный температурный диапазон, корпус SOIC, расширенный диапазон напряжения питания. PIC18F442-E/P = расширенный температурный диапазон, корпус PDIP, нормальный диапазон напряжения питания. <p>Примечания:</p> <ol style="list-style-type: none"> F = CMOS FLASH; LF = CMOS FLASH с расширенным напряжением питания. T = для работы в условиях вибрации, только корпуса SOIC, PLCC, MQFP, TQFP.

Уважаемые господа!

ООО «Микро-Чип» поставляет полную номенклатуру комплектующих фирмы **Microchip Technology Inc** и осуществляет качественную техническую поддержку на русском языке.

С техническими вопросами Вы можете обращаться по адресу support@microchip.ru

По вопросам поставок комплектующих Вы можете обращаться к нам по телефонам:

(095) 963-9601

(095) 737-7545

и адресу sales@microchip.ru

На сайте

www.microchip.ru

Вы можете узнать последние новости нашей фирмы, найти техническую документацию и информацию по наличию комплектующих на складе.