



УСТРОЙСТВА МИКРОКОНТРОЛЛЕРА

Микроконтроллер **КР1878ВЕ1** содержит набор модулей памяти и периферийных устройств, необходимый и достаточный для широкого круга его применений.

ПОРТ ВВОДА/ВЫВОДА "А"

Порт ввода/вывода **A** предназначен для формирования на выводах **PA0** , **PA4** необходимых уровней напряжения в случае, когда эти выводы используются в режиме выхода, и считывания значений уровней напряжения с этих выводов, как собственных, так и подаваемых извне, когда выводы **PA0** , **PA4** используются в режиме входа.

Возможна инициация процедуры прерывания по изменению уровня напряжения на выводах **PA0** , **PA4**. Возникновение прерывания заключается в выработке сигнала прерывания, подающегося на блок прерываний центрального процессора с вектором, равным **6**. Снятие сигнала прерывания происходит по чтению рабочего регистра порта **A**.

Задание режимов работы выводов порта и программирование прерываний от порта производится с помощью регистра конфигурации порта **A**. Изменение и регистрация уровней напряжения на выводе **PA0** , **PA4** производятся с помощью рабочего регистра порта **A**.

Рабочий регистр порта A

Разряды регистра	7	6	5	4	3	2	1	0
Адрес 1	x	x	x	WB4	WB3	WB2	WB1	WB0

WB0 , **WB4** – разряды уровня напряжения на выводах **PA0** , **PA4**. **WB** = 0 при низком уровне напряжения на соответствующем выводе, а **WB** = 1 – при высоком.

Регистр конфигурации позволяет программировать режимы работы выводов порта **A**. Программирование режимов работы осуществляется за счет записи в подрегистры регистра конфигурации, номера которых содержатся в младших трех разрядах регистра конфигурации. Для записи в нужный подрегистр необходимо произвести запись в регистр конфигурации константы, в младших трех разрядах которой имеется номер подрегистра, и установлен разряд записи в подрегистр. Следующая запись по адресу **19₁₆** будет производиться непосредственно в нужный подрегистр. Затем по адресу **19₁₆** опять доступен регистр конфигурации. Если необходимо установить сразу несколько подрегистров, следует воспользоваться разрядом автоинкремента номера подрегистра. Этот разряд, будучи установленным, подключает по записи по адресу **19₁₆** последовательно несколько подрегистров, начиная от подрегистра с начальным номером (определяемым записываемыми разрядами **SR№**) и завершая подрегистром № **7**. После записи в последний подрегистр по адресу **19₁₆** вновь доступен регистр конфигурации. Разряд автоинкремента автоматически сбрасывается.

5-й разряд регистра конфигурации **IE**, будучи установленным, разрешает прерывание от порта.

Регистр конфигурации порта A

Разряды регистра	7	6	5	4	3	2	1	0
Адрес 19₁₆	x	x	IE	AI	WR	SR№		

(**0** , **2**)-й разряды **SR№** – номер подрегистра;

3-й разряд **WR** – запись в подрегистр;

4-й разряд **AI** – автоинкремент номера подрегистра;

5-й разряд **IE** – разрешение прерывания от порта;

(**6** , **7**)-й разряды – не используются.

**Подрегистр типа вывода**

Разряды регистра	7	6	5	4	3	2	1	0
№ 3	x	x	x	PT4	PT3	PT2	PT1	PT0

PT0 , **PT4** – разряды типа вывода. **PT** = 0 соответствует входу (отключены оба выходных транзистора выходного элемента) на соответствующем выводе порта, а **PT** = 1 – входу/выходу.

Подрегистр типа выхода

Разряды регистра	7	6	5	4	3	2	1	0
№ 4	x	x	x	OT4	OT3	OT2	OT1	OT0

OT0 , **OT4** – разряды типа выхода. **OT** = 0 соответствует выходу с открытым стоком (отключен р-канальный выходной транзистор выходного элемента) на соответствующем выводе порта, а **OT** = 1 – активному выходу.

Подрегистр подключения нагрузочного резистора

Разряды регистра	7	6	5	4	3	2	1	0
№ 5	x	x	x	RE4	RE3	RE2	RE1	RE0

RE0 , **RE4** – разряды разрешения подключения нагрузочного резистора. **RE** = 1 подключает нагрузочный резистор @10 кОм между выходом порта и источником питания на соответствующем выводе порта, а **RE** = 0 отключает этот резистор. В случае выдачи портом низкого напряжения на этом выводе резистор автоматически отключается.

Подрегистр разрешения прерывания от положительного фронта

Разряды регистра	7	6	5	4	3	2	1	0
№ 6	x	x	x	PI4	PI3	PI2	PI1	PI0

PI0 , **PI4** – разряды разрешения прерывания от положительного фронта сигнала на соответствующем выводе порта. **PI** = 1 разрешает прерывание по изменению уровня напряжения на выводе порта с низкого на высокий (положительный фронт сигнала), а **PI** = 0 запрещает это прерывание.

Подрегистр разрешения прерывания от отрицательного фронта

Разряды регистра	7	6	5	4	3	2	1	0
№ 7	x	x	x	MI4	MI3	MI2	MI1	MI0

MI0 , **MI4** – разряды разрешения прерывания от отрицательного фронта сигнала на соответствующем выводе порта. **MI** = 1 разрешает прерывание по изменению уровня напряжения на выводе порта с высокого на низкий (отрицательный фронт сигнала), а **MI** = 0 запрещает это прерывание. Следует отметить, что можно программировать прерывание от обоих фронтов входного сигнала.

ПОРТ ВВОДА/ВЫВОДА "В"

Порт ввода/вывода **В** предназначен для формирования на выводах **PB0** , **PB7** необходимых уровней напряжения в случае, когда эти выводы используются в режиме выхода и считыва-



ния значений уровней напряжения с этих выводов как собственных, так и подаваемых извне, когда выводы **PB** , **PB7** используется в режиме входа.

Возможна инициация процедуры прерывания по изменению уровня напряжения на выводах **PB0** , **PB7**. Возникновение прерывания заключается в выработке сигнала прерывания, подающегося на блок прерываний центрального процессора с вектором, равным 7. Снятие сигнала прерывания происходит по чтению рабочего регистра порта **B**.

Задание режимов работы выводов порта и программирование прерываний от порта производится с помощью регистра конфигурации порта **B**. Изменение и регистрация уровней напряжения на выводе **PB0** , **PB7** осуществляются с помощью рабочего регистра порта **B**.

Рабочий регистр порта B

Разряды регистра	7	6	5	4	3	2	1	0
Адрес 2	WB7	WB6	WB5	WB4	WB3	WB2	WB1	WB0

WB0 , **WB7** – разряды уровня напряжения на выводах **PB0** , **PB7**. **WB** = 0 соответствует низкому уровню напряжения, а **WB** = 1 – высокому уровню напряжения на соответствующем выводе.

Регистр конфигурации позволяет программировать режимы работы выводов порта **B**. Программирование режимов работы осуществляется записью в подрегистры регистра конфигурации, номера которых содержатся в младших трех разрядах регистра конфигурации. Для записи в нужный подрегистр необходимо произвести запись в регистр конфигурации константы, в младших трех разрядах которой имеется номер подрегистра и установлен разряд записи в подрегистр. Следующая запись по адресу **1A₁₆** будет производиться непосредственно в нужный подрегистр. Затем по адресу **1A₁₆** вновь доступен регистр конфигурации. Если необходимо установить сразу несколько подрегистров, следует воспользоваться разрядом автоинкремента номера подрегистра. Этот разряд, будучи установленным, подключает по записи по адресу **1A₁₆** последовательно несколько подрегистров, начиная от подрегистра с начальным номером (определяемым записываемыми разрядами **SR№**) и завершая подрегистром № 7. После записи в последний подрегистр по адресу **1A₁₆** вновь доступен регистр конфигурации. Разряд авто инкремента автоматически сбрасывается.

5-й разряд регистра конфигурации **IE**, будучи установленным, разрешает прерывание от порта.

Регистр конфигурации порта

Разряды регистра	7	6	5	4	3	2	1	0
Адрес 1A ₁₆	x	x	IE	AI	WR	SR№		

- (0 , 2)-й разряды **SR№** – номер подрегистра;
- 3-й разряд **WR** – запись в подрегистр;
- 4-й разряд **AI** – автоинкремент номера подрегистра;
- 5-й разряд **IE** – разрешение прерывания от порта;
- (6 , 7)-й разряды – не используются.

Подрегистр типа вывода

Разряды регистра	7	6	5	4	3	2	1	0
№ 3	PT7	PT6	PT5	PT4	PT3	PT2	PT1	PT0





PT0 , **PT7** – разряды типа вывода. **PT** = 0 соответствует входу (отключены оба выходных транзистора выходного элемента) на соответствующем выводе порта, а **PT** = 1 – входу/выходу.

Подрегистр типа выхода

Разряды регистра	7	6	5	4	3	2	1	0
№ 4	OT7	OT6	OT5	OT4	OT3	OT2	OT1	OT0

OT0 , **OT7** – разряды типа выхода. **OT** = 0 соответствует выходу с открытым стоком (отключен р-канальный выходной транзистор выходного элемента) на соответствующем выводе порта, а **OT** = 1 – активному выходу.

Подрегистр подключения нагрузочного резистора

Разряды регистра	7	6	5	4	3	2	1	0
№ 5	RE7	RE6	RE5	RE4	RE3	RE2	RE1	RE0

RE0 , **RE7** – разряды разрешения подключения нагрузочного резистора. **RE** =1 подключает нагрузочный резистор 10 кОм между выходом порта и источником питания на соответствующем выводе порта, а **RE** = 0 отключает этот резистор. В случае выдачи портом низкого напряжения на этом выводе резистор автоматически отключается.

Подрегистр разрешения прерывания от положительного фронта

Разряды регистра	7	6	5	4	3	2	1	0
№ 6	PI7	PI6	PI5	PI4	PI3	PI2	PI1	PI0

PI0 , **PI7** – разряды разрешения прерывания от положительного фронта сигнала на соответствующем выводе порта. **PI** =1 разрешает прерывание по изменении уровня напряжения на выводе порта с низкого на высокий (положительный фронт сигнала), а **PI** = 0 запрещает это прерывания.

Подрегистр разрешения прерывания от отрицательного фронта

Разряды регистра	7	6	5	4	3	2	1	0
№ 7	MI7	MI6	MI5	MI4	MI3	MI2	MI1	MI0

MI0 , **MI7** – разряды разрешения прерывания от отрицательного фронта сигнала на соответствующем выводе порта. **MI** =1 разрешает прерывание по изменении уровня напряжения на выводе порта с высокого на низкий (отрицательный фронт сигнала), а **MI** = 0 запрещает это прерывания. Следует отметить, что можно программировать прерывание от обоих фронтов входного сигнала.

ИНТЕРВАЛЬНЫЙ ТАЙМЕР-СЧЕТЧИК ВНЕШНИХ СОБЫТИЙ

Интервальный таймер-счетчик внешних событий (далее по тексту – таймер) предназначен для формирования определенных временных интервалов для привязки исполняемой программы к реальному времени или для подсчета количества внешних событий на входе внешней синхронизации таймера.

Функциональная схема таймера приведена на рис. 11.

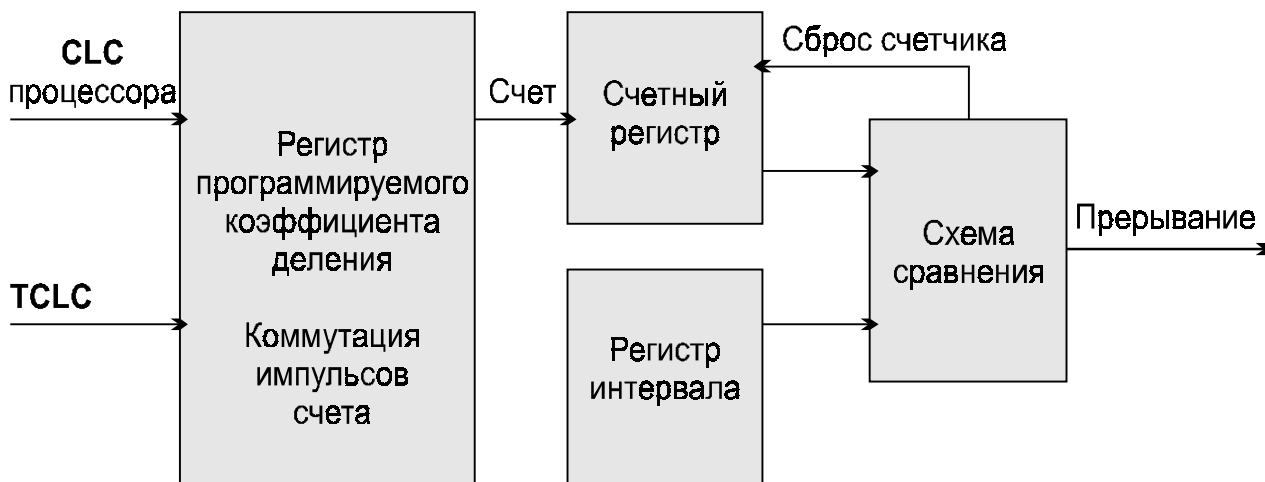


Рис. 11. Функциональная схема таймера - счетчика событий

Программисту таймер доступен двумя регистрами: регистром управления и рабочим регистром. Регистр управления позволяет произвести запуск таймера, установить режим использования рабочего регистра, разрешить прерывания от таймера и обнаружить ошибочные ситуации при необработанном прерывании. По адресу рабочего регистра может быть доступен в зависимости от состояния соответствующих разрядов регистра управления регистр конфигурации таймера, счетный регистр или регистр интервала. Регистр конфигурации предназначен для программирования источника счетных импульсов и делителя частоты этих импульсов. 16-разрядный регистр интервала содержит значение, до которого будет производиться счет таймера, а 16-разрядный счетный регистр содержит текущее значение подсчитанных счетных импульсов.

Таймер, будучи запущенным, производит подсчет импульсов, поступающих с выхода схемы программируемого деления входной частоты до значения, предварительно установленного в регистре интервала. Затем происходит сброс счетного регистра, и процесс подсчета начинается заново. По завершении счетного интервала может быть выдан сигнал прерывания на центральный процессор с вектором, равным **3**. Сигнал прерывания снимается по любому обращению к регистру управления таймером. Если сигнал прерывания не будет снят к моменту формирования следующего запроса на прерывание, в регистре управления устанавливаются разряды ошибки.

Для использования таймера в режиме формирования интервалов времени достаточно записать в регистр интервала необходимое значение и, разрешив прерывание, запустить таймер на счет. В конце каждого интервала будет выдан сигнал прерывания и начнется счет нового интервала. Интервал можно задавать в периодах как тактовой частоты процессора **CLC**, так и внешней частоты, подаваемой на вход **TCLC** таймера. Если есть необходимость использовать таймер в режиме счетчика внешних событий, в регистр интервала записывается нулевое значение интервала и по значению счетного регистра определяется количество внешних событий, поступивших на вход **TCLC** таймера.

Регистр управления таймера

Разряды регистра	7	6	5	4	3	2	1	0
Адрес 4	ERR			FRE	CRE	MSB	IE	ST

0-й разряд **ST (S**tart) – пуск таймера на счет. При записи единицы в этот разряд происходит обнуление счетного регистра и начинается подсчет импульсов на счетном входе таймера. При записи нуля в этот разряд счет входных импульсов прекращается.

1-й разряд **IE (I**nterrupt Enable) – разрешение прерывания от таймера. При записи единицы в



этот разряд по завершении счетного интервала формируется сигнал прерывания на центральный процессор. При нулевом значении этого разряда прерывания возникать не будет.

2-й разряд **MSB (Most Significant Byte)** – разряд подключения к адресу рабочего регистра старшего байта счетного регистра или регистра интервала. Если разряд **MSB = 1**, по адресам рабочего регистра доступен старший байт, а если **MSB = 0** – младший байт регистра интервала или счетного регистра.

3-й разряд **CRE (Counter Register Enable)** – разряд разрешения работы со счетным регистром по адресу рабочего регистра. Если разряд **CRE = 0**, по адресам рабочего регистра доступны байты регистра интервала или регистр конфигурации, если **CRE = 1** – байты счетного регистра.

4-й разряд **FRE (conFiguRation Register Enable)** – разряд разрешения работы регистром конфигурации по адресу рабочего регистра. Если разряд **FRE = 1**, по адресам рабочего регистра доступен регистр конфигурации. А если разряд **FRE = 0** – байты счетного регистра или регистра интервала.

(5 , 7)-й разряды **ERR (ERRor)** – разряды ошибки, которые устанавливаются при необработанным прерывании. Необработанным прерывание считается тогда, когда после выработки сигнала прерывания по завершении счета интервала к моменту завершения счета следующего интервала не было ни одного обращения к регистру управления. В этих разрядах регистра управления таймера индицируется число необработанных прерываний по завершении интервала – разряды сбрасываются записью в них нулевого значения.

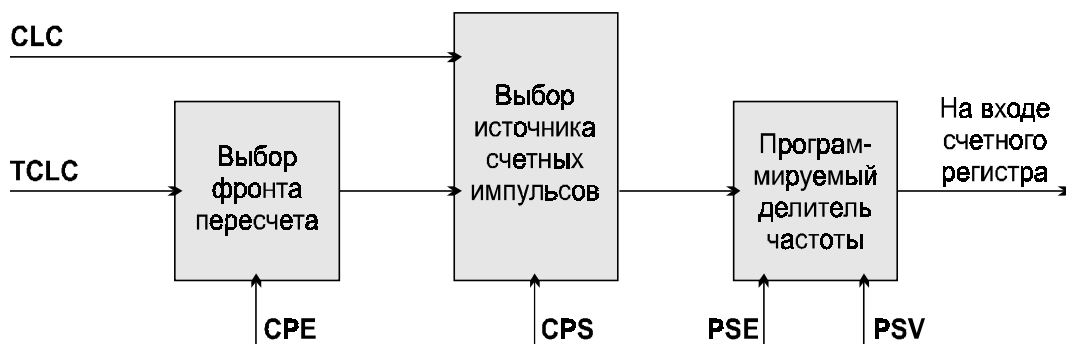


Рис. 12. Схема формирования счетных импульсов

Регистр конфигурации таймера

Разряды регистра	7	6	5	4	3	2	1	0
Адрес 5	x	IRV	CPE	CPS	PSE	PSV		

3-й разряд регистра управления **CRE = 0**,

4-й разряд регистра управления **FRE = 1**

(0 , 2)-й разряды **PSV (PreScaler Value)** – значение коэффициента деления счетной частоты таймера. Эти разряды выбирают коэффициент деления входной частоты (либо тактовой частоты процессора, либо частоты, поступающей на линию **TCLC**) до необходимой частоты счетных импульсов таймера.

3-й разряд **PSE (PreScaler Enable)** – разряд разрешения подключения делителя частоты. Если разряд **PSE = 1**, счетные импульсы берутся с выхода делителя частоты, а если **PSE = 0**, счетные импульсы поступают на вход счетного регистра напрямую, без деления частоты. По включении питания разряд **PSE = 0**.



Значение разрядов PSV	Коэффициент деления
0	1/2
1	1/4
2	1/8
3	1/16
4	1/32
5	1/64
6	1/128
7	1/256

4-й разряд **CPS (Count Pulses Source)** – разряд выбора источника счетных импульсов. Если разряд **CPS = 1**, в качестве счетных импульсов счетного регистра выступают импульсы с входа внешней частоты пересчета **TCLC**. Если разряд **CPS = 0**, в качестве счетных импульсов счетного регистра выступают импульсы тактовой частоты процессора **CLC**. По включении питания разряд **CPS = 0**.

5-й разряд **CPE (Count Pulses Edge)** – разряд выбора фронта пересчета для внешней частоты пересчета **TCLC**. Если разряд **CPE = 1**, пересчет происходит по перепаду уровня напряжения на входе **TCLC** из высокого в низкий. Если разряд **CPE = 0**, пересчет происходит по перепаду уровня напряжения на входе **TCLC** из низкого в высокий.

6-й разряд **IRV (Interval Register Value)** – разряд размерности регистра интервала. Факт завершения интервала будет определяться по равенству счетного регистра значению регистра интервала. Если разряд **IRV = 0**, сравнение счетного регистра будет производиться только с младшим байтом регистра интервала. Если разряд **IRV = 1**, сравнение счетного регистра будет производиться с полным 16-разрядным значением регистра интервала. При нулевом значении регистра интервала будет отсчитываться полный интервал в 2^{16} периодов частоты пересчета.

7-й разряд не используется.

Младший байт регистра интервала

Разряды регистра	7	6	5	4	3	2	1	0
Адрес 5	Младший байт интервала							

2-й разряд регистра управления **MSB = 0**,

3-й разряд регистра управления **CRE = 0**,

4-й разряд регистра управления **FRE = 0**.

Младший байт регистра интервала доступен по чтению-записи по адресу рабочего регистра таймера при соответствующем значении 2, 3 и 4 разрядов регистра управления.

Старший байт регистра интервала

Разряды регистра	7	6	5	4	3	2	1	0
Адрес 5	Старший байт интервала							

2-й разряд регистра управления **MSB = 1**,

3-й разряд регистра управления **CRE = 0**,

4-й разряд регистра управления **FRE = 0**.



Старший байт регистра интервала доступен по чтению-записи по адресу рабочего регистра таймера при соответствующем значении 2, 3 и 4 разрядов регистра управления.

Младший байт счетного регистра

Разряды регистра	7	6	5	4	3	2	1	0
Адрес 5	Младший байт счетного регистра							

2-й разряд регистра управления **MSB** = 0,

3-й разряд регистра управления **CRE** = 1,

4-й разряд регистра управления **FRE** = 0.

Младший байт счетного регистра доступен для чтения по адресу рабочего регистра таймера при соответствующем значении 2, 3 и 4-го разрядов регистра управления. Следует обратить внимание, что по записи разряда пуска таймера в регистр управления таймера и по завершению интервала младший байт счетного регистра будет обнулен.

Старший байт счетного регистра

Разряды регистра	7	6	5	4	3	2	1	0
Адрес 5	Старший байт счетного регистра							

2-й разряд регистра управления **MSB** = 1,

3-й разряд регистра управления **CRE** = 1,

4-й разряд регистра управления **FRE** = 0.

Старший байт счетного регистра доступен для чтения по адресу рабочего регистра таймера при соответствующем значении 2, 3 и 4 разрядов регистра управления. Следует обратить внимание, что по записи разряда пуска таймера в регистр управления таймера и по завершении интервала старший байт счетного регистра будет обнулен.

БЛОК ЭСППЗУ ДАННЫХ

Блок ЭСППЗУ данных (Электрически Перепрограммируемого Постоянного Запоминающего Устройства) предназначен для хранения данных, которые сохраняют свое значение при отключении питающего напряжения.

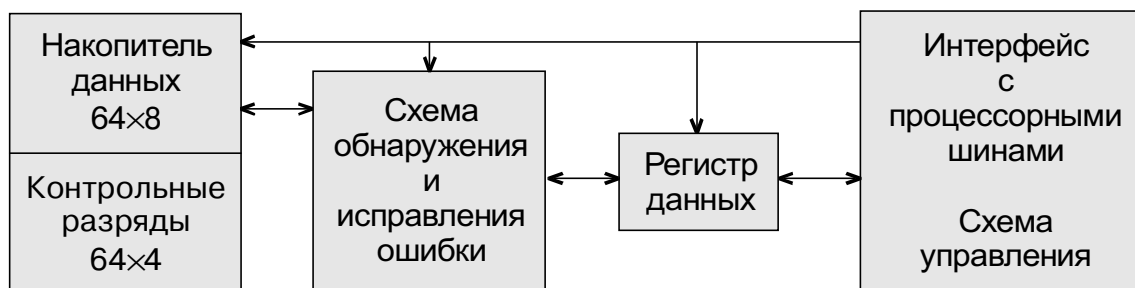


Рис. 13. Функциональная схема блока ЭСППЗУ данных.

Блок ЭСППЗУ данных включает накопитель данных размерностью в 64 байта, накопитель 4-разрядных контрольных разрядов, схему обнаружения и исправления однократной ошибки в байте данных, 8-разрядный регистр данных для хранения текущего байта, записываемого в



накопитель или считываемого из накопителя ЭСППЗУ, и интерфейс для связи с шинами чтения и записи центрального процессора.

Обмен с блоком ЭСППЗУ данных осуществляется с помощью регистра управления, регистра адреса и регистра данных. В регистре адреса указывается адрес байта в накопителе. Доступ к необходимому байту в накопителе производится с помощью регистра данных. Регистр управления позволяет подавать команды чтения байта из накопителя в регистр данных и записи регистра данных в накопитель ЭСППЗУ. Окончание цикла записи может вызвать прерывание центрального процессора с вектором F_{16} . Для чтения байта из накопителя необходимо подать в регистр управления команду чтения байта, предварительно установив в регистре адреса требуемый адрес. По этой команде байт из накопителя перепишется в регистр данных. После этого можно считывать требуемый байт из регистра данных по его адресу. Для записи в накопитель необходимо записать в регистр данных требуемое значение байта, установить необходимый адрес в регистре адреса и подать команду записи в регистр управления. Предыдущее значение байта будет стерто и записано новое значение. Окончание процедуры записи проявится нулевым значением разряда записи в регистре управления или прерыванием, если был установлен разряд разрешения прерывания в регистре управления. Сигнал прерывания снимается любым обращением по чтению или записи к регистру управления.

При записи в блок ЭСППЗУ данных рекомендуется подать команду **WAIT** и ждать прерывания по концу записи.

Регистр управления ЭСППЗУ данных

Разряды регистра	7	6	5	4	3	2	1	0
Адрес 38_{16}	x	x	x	IE	ERR	x	RD	WR

0-й разряд **WR (Write byte)** – разряд записи байта в накопитель ЭСППЗУ. После записи его единицей начинается перепись регистра данных в накопитель ЭСППЗУ. Пока происходит запись, этот разряд установлен, после завершения записи он автоматически обнуляется. Стирание и запись нового байта данных происходит за ≈ 5 ms.

1-й разряд **RD (Read byte)** – разряд чтения байта из накопителя ЭСППЗУ в регистр данных. После записи его единицей байт из накопителя ЭСППЗУ переписывается в регистр данных. Пока происходит чтение, этот разряд установлен, после завершения чтения он автоматически обнуляется. Чтение байта происходит за время ≈ 400 ms.

2-й разряд не используется. Должен записываться нулем.

3-й разряд **ERR (Error)** – разряд ошибки чтения байта из накопителя ЭСППЗУ. Если в момент чтения байта схемой обнаружения и коррекции ошибки была обнаружена и исправлена ошибка в данных, считанных из накопителя, этот разряд установится единицей. Сброс этого разряда происходит записью в него нулевого значения.

4-й разряд **IE (Interrupt Enable)** – разрешение прерывания по завершении записи в накопитель ЭСППЗУ. При записи единицы в этот разряд по завершении записи выработается сигнал прерывания на центральный процессор. При нулевом значении этого разряда прерывания возникать не будет. По включении питания разряд **IE** = 0.

(5, 7)-й разряды не используются.

Регистр адреса

Разряды регистра	7	6	5	4	3	2	1	0
Адрес 39_{16}	x	x	Адрес байта					



(0, 5)-й разряды содержат адрес байта в накопителе ЭСППЗУ.

6, 7-й разряды не используются.

Регистр данных



(0, 7)-й разряды содержат текущий байт регистра данных.

СТОРОЖЕВОЙ ТАЙМЕР

Сторожевой таймер предназначен для отслеживания непредвиденных ситуаций, когда центральный процессор в результате программных или аппаратных сбоев находится в неопределенном состоянии.

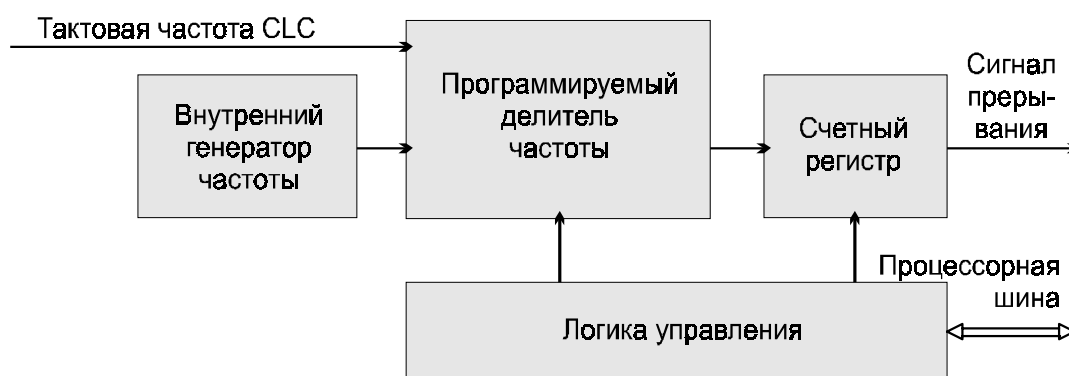


Рис. 14. Функциональная схема сторожевого таймера

Сторожевой таймер постоянно по включении питания производит подсчет импульсов тактовой частоты, поступающих через программируемый делитель частоты на вход 8-разрядного счетного регистра. В качестве тактовых счетных импульсов берется частота с внутреннего генератора, которая ≈ 50 kHz, или тактовая частота с выводов **OSC1** и **OSC2**. Когда тактовая частота пересчета берется с внутреннего генератора, счетный интервал сторожевого таймера будет зависеть от температуры окружающей среды, напряжения питания и значения коэффициента деления делителя частоты. Если за время полного пересчета счетного регистра не произведена запись разряда сброса счетчика, сторожевой таймер вырабатывает сигнал немаскируемого прерывания на центральный процессор с вектором, равным 1. Снятие сигнала прерывания происходит по любой записи в регистр управления сторожевого таймера.

Программирование режимов работы сторожевого таймера, сброс счетного режима, установка коэффициента деления делителя частоты производятся записью в регистр управления сторожевого таймера. Запись в регистр управления происходит только после того, как по его адресу была произведена запись характерного кода AA_{16} . После этого снова производится блокировка записи в регистр состояния до следующей записи характерного кода. Запись в регистр управления обязательно должна производиться с нулевым значением старшего разряда записываемого байта. Если старший разряд записываемого байта равен единице, запись в регистр управления сторожевого таймера не будет произведена.

Возможно использование сторожевого таймера в качестве дополнительного интервального таймера, в котором формирование счетных интервалов производится с помощью тактовой частоты пересчета, коэффициента деления тактовой частоты и полного значения ($T_{и} = T_{CLC} \cdot K_{д} \cdot 255,5$) 8-разрядного счетного регистра. Запуск сторожевого таймера на счет производится записью шестого разряда единицей в регистр управления сторожевого таймера.

**Регистр управления сторожевого таймера**

Разряды регистра	7	6	5	4	3	2	1	0
Адрес 1D ₁₆	0	CTE	x	CRS	IWS	CPS	PSV	

(0, 1)-й разряды **PSV (PreScaler Value)** - значение коэффициента деления счетной частоты таймера. Эти разряды выбирают коэффициент деления входной частоты (либо тактовой частоты процессора, либо частоты, поступающей от внутреннего генератора) до необходимой частоты счетных импульсов таймера. По включению питания устанавливается значение 1:256.

Значение разрядов PSV	Коэффициент деления частоты K_d	Счетный интервал при частоте от внутреннего генератора $T_{и}$
0	1:256	~ 1,3 s
1	1:64	~ 327 ms
2	1:16	~ 82 ms
3	1:1	~ 5,1 ms

2 - разряд **CPS (Count Pulses Source)** – разряд выбора источника счетных импульсов сторожевого таймера. Если разряд **CPS = 0**, в качестве счетных импульсов счетного регистра выступают импульсы с выхода внутреннего генератора. Если разряд **CPS = 1**, в качестве счетных импульсов счетного регистра выступают импульсы тактовой частоты процессора **CLC**. По включении питания разряд **CPS = 0**.

3-й разряд **IWS (Interrupt in Wait State)** – разряд прерывания в состоянии ожидания. Этот разряд показывает, в каком состоянии находился процессор в момент прерывания от сторожевого таймера. Если процессор выполнял команды **WAIT** или **STOP**, этот разряд при прерывании от сторожевого таймера примет единичное значение. Разряд сбрасывается записью в него единицы.

4-й разряд **CRS (Counter ReSet)** – разряд сброса счетного регистра сторожевого таймера. Разряд доступен только по записи. При записи в него единичного значения произойдет сброс счетного регистра сторожевого таймера.

5-й разряд не используется.

6-й разряд **CTE (Count Enable)** – разряд разрешения пересчета сторожевого таймера. Если этот разряд равен нулю, происходит блокировка частоты пересчета счетного регистра сторожевого таймера. Также при нулевом значении этого разряда после выполнения процессором команды **STOP** останавливается внутренний генератор частоты пересчета сторожевого таймера. По включении питания разряд **CTE = 0**.

7-й разряд должен равняться нулю при записи в регистр управления сторожевого таймера.