

Корпус: DIP-16

**Микросхема CD4018BE** представляет собой пятиразрядный синхронный счётчик по схеме Джонсона с возможностью загрузки данных, общего сброса и инверсными выходами от каждого разряда.

Счётчик CD4018B применяется для построения делителей частоты.

#### Основные параметры CD4018BE:

Упит.раб.	3-15V
Упит.max.	18V
Уровни сигналов	КМОП (CD40xx/K561)
Максимальная частота	10МГц
Диапазон температур	-40..+85°C
Корпус	DIP-16
Аналог	<b>K561IE19</b>

Входные и выходные уровни сигналов зависят от напряжения питания и, в общем случае, соответствуют таковым у других микросхем серий КМОП-логики.

#### Расположение выводов CD4018BE:

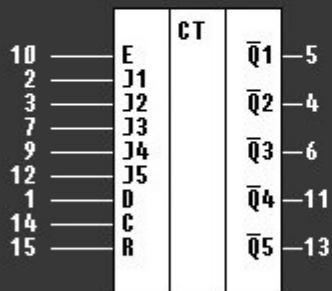
D	1 ●	16	+U
J1	2	15	R
J2	3	14	C
$\bar{Q}2$	4	13	$\bar{Q}5$
$\bar{Q}1$	5	12	J5
$\bar{Q}3$	6	11	$\bar{Q}4$

#### Назначение выводов CD4018BE:



1	D (Data)	Последовательный вход данных
2	J1	Вход загрузки 1 разряда
3	J2	Вход загрузки 1 разряда
4	Q2	Инверсный выход 2 разряда
5	Q1	Инверсный выход 1 разряда
6	Q3	Инверсный выход 3 разряда
7	J3	Вход загрузки 3 разряда
8	Vss(GND)	Общий
9	J4	Вход загрузки 4 разряда
10	E (Enable)	Разрешение загрузки
11	Q4	Инверсный выход 4 разряда
12	J5	Вход загрузки 5 разряда
13	Q5	Инверсный выход 5 разряда
14	C (Clock)	Тактовый вход
15	R (Reset)	Начальная установка (сброс)
16	+U	+ Питание (Vdd)



### Условное обозначение CD4018B:



### Таблица функционирования CD4018B

Clock	Reset	E	Jn	$\overline{Qn}$
	0	0	X	$\overline{Qn}$
	0	0	X	$\overline{Dn}^*$
X	0	1	0	1
X	0	1	1	0
X	1	X	X	1

0 - низкий уровень, 1- высокий уровень,

X - произвольное состояние,

\*Dn - состояние входа D триггера n-ого каскада.

Внутренняя схема CD4018B содержит пятикаскадный счётчик Джонсона. Он имеет вход последовательных данных D и пять входов параллельной предварительной записи J1-J5, которыми можно пользоваться при высоком уровне на входе разрешения загрузки E. Все пять выходов счётчика инверсные Q1-Q5. При высоком активном уровне на входе сброса R на всех инверсных выходах устанавливается высокий уровень.

На микросхеме CD4018B строятся делители частоты без внешних элементов либо с логическим элементом "И" (для этого, например, можно взять два элемента "2И-НЕ" микросхемы CD4011).

### Варианты делителей частоты на CD4018B:

Кoeffициент деления	Соединить вход D с выходом	Схема включения
2	$\overline{Q1}$	
4	$\overline{Q2}$	
6	$\overline{Q3}$	
8	$\overline{Q4}$	
10	$\overline{Q5}$	
3	$\overline{Q1} \& \overline{Q2}$	
5	$\overline{Q2} \& \overline{Q3}$	
7	$\overline{Q3} \& \overline{Q4}$	
9	$\overline{Q4} \& \overline{Q5}$	

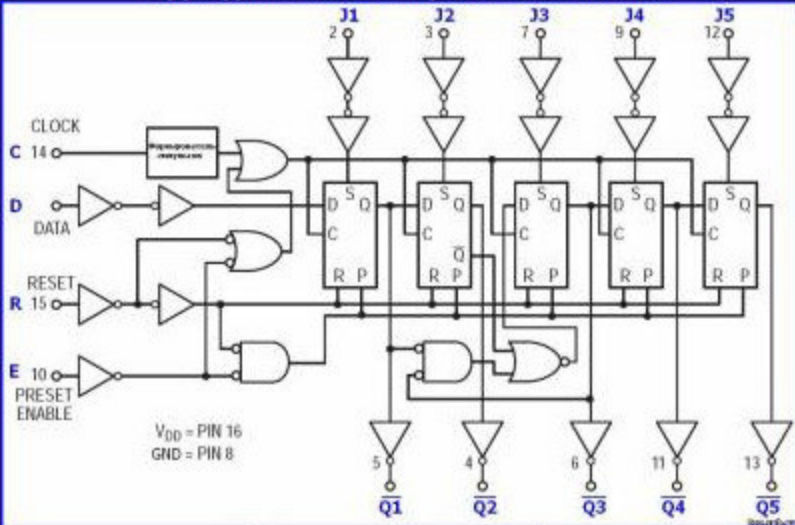
Счётчик Джонсона построен на кольцевом регистре сдвига и имеет коэффициент пересчёта вдвое больше числа составляющих его триггеров (в данном случае коэффициент пересчёта 10). Счётчик работает в т.н. коде Джонсона (называемом также кодом Либау-Крейга) - этот код избыточный и отличается от арифметического двоичного кода. Т.к. в микросхеме CD4018 выходы инверсные, то имеем инверсный код Джонсона. Таблица состояний счётчика приведена ниже.

Такт	$\overline{Q5}$	$\overline{Q4}$	$\overline{Q3}$	$\overline{Q2}$	$\overline{Q1}$
0	1	1	1	1	1
1	1	1	1	1	0
2	1	1	1	0	0
3	1	1	0	0	0
4	1	0	0	0	0
5	0	0	0	0	0
6	0	0	0	0	1
7	0	0	0	1	1
8	0	0	1	1	1
9	0	1	1	1	1
10	1	1	1	1	1

**Важно!** Использование CD4018 в качестве регистра сдвига невозможно т.к. его схема содержит цепи коррекции, автоматически исправляющие комбинации, не являющиеся рабочими для счётного режима.

Цепи коррекции позволяют не подавать импульс начальной установки если фаза выходных импульсов не важна.

### Структурная схема микросхемы CD4018B:



(нажмите для увеличения)

Диаграмма работы микросхемы CD4018B:  
(вход D соединён с Q5)

