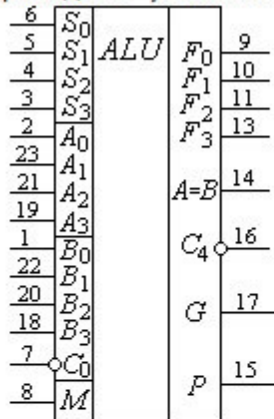


Микросхемы АЛУ, принадлежащие к разным видам логик (ТТЛ – 155ИПЗ; КМОП – 564ИПЗ), функционально во многом совпадают, в том числе и по разводке выводов. На рис. 11.19 приведено условное изображение микросхемы АЛУ К155ИПЗ. Эта микросхема выполняет действия с четырехразрядными двоичными словами: $A = A_3A_2A_1A_0$ и $B = B_3B_2B_1B_0$. Вид операций задается пятиразрядным кодом установки значений на входах M и $S_3S_2S_1S_0$. Всего это АЛУ способно выполнить 32 операции ($2^5 = 32$). К ним относятся: 16 логических операций (И, И-НЕ, ИЛИ, ИЛИ-НЕ, исключающее ИЛИ и др.) и 16 арифметических или арифметико-логических операций (сложение, вычитание, удвоение, сравнение и ряд других). Операции проводятся с ускоренным переносом. Микросхема имеет вход приема сигнала переноса C_0 (активный сигнал низкого уровня).



На выходах F_0, F_1, F_2, F_3 формируются результаты арифметико-логических преобразований. На выходе C_4 образуется сигнал старшего (пятого) разряда при выполнении арифметических операций (сигнал переноса). Дополнительные выходы – образование ускоренного переноса G и распространение ускоренного переноса P – используются только при организации многоразрядных АЛУ в сочетании с микросхемами ускоренного переноса К155ИП4.

Рис. 11.19. Условное изображение АЛУ К155ИПЗ

Слова A и B , подлежащие обработке, могут быть представлены как в положительной, так и в отрицательной логике. В [9, 15] приведены таблицы функциональной зависимости выходов микросхемы К155ИПЗ от состояния входов. Таблицы истинности для каждого варианта логики различны.

Старший разряд кода выбора операции (M -вход) определяет характер действий, выполняемых АЛУ. Если $M = 1$ – АЛУ выполняет логические операции. Если $M = 0$ – выполняются арифметические и арифметико-логические операции.

Рассмотрим более подробно некоторые операции в положительной логике. При $M = 1$ выполняются логические функции. Если на входах $S_3S_2S_1S_0$ код 0000, то в этом случае выполняется логическая функция инвертирования операнда A – данные со входов A передаются на выходы F с инверсией.

Код 0001 – $(A \vee B)$ с инверсией – поразрядная операция ИЛИ с инверсией над операндами A и B .

Код 0010 – операция И инвертированного операнда A и операнда B .

Код 0011 – нет операции – логический ноль.

Код 0100 – $(A \times B)$ с инверсией – операция И с инверсией.

Код 0101 – инверсия операнда B .

Код 0110 – операция *Исключающее ИЛИ*.

Код 0111 – операция И над операндами A и инверсией B .

При $M = 0$ выполняются арифметические операции. Результаты арифметических операций выражены в дополнительном коде. Числа в дополнительном и обратном коде связаны соотношением $N_{\text{доп}} = N_{\text{обр}} + 1$.

Код 0000 – передача на выход операнда A .

Код 0001 – $A + B$ – операция суммирования без учета переноса.

Код 0010 – $(A + \bar{B})$ – операция суммирования операнда A с инверсией операнда B без учета переноса.

Код 0011 – минус 1 (результат арифметической операции представлен в обратном коде).

Код 0100 – $(A + A\bar{B})$ – операция суммирования операнда A с конъюнкцией операнда A и инвертированного B .

Например, последнему рассмотренному коду $MS_3S_2S_1S_0 = LLHLL$ (00100) для положительной логики отвечает операция $A + A\bar{B}$, где $A\bar{B}$ – логическое умножение двух слов. Так, если $A = 0010$, $B = 1101$, то $A\bar{B} = 0010$ и, следовательно, $0010 + 0010 = 0100$.

Режим компаратора обеспечивается при $M = L$ и $S_3S_2S_1S_0 = LHHL$ (0110). Когда числа A и B равны, на выходе $A = B$ (вывод 14) формируется сигнал высокого уровня. Если числа не равны, то сигнал на выходе C_4 характеризует соотношение между числами (в положительной логике табл. 11.7).

Таблица 11.7

Состояние входов		Состояние выхода C_4
C_0	A и B	
H	$A < B$	1
L	$A < B$	1
H	$A > B$	0
L	$A > B$	0

При операциях над словами большой размерности АЛУ соединяются друг с другом с организацией последовательных или параллельных переносов. При последовательном переносе выход C_4 предыдущей микросхемы соединяют с входом C_0 последующей. При организации параллельного переноса микросхемы 155ИП3 объединяют в сочетании с блоком ускоренного переноса 155ИП4 по схеме, представленной на рис. 11.20.

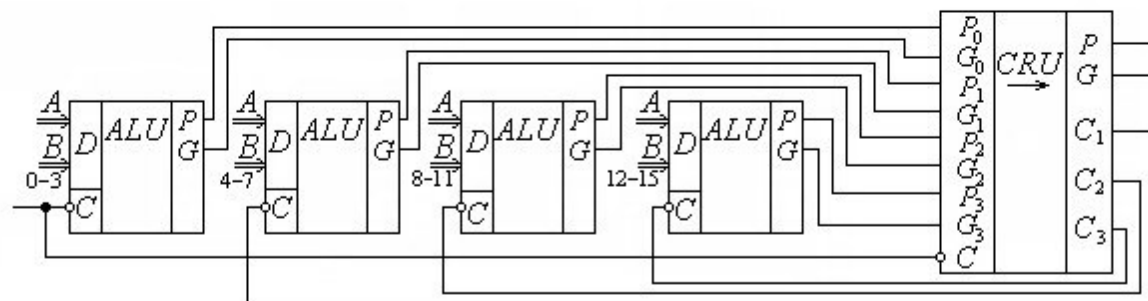


Рис. 11.20. Увеличение разрядности АЛУ применением

блока ускоренного переноса К155ИП4

Выходы C_1 , C_2 и C_3 блока ускоренного переноса – сигналы образования и распространения переноса с учетом переносов соответствующих АЛУ. Если при выполнении арифметических операций к быстродействию не предъявляются высокие требований, то при каскадировании АЛУ схемы ускоренного переноса не применяют.