

Глава 3. СЕМЕЙСТВО МИКРОКОНТРОЛЛЕРОВ C8051F0xx

3.1. Обобщенная структура и состав семейства C8051F0xx

Семейство C8051F0xx состоит из 12 микроконтроллеров с номерами 000, 001, 002, 005, 006, 007, 010, 011, 012, 015, 016, 017[4]. Обобщенная структура микроконтроллеров первого семейства C8051F0xx, представленная на рис.3.1, состоит из трех функциональных групп: аналоговой периферии (Analog Peripherals), цифровой периферии (Digital Peripherals or Digital I/O) и высокопроизводительного контроллерного ядра (High-Speed Controller Core).

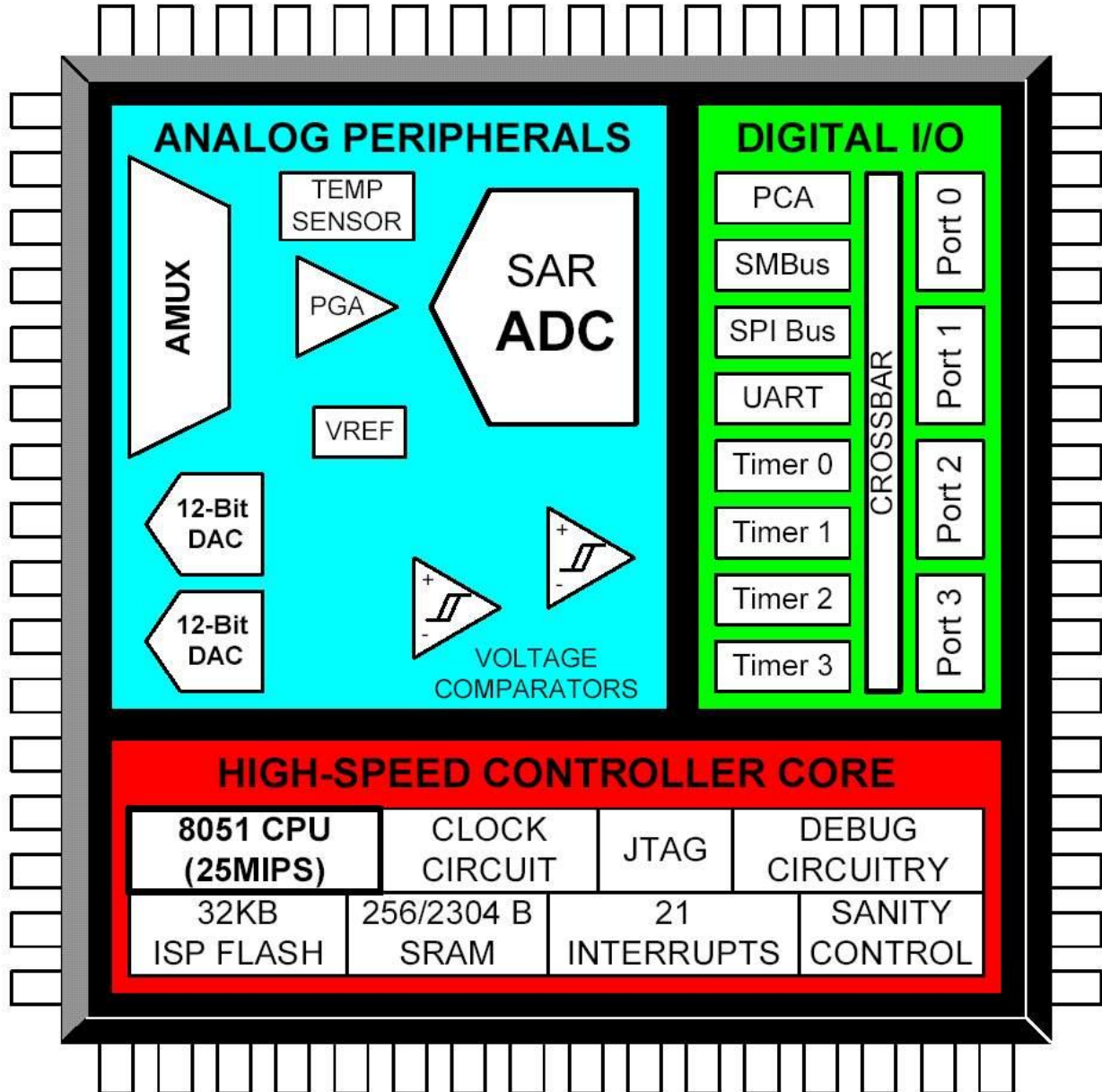


Рис.3.1. Обобщенная структура микроконтроллеров семейства C8051F0xx

В состав группы аналоговой периферии входят: аналого-цифровой преобразователь ADC с разрядностью (Resolutions) 12 бит (C8051F000/1/2/5/6/7) или 10 бит (C8051F010/11/12/15/16/17); аналоговый входной мультиплексор AMUX (Analog Multiplexer) на 8 (4) входов, которые могут быть запрограммированы как однополярные или дифференциальные входы; программируемый входной предварительный усилитель PGA (Programmable Gain Amplifier), который может быть запрограммирован на один из шести коэффициентов усиления (16, 8, 4, 2, 1, 0.5); источник опорного напряжения VREF на 2,4В (15 ppm/°C); встроенный датчик температуры (Temperature Sensor) с точностью ±3°C; два двенадцатиразрядных цифро-аналоговых преобразователя DAC; два аналоговых компаратора (Comparators) с программируемым гистерезисом, конфигурируемые при преры-

вании или сбросе; прецизионный монитор питания.

Группа узлов цифровой периферии содержит: программируемый массив PCA (Programmable Counter Array) с пятью режимами; интерфейсы: SMBus (совместимый с I2C); SPI (Serial Peripheral Interface) и последовательный порт UART; четыре шестнадцатиразрядных таймера/счетчика общего назначения (Timers); четыре байтовых порта ввода/вывода (I/O Ports), совместимых с внешней пяти-вольтовой логикой.

Функциональная группа ядра микроконтроллера содержит:

- высокоскоростное ядро, работающее при частотах до 20МГц (C8051F000/1/2/10/11/12) и 25МГц (C8051F005/6/7/15/16/17), обеспечивающее пиковую производительность до 20(25)MIPS;
- встроенный программируемый генератор тактовой частоты (от 2 до 16 МГц); тактовый генератор с внешним кварцевым резонатором (RC - цепочкой, конденсатором или входом внешнего генератора);
- узел отладки - JTAG;
- 256 байт (C8051F000/1/2/10/11/12) или 2304 (256 + 2048) байт (C8051F005/6/7/15/16/17) оперативной памяти;
- 32К встроенной Flash памяти программ с внутрисистемным программированием ISP (In-System Programmable);
- схема контроля питания;
- охранный таймер WDT (Watchdog Timer);
- контроллер прерывания на 21 вектор.

Часть или все периферийные узлы можно переключать в режим энергосбережения (Shut Down Mode). Все микроконтроллеры семейства C8051F0xx работают при напряжении питания от 2,7В до 3,6В в промышленном диапазоне температур от -45 до +85С°. Линии портов ввода/вывода, сброса и JTAG работоспособны при питании 5В. Состав семейства и его основные характеристики приведены в таблице 3.1.

Таблица 3.1.

Состав семейства C8051F0xx

	MIPS (Peak)	Flash Memory	RAM, byte	SMBus (I2C)	SPI	UART	Timers (16bit)	PCA	I/O Ports	ADC Resolution	ADC Inputs	Vref	Temp. Sensor	DAC Resolution	DAC Outputs	Comparators	Package
C8051F000	20	32k	256	√	√	√	4	√	32	12	8	√	√	12	2	2	64TQFP
C8051F001	20	32k	256	√	√	√	4	√	16	12	8	√	√	12	2	2	48TQFP
C8051F002	20	32k	256	√	√	√	4	√	8	12	4	√	√	12	2	1	32LQFP
C8051F005	25	32k	2304	√	√	√	4	√	32	12	8	√	√	12	2	2	64TQFP
C8051F006	25	32k	2304	√	√	√	4	√	16	12	8	√	√	12	2	2	48TQFP
C8051F007	25	32k	2304	√	√	√	4	√	8	12	4	√	√	12	2	1	32LQFP
C8051F010	20	32k	256	√	√	√	4	√	32	10	8	√	√	12	2	2	64TQFP
C8051F011	20	32k	256	√	√	√	4	√	16	10	8	√	√	12	2	2	48TQFP
C8051F012	20	32k	256	√	√	√	4	√	8	10	4	√	√	12	2	1	32LQFP
C8051F015	25	32k	2304	√	√	√	4	√	32	10	8	√	√	12	2	2	64TQFP
C8051F016	25	32k	2304	√	√	√	4	√	16	10	8	√	√	12	2	2	48TQFP
C8051F017	25	32k	2304	√	√	√	4	√	8	10	4	√	√	12	2	1	32LQFP

3.2. Функциональные схемы, типы корпусов и назначение выводов

В зависимости от состава функциональных узлов микроконтроллеры семейства C8051F0xx имеют различное количество выводов (соответственно и корпус) и подразделяется на три группы:

- C8051F000/5/10/15;
- C8051F001/6/11/16;
- C8051F002/7/12/17.

Микроконтроллеры C8051F000/5/10/15 выпускаются в корпусе с 64 выводами - TQFP-64. Функциональная схема этой группы микроконтроллеров показана на рис.3.2., а расположение выводов - на рис.3.3. Микроконтроллеры C8051F001/6 /11/16 выполнены в корпусе с 48 выводами - TQFP-48. Их функциональная схема представлена на рис.3.4, а расположение выводов - на рис.3.5. Микроконтроллеры C8051F002/7/12/17 изготовлены в корпусе с 32 выводами - LQFP-32. Функциональная схема этой группы показана на рис.3.6., а расположение выводов - на рис.3.7. Конструктивные размеры корпусов приведены в приложении 2. Нумерация, название и расположение выводов всех микроконтроллеров семейства приведено в таблице 3.2.

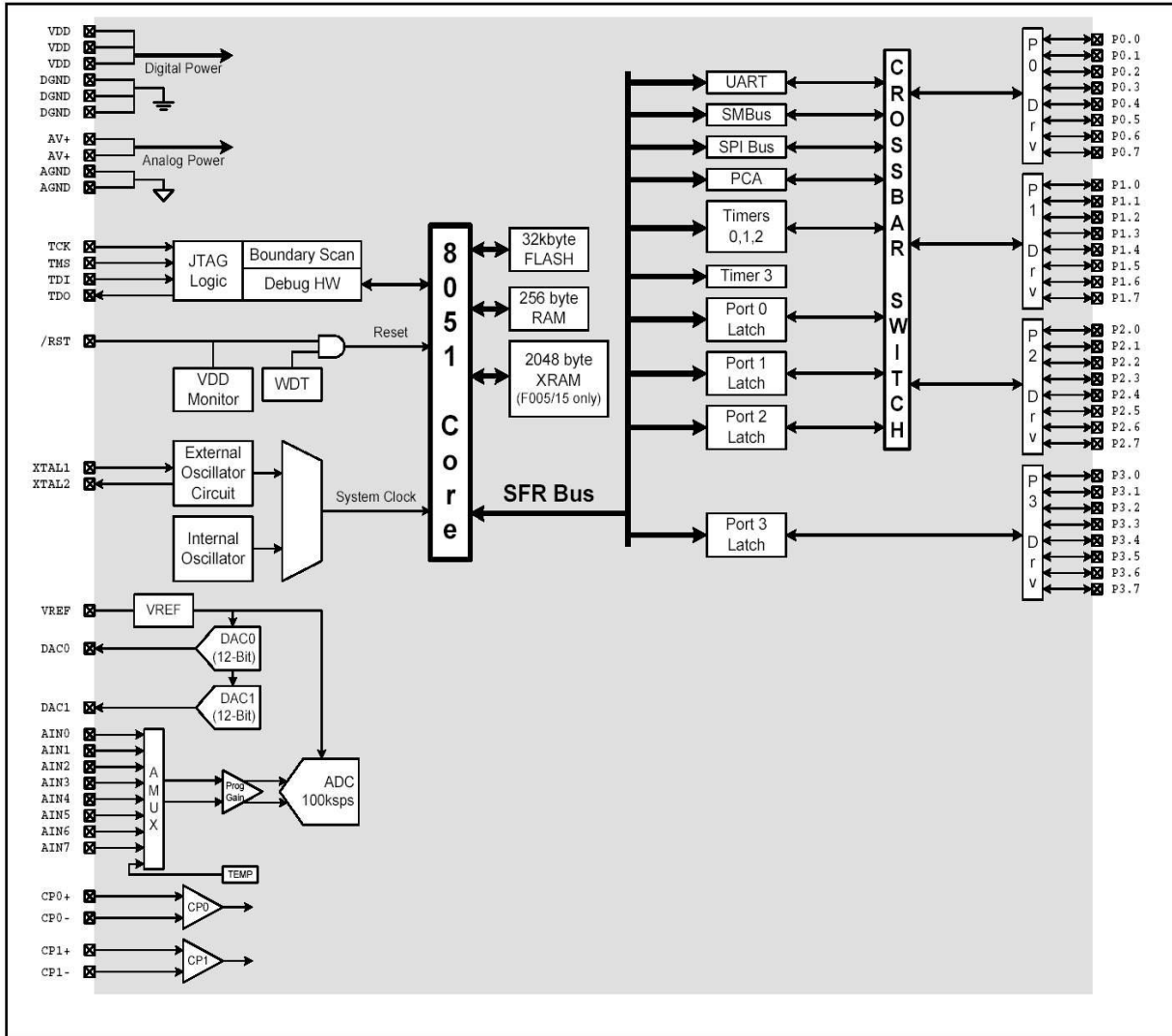


Рис.3.2. Функциональная схема микроконтроллеров C8051F000/5/10/15 в корпусе TQFP-64

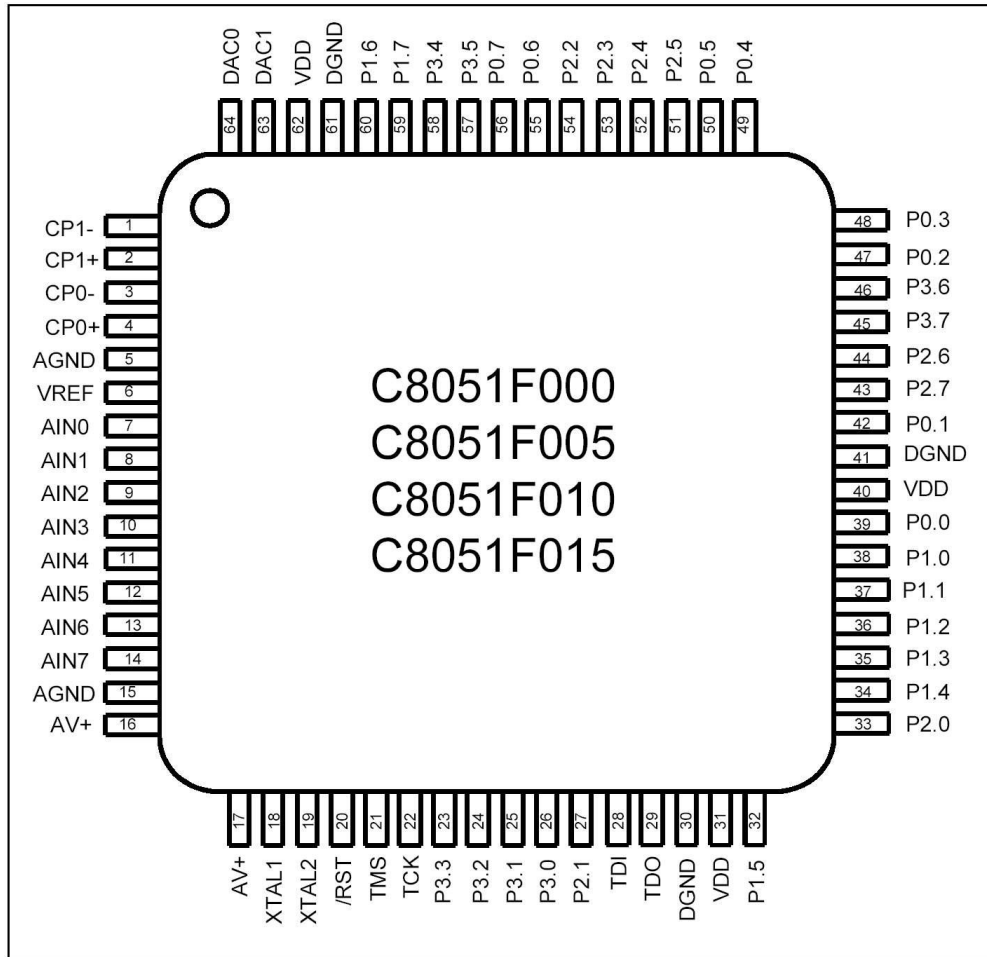


Рис.3.3. Расположение выводов микроконтроллеров C8051F000/5/10/15 в корпусе TQFP-64

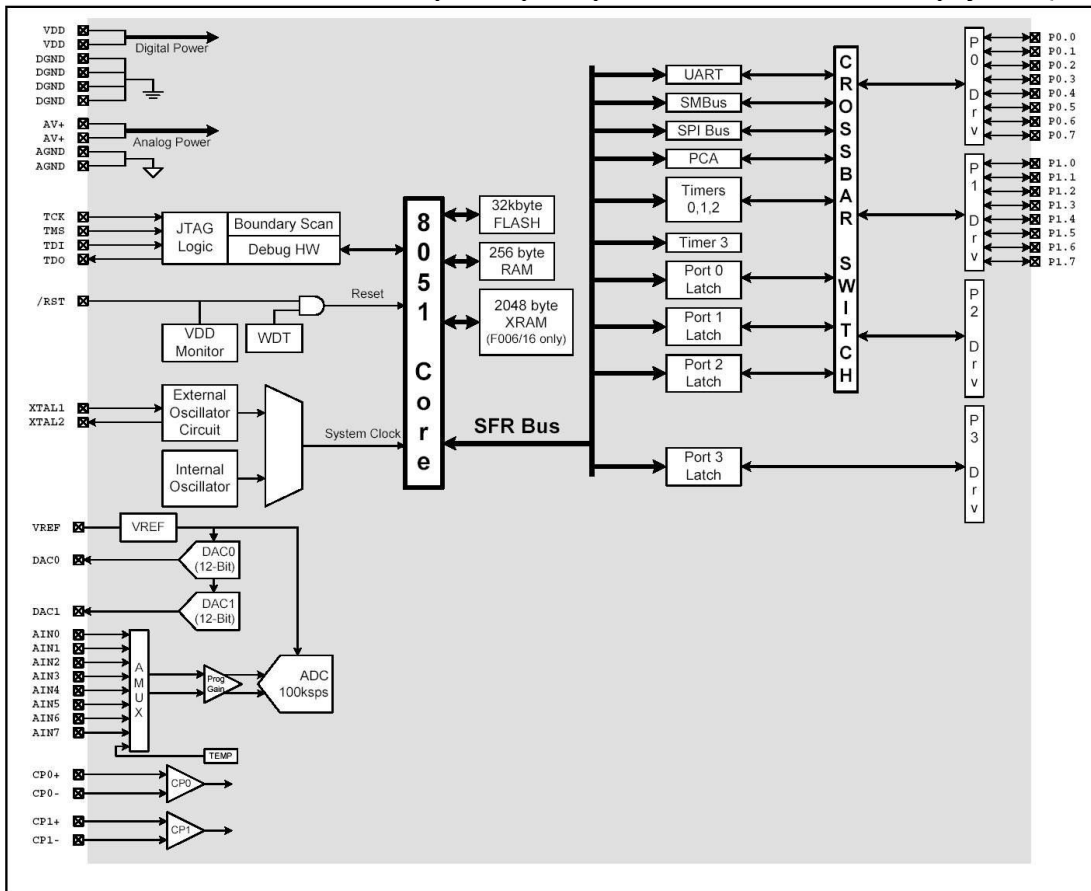


Рис.3.4. Функциональная схема микроконтроллеров C8051F001/6/11/16 в корпусе TQFP-48

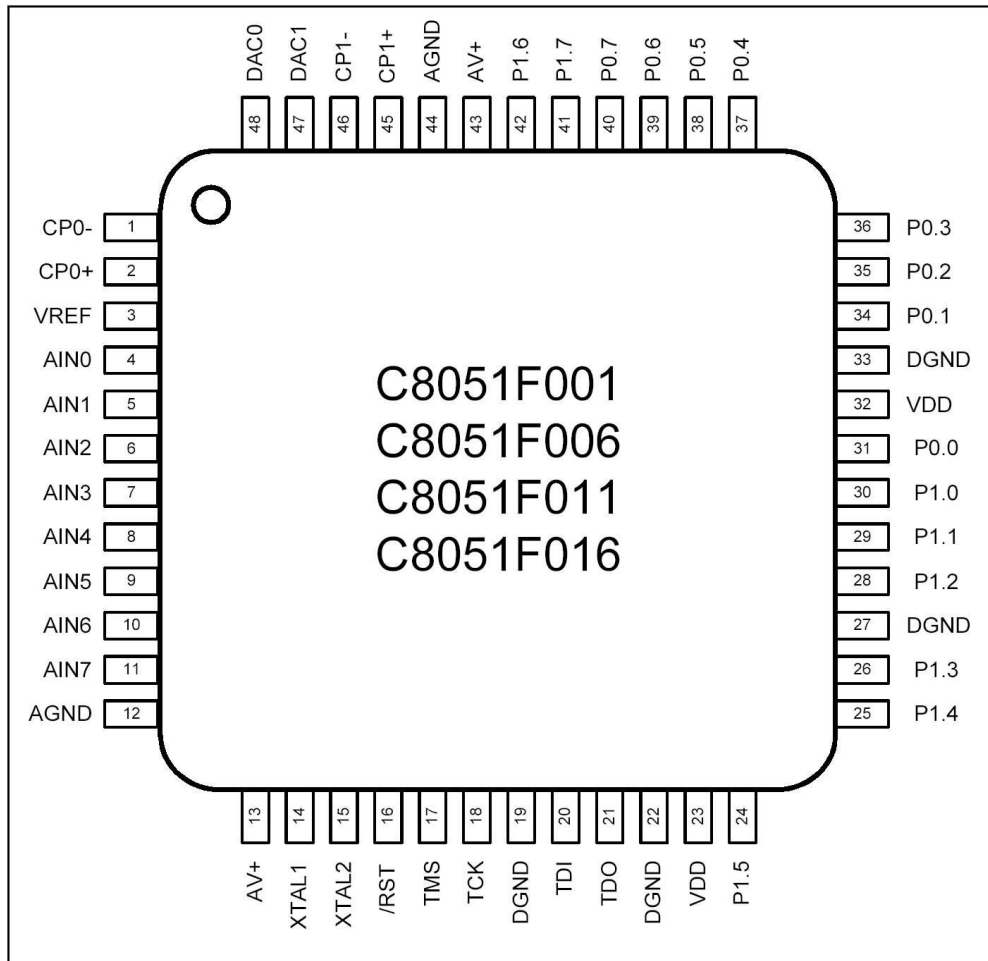


Рис.3.5. Расположение выводов микроконтроллеров C8051F001/6/11/16 в корпусе TQFP-48

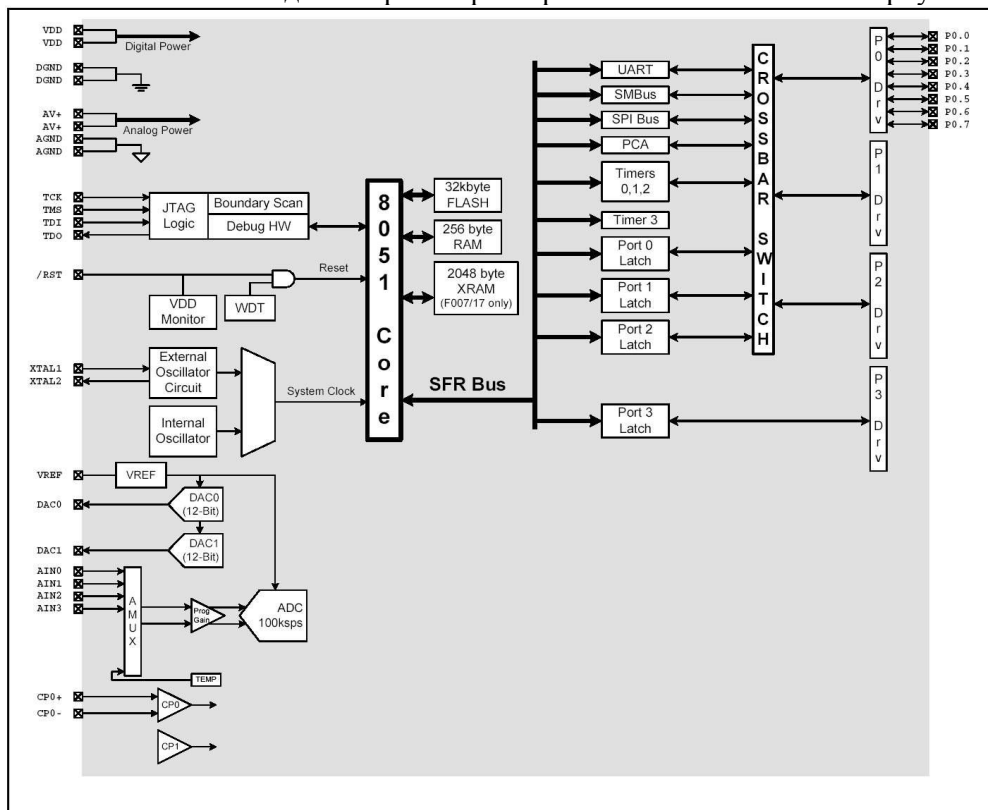


Рис.3.6. Функциональная схема микроконтроллеров C8051F002/7/12/17 в корпусе LQFP-32

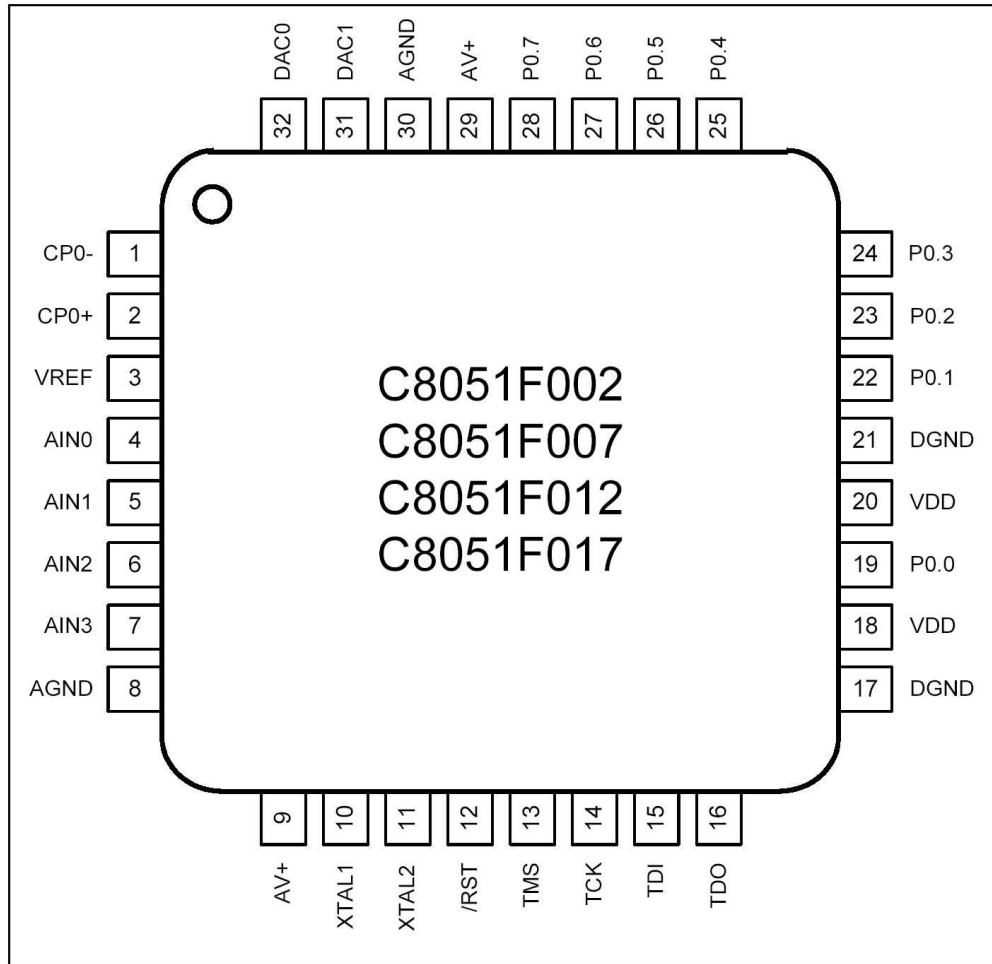


Рис.3.7. Расположение выводов микроконтроллеров C8051F002/7/12/17 в корпусе LQFP-32

Таблица 3.2.

Сводная таблица нумерации, названия и назначения выводов семейства C8051F0xx

Имя	Выводы			Тип	Описание
	F00 0 F00 5	F00 1 F00 6	F002 F007 F012 F017		
VDD	31, 40, 62	23, 32	18, 20		Напряжение питания цифровой части
DGN D	30, 41, 61	22, 33, 27, 19	17, 21		Цифровая земля
AV+	16, 17	13, 43	9, 29		Положительное напряжение питания аналоговой части
AGN D	5, 15	44, 12	8, 30		Аналоговая земля
TCK	22	18	14	D In	JTAG Clock - тактовый вход со внутренней подтяжкой уровня
TMS	21	17	13	D In	JTAG Mode Select вход выбора режима со внутренней подтяжкой уровня
TDI	28	20	15	D In	JTAG Data Input - вход данных со внутренней подтяжкой уровня и защелкой по переднему фронту TCK
TDO	29	21	16	D Out	JTAG Data Output - выход данных со внутренней подтяжкой уровня со сдвигом данных по заднему фронту TCK с высокоимпедансным состоянием

XTAL1	18	14	10	A In	Вход кварцевого резонатора. При использовании внешнего генератора - является входом тактовых импульсов
XTAL	19	15	11	A	Выход кварцевого резонатора
RST/	20	16	12	D I/O	Вход сброса и выход с открытым коллектором для внутреннего супервизора (монитора) питания. Устанавливается в низкий уровень когда VDD < 2.7V. Внешний источник также может вызвать сброс путем подачи на этот вход низкого уровня
VREF	6	3	3	A I/O	Опорное напряжение. Когда запрограммирован внешний источник опорного напряжения - используется как вход опорного напряжения, в противном случае, как выход.
CP0+	4	2	2	A In	Неинвертирующий вход аналогового компаратора 0
CP0	3	1	1	A In	Инверсный вход компаратора 0
CP1+	2	45		A In	Неинвертирующий вход аналогового компаратора 1
CP1	1	46		A In	Инверсный вход компаратора 1
DAC0	64	48	32	A	Выход по напряжению DAC0 (Смотри спецификацию DAC)
DAC1	63	47	31	A	Выход по напряжению DAC1 (Смотри спецификацию DAC)
AIN0	7	4	4	A In	Вход 0 аналогового мультиплексора (Смотри спецификацию ADC)
AIN1	8	5	5	A In	Вход 1 аналогового мультиплексора (Смотри спецификацию ADC)
AIN2	9	6	6	A In	Вход 2 аналогового мультиплексора (Смотри спецификацию ADC)
AIN3	10	7	7	A In	Вход 3 аналогового мультиплексора (Смотри спецификацию ADC)
AIN4	11	8		A In	Вход 4 аналогового мультиплексора (Смотри спецификацию ADC)
AIN5	12	9		A In	Вход 5 аналогового мультиплексора (Смотри спецификацию ADC)
AIN6	13	10		A In	Вход 6 аналогового мультиплексора (Смотри спецификацию ADC)
AIN7	14	11		A In	Вход 7 аналогового мультиплексора (Смотри спецификацию ADC)
P0.0	39	31	19	D I/O	Порт 0 бит 0 (Смотри подсистему портов ввода/вывода)
P0.1	42	34	22	D I/O	Порт 0 бит 1 (Смотри подсистему портов ввода/вывода)
P0.2	47	35	23	D I/O	Порт 0 бит 2 (Смотри подсистему портов ввода/вывода)
P0.3	48	36	24	D I/O	Порт 0 бит 3 (Смотри подсистему портов ввода/вывода)
P0.4	49	37	25	D I/O	Порт 0 бит 4 (Смотри подсистему портов ввода/вывода)
P0.5	50	38	26	D I/O	Порт 0 бит 5 (Смотри подсистему портов ввода/вывода)
P0.6	55	39	27	D I/O	Порт 0 бит 6 (Смотри подсистему портов ввода/вывода)
P0.7	56	40	28	D I/O	Порт 0 бит 7 (Смотри подсистему портов ввода/вывода)
PI.0	38	30		D I/O	Порт 1 бит 0 (Смотри подсистему портов ввода/вывода)
PI.1	37	29		D I/O	Порт 1 бит 1 (Смотри подсистему портов ввода/вывода)
PI.2	36	28		D I/O	Порт 1 бит 2 (Смотри подсистему портов ввода/вывода)
PI.3	35	26		D I/O	Порт 1 бит 3 (Смотри подсистему портов ввода/вывода)
PI.4	34	25		D I/O	Порт 1 бит 4 (Смотри подсистему портов ввода/вывода)
PI.5	32	24		D I/O	Порт 1 бит 5 (Смотри подсистему портов ввода/вывода)
PI.6	60	42		D I/O	Порт 1 бит 6 (Смотри подсистему портов ввода/вывода)
PI.7	59	41		D I/O	Порт 1 бит 7 (Смотри подсистему портов ввода/вывода)
P2.0	33			D I/O	Порт 2 бит 0 (Смотри подсистему портов ввода/вывода)
P2.1	27			D I/O	Порт 2 бит 1 (Смотри подсистему портов ввода/вывода)
P2.2	54			D I/O	Порт 2 бит 2 (Смотри подсистему портов ввода/вывода)
P2.3	53			D I/O	Порт 2 бит 3 (Смотри подсистему портов ввода/вывода)
P2.4	52			D I/O	Порт 2 бит 4 (Смотри подсистему портов ввода/вывода)
P2.5	51			D I/O	Порт 2 бит 5 (Смотри подсистему портов ввода/вывода)
P2.6	44			D I/O	Порт 2 бит 6 (Смотри подсистему портов ввода/вывода)
P2.7	43			D I/O	Порт 2 бит 7 (Смотри подсистему портов ввода/вывода)
P3.0	26			D I/O	Порт 3 бит 0 (Смотри подсистему портов ввода/вывода)
P3.1	25			D I/O	Порт 3 бит 1 (Смотри подсистему портов ввода/вывода)
P3.2	24			D I/O	Порт 3 бит 2 (Смотри подсистему портов ввода/вывода)
P3.3	23			D I/O	Порт 3 бит 3 (Смотри подсистему портов ввода/вывода)
P3.4	58			D I/O	Порт 3 бит 4 (Смотри подсистему портов ввода/вывода)
P3.5	57			D I/O	Порт 3 бит 5 (Смотри подсистему портов ввода/вывода)
P3.6	46			D I/O	Порт 3 бит 6 (Смотри подсистему портов ввода/вывода)
P3.7	45			D I/O	Порт 3 бит 7 (Смотри подсистему портов ввода/вывода)

3.3. Электрические параметры и предельные режимы эксплуатации

Общие электрические характеристики семейства приведены в таблице 3.3.

Таблица 3.3.

Общие электрические характеристики семейства C8051F0xx

Параметр	Условия	MIN	НОРМА	MAX
Напряжение питания аналоговой части, V	Напряжение питания аналоговой части должно быть больше 1V для работы супервизора питания	2.7	3.0	3.6
Ток потребления аналоговой части, mA	VREF, ADC, DACs и компараторы включены		1	2
Ток потребления при выключенной аналоговой части, μ A	VREF, ADC, DACs, компараторы и генератор выключены		5	20
Допустимая разница напряжений питания аналоговой и цифровой частей, V	$ VDD - VA+ $			0.5
Напряжение питания цифровой части, V		2.7	3.0	3.6
Ток потребления цифровой части в активном режиме, mA	VDD = 2.7V, Clock=25MHz VDD = 2.7V, Clock=1MHz VDD = 2.7V, Clock=32kHz		12.5 0.5 10 μ A	
Ток потребления цифровой части в пассивном режиме, μ A	Генератор выключен		5	
Напряжения сохранения данных в RAM, V			1.5	
Рабочий температурный диапазон, °C		-40		+85

Предельные режимы эксплуатации приведены в таблице 3.4.

Таблица 3.4.

Предельные параметры семейства C8051F0xx

Предельная температура корпуса	-55 - 125°C
Предельная температура хранения	-65 - 150°C
Предельные напряжения на всех выводах кроме VDD и Port I/O по отношению к DGND	-0.3V - (VDD + 0.3V)
Предельные напряжения на всех выводах Port I/O и RST/ по отношению к DGND	-0.3V - 5.8V
Предельное напряжение на вывода VDD по отношению к DGND	-0.3V - 4.2V
Максимальный общий ток через VDD, AV+, DGND и AGND	800mA
Максимальный выходной ток через любой вывод Port I/O	100mA
Максимальный выходной ток через любой другой вывод	25mA

Превышение параметров, указанных в таблице, может привести к повреждению изделия. Не рекомендуется эксплуатация изделия в предельных режимах, т.к. это приводит к снижению надежности и ресурса.

3.4. Подсистемы семейства C8051F0xx

Микроконтроллеры семейства C8051F0xx имеют типовое ядро CIP-51 фирмы Cygnal с подсистемой отладки и программирования JTAG и набором инструкций, описанные в разделах 2.1-2.3. Особенности ядра данного семейства является наличие у всех микроконтроллеров семейства четырех шестнадцатиразрядных таймеров/счетчиков и различное количество портов ввода/вывода (4, 2, 1) у микроконтроллеров, выполненных в различных корпусах. Для обеспечения высокой работоспособности и легкости использования, ядро имеет дополнительные подсистемы обеспечения: разбитый контроллер прерываний, мощная подсистема сброса и подсистема тактовых генераторов.

Расширенный контроллер прерываний ядра семейства C8051F0xx может обслужить 21 источник прерываний, в отличие от 7 у стандартного ядра 8051. Это позволяет повысить общую производительность системы за счет обслуживания прерываний от многочисленных аналоговых узлов и освобождения мощности процессора для основной задачи.

Ядро CIP-51 имеет стандартное адресное пространство - 64К и стандартную конфигурацию адресов программ и данных.

Ядро оснащено встроенной памятью данных с произвольным доступом (RAM) объемом 256 байт (0x00-0xFF).

Младшие 128 байт (0x00-0x7F) доступны инструкциям с прямой и косвенной адресацией, регистры специальных функций SFR (Special Function Register's) доступны только инструкциям с прямой адресацией, а старшие 128 байт (0x80-0xFF) - только инструкциям с косвенной адресацией. Первые 32 байта (0x00-0x1F) адресуются как четыре банка регистров общего назначения, а следующие 16 байт (0x20-0x2F) - имеют битовую адресацию. Группа микроконтроллеров C8051F005/06/07/15/16/17 дополнительно имеют 2048 байт оперативной памяти во внешнем адресном пространстве памяти данных. Этот 2К блок может быть доступен с помощью инструкции MOVX в любом месте (кратном 2048) общего адресного пространства внешней памяти (объемом 64К), как показано на рис.3.8.

Каждый из четырех банков регистров общего назначения состоит из восьми регистров R0-R7. Только один из банков может быть разрешен. Переключение банков осуществляется с помощью битов RSO (PSW.3) и RSI (PSW.4).

Программный стек также располагается в основных 256 байтах оперативной памяти. Область стека также задается соответствующим значением регистра SP (Stack Pointer - 0x81 SFR).

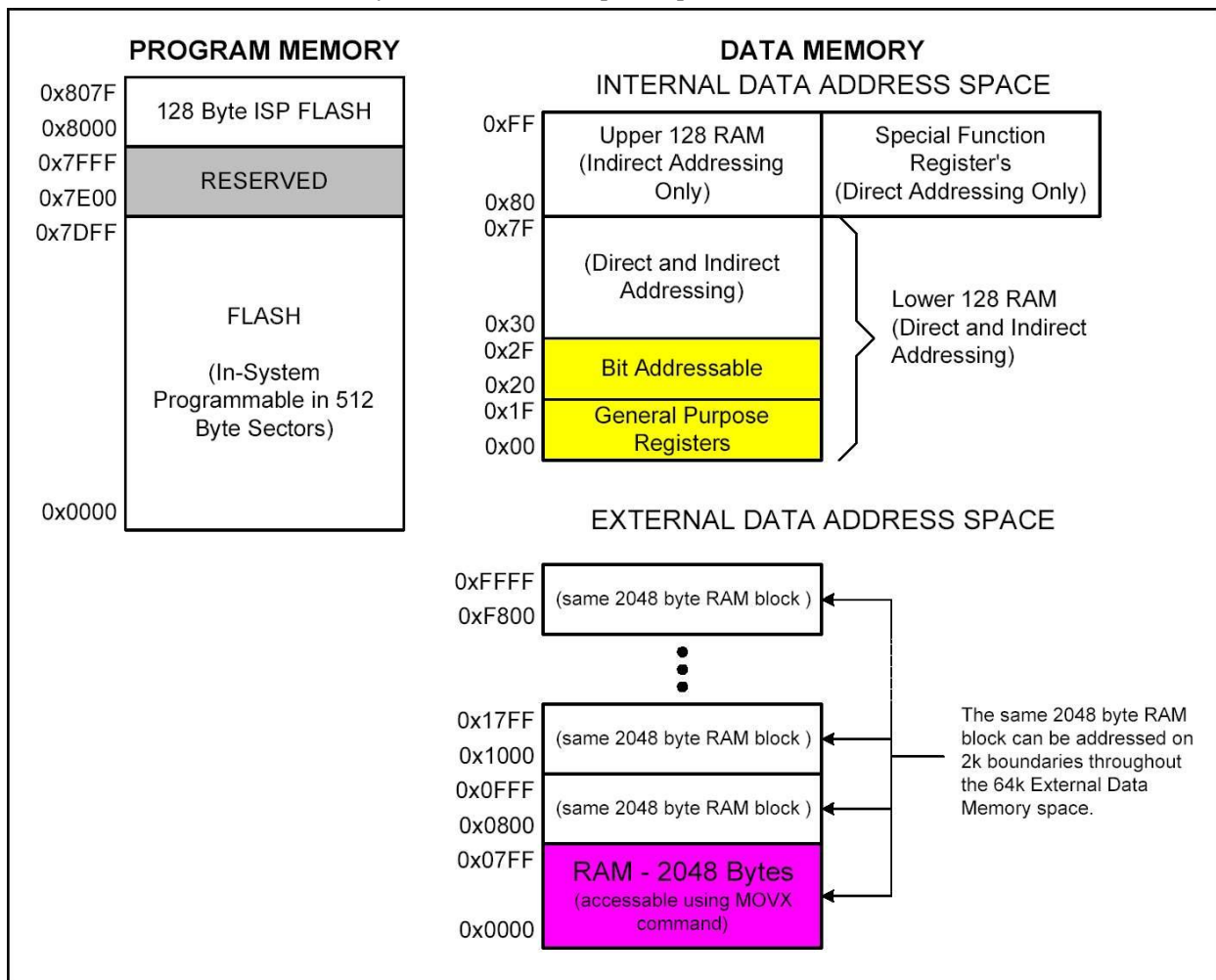


Рис.3.8. Карта памяти семейства C8051F0xx

Flash память программ микроконтроллеров состоит из 32К +128 байт. Основная Flash память программ расположена по адресам 0x0000-0x807F. Эта память может программироваться внутрисистемно 512 байтными секторами. Адресное пространство 0x7E00-0x7FFF зарезервировано для целей производителя. Кроме того, имеется один сектор объемом 128 байт с адресами 0x8000-0x807F, который может быть использован для небольшой таблицы описания программ, таблицы настроек или иных целей.

Вообще говоря, термин "программная память" подразумевает память, доступную только для чтения. Однако, ядро CIP-51 позволяет и писать в эту память при установке разрешающего бита (Program

Store Write Enable bit- PSCTL.0). Запись осуществляется инструкцией MOVX. Этот механизм позволяет обновлять программный код и использовать память программ для записи редко изменяющихся данных и различных настроечных параметров.

3.5. Регистр специальных функций SFR

Прямо адресуемое адресное пространство памяти данных 0x80-0xFF занято регистрами специальных функций (SFRs). С помощью этих регистров осуществляется управление и обмен данными между ресурсами ядра CIP-51 и периферией. Регистры специальных функций ядра CIP-51 с одной стороны соответствуют регистрам стандартного 8051, а с другой - дополнены возможностями конфигурирования и обмена данными с оригинальными подсистемами микроконтроллеров Cygnal.

Регистры SFR доступны для инструкций с прямой адресацией в пространстве адресов 0x80 to 0xFF. Регистры с адресами, оканчивающимися на 0x0 или 0x8 (например, P0, TCON, P1, SCON, IE и т.д.) являются и бит- адресуемыми и байт- адресуемыми. Все остальные регистры SFR являются только байт- адресуемыми. Неиспользуемые адреса в адресном пространстве SFR зарезервированы для развития. Использование этих адресов приводит к неопределенному результату и нежелательно. Описание каждого из регистров будет приведено ниже. В таблице 3.5. приведена карта адресного пространства SFR регистров.

В приводимых ниже таблицах звездочками отмечены примечания:

- * Сведения относятся только к микроконтроллерам C8051F000/1/2/5/6/7.
- ** Сведения относятся только к микроконтроллерам C8051F010/1/2/5/6/7.
- *** Сведения относятся только к микроконтроллерам C8051F005/06/07/15/16/17.

Таблица 3.5.

Карта адресов регистров специальных функций SFR

F8	SPI0CN	PCA0H	PCA0CPH0	PCA0CPH1	PCA0CPH2	PCA0CPH3	PCA0CPH4	WDTCN
F0	B						EIP1	EIP2
E8	ADC0CN	PCA0L	PCA0CPL0	PCA0CPL1	PCA0CPL2	PCA0CPL3	PCA0CPL4	RSTSRC
E0	ACC	XBR0	XBR1	XBR2			EIE1	EIE2
D8	PCA0CN	PCA0MD	PCA0CPM0	PCA0CPM1	PCA0CPM2	PCA0CPM3	PCA0CPM4	
D0	PSW	REF0CN	DAC0L	DAC0H	DAC0CN	DAC1L	DAC1H	DAC1CN
C8	T2CON		RCAP2L	RCAP2H	TL2	TH2		SMB0CR
C0	SMB0CN	SMB0STA	SMB0DAT	SMB0ADR	ADC0GTL	ADC0GTH	ADC0LTL	ADC0LTH
B8	IP		AMX0CF	AMX0SL	ADC0CF		ADC0L	ADC0H
B0	P3	OSCXCN	OSCICN				FLSCL	FLACL***
A8	IE					PRT1IF		EMI0CN***
A0	P2				PRT0CF	PRT1CF	PRT2CF	PRT3CF
98	SCON	SBUF	SPI0CFG	SPI0DAT		SPI0CKR	CPT0CN	CPT1CN
90	P1	TMR3CN	TMR3RLL	TMR3RLH	TMR3L	TMR3H		
88	TCON	TMOD	TL0	TL1	TH0	TH1	CKCON	PSCTL
80	P0	SP	DPL	DPH				PCON
	0(8)	1(9)	2(A)	3(B)	4(C)	5(D)	6(E)	7(F)

10

В таблице 3.6. регистры приведены в алфавитном порядке. Пропущенные адреса зарезервированы.

Таблица 3.6.

Таблица адресов регистров специальных функций в алфавитном порядке

Название регистра	Адрес регистра	Описание функционального назначения регистра	Раздел описания
ACC	0xE0	Аккумулятор	3.6.24
ADC0CF	0xBC	Конфигурация ADC	3.6.3.
ADC0CN	0xE8	Управление ADC	3.6.4
ADC0GTH	0xC5	Старший байт верхнего порога данных ADC	3.6.7
ADC0GTL	0xC4	Младший байт верхнего порога данных ADC	3.6.8
ADC0H	0xBF	Старший байт данных ADC	3.6.5

ADC0L	0xBE	Младший байт данных ADC	3.6.6
ADC0LTH	0xC7	Старший байт нижнего порога данных ADC	3.6.9
ADC0LTL	0xC6	Младший байт нижнего порога данных ADC	3.6.10
AMX0CF	0xBA	Конфигурация мультиплексора MUX ADC	3.6.1
AMX0SL	0xBB	Выбор каналов мультиплексора MUX ADC	3.6.2
B	0xF0	Регистр B	3.6.25
CKCON	0x8E	Управление генератором	3.6.67
CPT0CN	0x9E	Управление компаратором 0	3.6.17
CPT1CN	0x9F	Управление компаратором 1	3.6.18
DAC0CN	0xD4	Управление DAC 0	3.6.13
DAC0H	0xD3	Старший байт данных DAC 0	3.6.11
DAC0L	0xD2	Младший байт данных DAC 0	3.6.12
DAC1CN	0xD7	Управление DAC 1	3.6.16
DAC1H	0xD6	Старший байт данных DAC 1	3.6.14
DAC1L	0xD5	Младший байт данных DAC 1	3.6.15
DPH	0x83	Старший байт указателя данных	3.6.22
DPL	0x82	Младший байт указателя данных	3.6.21
EIE1	0xE6	Разрешение дополнительных прерываний 1	3.6.29
EIE2	0xE7	Разрешение дополнительных прерываний 2	3.6.30
EIP1	0xF6	Приоритеты дополнительных прерываний 1	3.6.31
EIP2	0xF7	Приоритеты дополнительных прерываний 2	3.6.32
EMIOCN	0xAF	Управление интерфейсом внешней памяти	3.6.37
FLACL	0xB7	Ограничение доступа к Flash	3.6.35
FLSCL	0xB6	Управление временем доступа к Flash	3.6.36
IE	0xA8	Разрешение прерываний	3.6.27
IP	0xB8	Управление приоритетами прерываний	3.6.28
OSCICN	0xB2	Управление внутренним генератором	3.6.40
OSXCXCN	0xB1	Управление внешним генератором	3.6.41
P0	0x80	Выходной регистр Port 0	3.6.45
P1	0x90	Выходной регистр Port 1	3.6.47
P2	0xA0	Выходной регистр Port 2	3.6.50
P3	0xB0	Выходной регистр Port 3	3.6.52
PCA0CN	0xD8	Управление программируемым счетчиком-массивом 0 Control	3.6.82
PCA0CPH0	0xFA	Старший байт модуля захвата 0 PCA	3.6.88
PCA0CPH1	0xFB	Старший байт модуля захвата 1 PCA	3.6.88
PCA0CPH2	0xFC	Старший байт модуля захвата 2 PCA	3.6.88
PCA0CPH3	0xFD	Старший байт модуля захвата 3 PCA	3.6.88
PCA0CPH4	0xFE	Старший байт модуля захвата 4 PCA	3.6.88
PCA0CPL0	0xEA	Младший байт модуля захвата 0 PCA	3.6.87
PCA0CPL1	0xEB	Младший байт модуля захвата 1 PCA	3.6.87
PCA0CPL2	0xEC	Младший байт модуля захвата 2 PCA	3.6.87
PCA0CPL3	0xED	Младший байт модуля захвата 3 PCA	3.6.87
PCA0CPL4	0xEE	Младший байт модуля захвата 4 PCA	3.6.87
PCA0CPM0	0xDA	PCA модуль захвата/сравнения 0	3.6.84
PCA0CPM1	0xDB	PCA модуль захвата/сравнения 1	3.6.84
PCA0CPM2	0xDC	PCA модуль захвата/сравнения 2	3.6.84
PCA0CPM3	0xDD	PCA модуль захвата/сравнения 3	3.6.84
PCA0CPM4	0xDE	PCA модуль захвата/сравнения 4	3.6.84

PCA0H	0xF9	Старший байт данных PCA	3.6.86
PCA0L	0xE9	Младший байт данных PCA	3.6.85
PCA0MD	0xD9	Режим PCA	3.6.83
PCON	0x87	Управление питанием	3.6.33
PRT0CF	0xA4	Конфигурация Port 0	3.6.46
PRT1CF	0xA5	Конфигурация Port 1	3.6.48
PRT1IF	0xAD	Флаги прерывания Port 1	3.6.49
PRT2CF	0xA6	Конфигурация Port 2	3.6.51
PRT3CF	0xA7	Конфигурация Port 3	3.6.53
PSCTL	0x8F	Управление R/W программ	3.6.34
PSW	0xD0	Слово состояния программы	3.6.23
RCAP2H	0xCB	Старший байт таймера/счетчика 2	3.6.74
RCAP2L	0xCA	Младший байт таймера/счетчика 2	3.6.73
REF0CN	0xD1	Управление источником опорного напряжения	3.6.19
RSTSRC	0xEF	Управление источниками сброса	3.6.39
SBUF	0x99	Буфер данных последовательного порта (UART)	3.6.63
SCON	0x98	Управление последовательным портом (UART)	3.6.64
SMB0ADR	0xC3	Адреса SMBus 0	3.6.57
SMB0CN	0xC0	Управление SMBus 0	3.6.54
SMB0CR	0xCF	Управление скоростью SMBus 0	3.6.55
SMB0DAT	0xC2	Данные SMBus 0	3.6.56
SMB0STA	0xC1	Состояние SMBus 0	3.6.58
SP	0x81	Указатель стека	3.6.20
SPI0CFG	0x9A	Конфигурация последовательного периферийного интерфейса	3.6.59
SPI0CKR	0x9D	Управление скоростью SPI	3.6.61
SPI0CN	0xF8	Управление шиной SPI	3.6.60
SPI0DAT	0x9B	Данные SPI	3.6.62
T2CON	0xC8	Управление таймера/счетчика 2	3.6.72
TCON	0x88	Управление таймерами/счетчиками	3.6.65
TH0	0x8C	Старший байт данных таймера/счетчика 0	3.6.70
TH1	0x8D	Старший байт данных таймера/счетчика 1	3.6.71
TH2	0xCD	Старший байт данных таймера/счетчика 2	3.6.76
TL0	0x8A	Младший байт данных таймера/счетчика 0	3.6.68
TL1	0x8B	Младший байт данных таймера/счетчика 1	3.6.69
TL2	0xCC	Младший байт данных таймера/счетчика 2	3.6.75
TMOD	0x89	Режимы таймеров счетчиков	3.6.66
TMR3CN	0x91	Управление таймером 3	3.6.81
TMR3H	0x95	Старший байт таймера 3	3.6.80
TMR3L	0x94	Младший байт таймера 3	3.6.79
TMR3RLH	0x93	Перезагрузка старшего байта таймера 3	3.6.78
TMR3RLL	0x92	Перезагрузка младшего байта таймера 3	3.6.77
WDTCN	0xFF	Управление охранным счетчиком (WDT)	3.6.38
XBR0	0xE1	Конфигурация коммутатора ресурсов (Crossbar) 1	3.6.42
XBR1	0xE2	Конфигурация коммутатора ресурсов (Crossbar) 2	3.6.43
XBR2	0xE3	Конфигурация коммутатора ресурсов (Crossbar) 3	3.6.44
Адреса: 0x84-86, 0x96-97, 0x9C, 0xA1-A3, 0xA9-AC, 0xAE, 0xB3-B5, 0xB9, 0xBD, 0xC9, 0xCE, 0xDF, 0xE4-E5, 0xF1-F5 зарезервированы для дальнейшего развития			

3.6. Описание регистров SFR

Как уже отмечалось выше, и управление, и обмен данными с всей аналоговой и цифровой периферией микроконтроллеры семейства C8051F0xx осуществляют через регистры SFR. Подробное описание всех регистров, сгруппированное по общности подсистем, приводится ниже. Для удобства ссылок на описания некоторых регистров из последующих глав, каждый регистр снабжен индивидуальным заголовком.

3.6.1. AMX0CF - Регистр конфигурации аналогового мультиплексора

Название регистра:	AMX0CF - AMUX Configuration Register							
SFR адрес:	0xBA	Значение после сброса:		0000000b (0x00)				
	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
	-	-	-	-	AIN67IC	AIN45IC	AIN23IC	AIN01IC
	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0

Биты 7:4 не используются, при чтении из них возвращаются нулевые значения, при записи их значения игнорируются. Остальные четыре бита определяют конфигурацию пар входов, например, AIN67IC определяет пару аналоговых входов AIN6 и AIN7. Если бит равен 1 (установлен), входы используются как независимые однополярные. Если бит равен 0 (обнулен), пара выводов работает как дифференциальные входы, причем вход с меньшим номером является неинвертирующим, а вход с большим номером является инвертирующим. Например, для AIN67IC вход AIN6 - прямой (неинвертирующий), а вход AIN7 - инверсный (инвертирующий).

3.6.2. AMX0SL - Регистр выбора каналов мультиплексора

Название регистра:	AMX0SL - AMUX Channel Select Register							
SFR адрес:	0xBB	Значение после сброса:		0000000b (0x00)				
	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
	-	-	-	-	AMXAD3	AMXAD2	AMXAD1	AMXAD0
	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0

Биты 7:4 не используются, при чтении возвращают 0000b, при записи значение игнорируются. Биты 3:0 представляют собой двоичный адрес от 0000b до 1111b. Коды больше 0111b выбирают температурный датчик. В таблице 3.7. представлены различные возможные комбинации входов в зависимости от значений битов AMXAD3:0 и AMX0CF3:0.

Таблица 3.7.

Комбинации входов AMUX в зависимости от значений битов AMXAD3:0 и AMX0CF3:0

		AMXAD3:0								I _{xxx}
		0000	0001	0010	0011	0100	0101	0110	0111	
AMX0CF3:0	0000	AIN0	AIN1	AIN2	AIN3	AIN4	AIN5	AIN6	AIN7	TEMP SENSOR
	0001	+(AIN0) -(AIN1)		AIN2	AIN3	AIN4	AIN5	AIN6	AIN7	TEMP SENSOR
	0010	AIN0	AIN1	+(AIN2) -(AIN3)		AIN4	AIN5	AIN6	AIN7	TEMP SENSOR
	0011	+(AIN0) -(AIN1)		+(AIN2) -(AIN3)		AIN4	AIN5	AIN6	AIN7	TEMP SENSOR
	0100	AIN0	AIN1	AIN2	AIN3	+(AIN4) -(AIN5)		AIN6	AIN7	TEMP SENSOR
	0101	+(AIN0) -(AIN1)		AIN2	AIN3	+(AIN4) -(AIN5)		AIN6	AIN7	TEMP SENSOR
	0110	AIN0	AIN1	+(AIN2) -(AIN3)		+(AIN4) -(AIN5)		AIN6	AIN7	TEMP SENSOR
	0111	+(AIN0) -(AIN1)		+(AIN2) -(AIN3)		+(AIN4) -(AIN5)		AIN6	AIN7	TEMP SENSOR
	1000	AIN0	AIN1	AIN2	AIN3	AIN4	AIN5	+(AIN6) -(AIN7)		TEMP SENSOR
	1001	+(AIN0) -(AIN1)		AIN2	AIN3	AIN4	AIN5	+(AIN6) -(AIN7)		TEMP SENSOR

	1010	AIN0	AIN1	+(AIN2) -(AIN3)		AIN4	AIN5	+(AIN6) -(AIN7)		TEMP SENSOR
	1011	+(AIN0) -(AIN1)		+(AIN2) -(AIN3)		AIN4	AIN5	+(AIN6) -(AIN7)		TEMP SENSOR
	1100	AIN0	AIN1	AIN2	AIN3	+(AIN4) -(AIN5)		+(AIN6) -(AIN7)		TEMP SENSOR
	1101	+(AIN0) -(AIN1)		AIN2	AIN3	+(AIN4) -(AIN5)		+(AIN6) -(AIN7)		TEMP SENSOR
	1110	AIN0	AIN1	+(AIN2) -(AIN3)		+(AIN4) -(AIN5)		+(AIN6) -(AIN7)		TEMP SENSOR
	1111	+(AIN0) -(AIN1)		+(AIN2) -(AIN3)		+(AIN4) -(AIN5)		+(AIN6) -(AIN7)		TEMP SENSOR

3.6.3. ADC0CF - Регистр конфигурации аналого-цифрового преобразователя

Название регистра:	ADC0CF - ADC Configuration Register							
SFR адрес:	0xBC			Значение после сброса:	0110000b (0x60)			
	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
	ADCSC2	ADCSC1	ADCSC0	-	-	AMPGN2	AMPGN1	AMPGN0
	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0

Биты ADCSC2:0 определяют входную частоту для ADC, т.е. косвенно определяют время преобразования. Код, устанавливаемый в этих битах, задает коэффициент деления делителя, на вход которого поступает системная тактовая частота. Значения входных частот ADC приведены в таблице 3.8.

Таблица 3.8.

Значения входных частот ADC в зависимости от состояния битов ADCSC2:0

ADCSC2	ADCSC1	ADCSC0	Входная тактовая частота ADC - частота преобразования
0	0	0	Системная тактовая частота
0	0	1	1/2 Системной тактовой частоты
0	1	0	1/4 Системной тактовой частоты
0	1	1	1/8 Системной тактовой частоты

AMPGN2	AMPGN1	AMPGN0	Коэффициент усиления входного усилителя
0	0	0	1
0	0	1	2
0	1	0	4
0	1	1	8
1	0	X	16
1	X	X	1/16 Системной тактовой частоты

При этом необходимо помнить, что частота преобразования должна быть не более 2 МГц.

Биты 4:3 не используются, при чтении из них возвращаются нулевые значения, при записи их значения игнорируются.

Биты 2:0 определяют коэффициент усиления входного усилителя (см.табл.3.9.).

Таблица 3.9.

Значения коэффициентов усиления входного усилителя

3.6.4. ADC0CN - Регистр управления ADC

Название регистра:	ADC0CN - ADC Control Register							
SFR адрес:	0xE8			Значение после сброса:	0000000b (0x00)			
	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
	ADCEN	ADCTM	ADCINT	ADBUSY	ADSTM1	ADSTM0	ADWINT	ADLIST
	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0

Бит 7: ADCEN - Бит разрешения работы ADC (0 - выключен; 1- включен);

- Бит 6: ADSTM - Бит режима слежения: (0 - слежение выключено до начала преобразования; 1 - режим слежения задается битами ADSTM1-0:
 00 - Слежение начинается с установки ADBUSY и продолжается 3 периода преобразования;
 01 - Слежение начинается с переполнения таймера 3 и продолжается 3 периода преобразования;
 10 - Слежение производится только тогда, когда внешний вход CNVSTR имеет низкий логический уровень;
 11 - Слежение начинается с переполнения таймера 2 и продолжается 3 периода преобразования;
- Бит 5: ADCINT - Флаг прерывания завершения преобразования, устанавливается в 1 после завершения преобразования;
- Бит 4: ADBUSY - Бит занятости:
 При чтении:
 0 - Преобразование завершено или после сброса не было преобразований. Перепад уровней с высокого в низкий генерирует прерывание, если оно разрешено;
 1 - ADC занят преобразованием;
 При записи:
 0 - Игнорируется;
 1 - Запускает преобразование, если ADSTM1-0 = 00b;
- Биты 3-2:
 ADSTM1-0 - режимы задания запуска преобразования;
 00 - Преобразование начинается при установке бита ADBUSY;
 01 - Преобразование начинается при переполнении таймера 3;
 10 - Преобразование начинается по перепаду уровней с низкого в высокий;
 11 - Преобразование начинается при переполнении таймера 2.
- Бит 1: ADWINT - флаг прерывания сравнения окна ADC, аппаратно устанавливается в 1 при сравнении, стирание флага должно производиться программно;
- Бит 0: ADLIST - бит выравнивания (Если 0 - регистры ADC0H, ADC0L выравниваются вправо; Если 1 - регистры выравниваются влево)..

3.6.5. ADC0H - Старший байт выходных данных ADC

Название регистра:	ADC0H - ADC Data Word MSB Register							
SFR адрес:	0xBF	Значение после сброса:					0000000b (0x00)	
	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	
							Bit 0	

Если бит выравнивания ADLIST=1, регистр содержит 8 старших битов 12-битного выходного слова ADC.

Если бит выравнивания ADLIST=0, биты 3-0 содержат старшие 4 бита 12-битного выходного слова ADC.

3.6.6. ADC0L - Младший байт выходных данных ADC

Название регистра:	ADC0L - ADC Data Word LSB Register							
SFR адрес:	0xBE	Значение после сброса:					0000000b (0x00)	
	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	
							Bit 0	

Если бит выравнивания ADLIST=1, биты 7-4 содержат 4 младших бита 12-битного выходного слова ADC.

Если бит выравнивания ADLIST=0, регистр содержит младшие 8 битов 12-битного выходного слова ADC.

Таким образом, еще раз напомним, что 12-битное выходное слово может располагаться со сдвигом вправо, и со сдвигом влево (или выравниванием вправо или влево).

Если бит выравнивания $ADLIST=0$, выходные данные располагаются следующим образом: $ADC0H[3:0]ADC0L[7:0]$. При этом биты $ADC0H[7:4]$ знаковое расширение бита $ADC0H.3$

Если бит выравнивания $ADLIST=1$, выходные данные располагаются следующим образом: $ADC0H[7:0]ADC0L[7:4]$. При этом биты $ADC0L[3:0]=0000b$.

Примечание: Приведенное описание регистров $ADC0L$ и $ADC0H$ справедливо для микроконтроллеров первого семейства с 12-битным ADC. В случае 10-битным ADC выравнивание выходного слова происходит аналогично, т.е. при $ADLIST=0$ выходное слово содержится в $ADC0H[1:0]ADC0L[7:0]$, а при $ADLIST=1$, в $ADC0H[7:0]ADC0L[7:6]$.

3.6.7. ADC0GTH - Старший байт верхнего порога окна ADC

Название регистра:	ADC0GTH - ADC Greater-Then Data High Byte Register						
SFR адрес:	0xC5	Значение после сброса:	1111111b (0xFF)				
	R/W	R/W	R/W	R/W	R/W	R/W	R/W
	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1
							Bit 0

3.6.8. ADC0GTL - Младший байт верхнего порога окна ADC

Название регистра:	ADC0GTL - ADC Greater-Then Data Low Byte Register						
SFR адрес:	0xC4	Значение после сброса:	1111111b (0xFF)				
	R/W	R/W	R/W	R/W	R/W	R/W	R/W
	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1
							Bit 0

Таким образом, верхний порог окна ADC задается парой регистров $ADC0GTH:ADC0GTL$.

3.6.9. ADC0LTH - Старший байт нижнего порога окна ADC

Название регистра:	ADC0LTH - ADC Less-Then Data High Byte Register						
SFR адрес:	0xC7	Значение после сброса:	0000000b (0x00)				
	R/W	R/W	R/W	R/W	R/W	R/W	R/W
	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1
							Bit 0

3.6.10. ADC0LTL - Младший байт нижнего порога окна ADC

Название регистра:	ADC0LTL - ADC Less-Then Data Low Byte Register						
SFR адрес:	0xC6	Значение после сброса:	0000000b (0x00)				
	R/W	R/W	R/W	R/W	R/W	R/W	R/W
	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1
							Bit 0

Таким образом, нижний порог окна ADC задается парой регистров $ADC0LTH:ADC0LTL$.

3.6.11. DAC0H - Старший байт данных DAC0

Название регистра:	DAC0H - DAC0 High Byte Register						
SFR адрес:	0xD3	Значение после сброса:	0000000b (0x00)				
	R/W	R/W	R/W	R/W	R/W	R/W	R/W
	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1
							Bit 0

3.6.12. DAC0L - Младший байт данных DAC0

Название регистра:	DAC0L - DAC0 Low Byte Register						
SFR адрес:	0xD2	Значение после сброса:	0000000b (0x00)				
	R/W	R/W	R/W	R/W	R/W	R/W	R/W
	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1
							Bit 0

Пара регистров DAC0H:DAC0L определяют выходное напряжение DAC0 (цифро-аналогового преобразователя 0).

3.6.13. DAC0CN - Регистр управления DAC0

Название регистра:	DAC0CN - DAC0 Control Register						
SFR адрес:	0xD4	Значение после сброса:	0000000b (0x00)				
	R/W	R/W	R/W	R/W	R/W	R/W	R/W
	DAC0EN	-	-	-	-	DAC0DF2	DAC0DF1
	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1
							Bit 0

Бит 7: DAC0EN - бит разрешения работы DAC0 (1 - включено; 0 - выключено);

Биты 6-3 не используются, при чтении возвращают 0000b, при записи значение игнорируется.

Биты 2-0:

Биты DAC0DF2-0 - определяют формат (сдвиг) данных DAC0. Если код в описываемых битах равен нулю (000b), данные выводятся без сдвига. Если код = 001b - данные записываются со сдвигом на 1 разряд влево (в сторону старших разрядов). Если код = 010b - сдвиг составляет 2 разряда, если код = 011b - сдвиг составляет 3 разряда, во всех остальных случаях - сдвиг составляет 4 разряда.

3.6.14. DAC1H - Старший байт данных DAC1

Название регистра:	DAC1H - DAC1 High Byte Register						
SFR адрес:	0xD6	Значение после сброса:	0000000b (0x00)				
	R/W	R/W	R/W	R/W	R/W	R/W	R/W
	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1
							Bit 0

3.6.15. DAC1L - Младший байт данных DAC1

Название регистра:	DAC1L - DAC1 Low Byte Register						
SFR адрес:	0xD5	Значение после сброса:	0000000b (0x00)				
	R/W	R/W	R/W	R/W	R/W	R/W	R/W
	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1
							Bit 0

Пара регистров DAC1H:DAC1L определяют выходное напряжение DAC1 (цифро-аналогового преобразователя 1).

3.6.16. DAC1CN - Регистр управления DAC1

Название регистра:	DAC1CN - DAC1 Control Register						
SFR адрес:	0xD7	Значение после сброса:	0000000b (0x00)				
	R/W	R/W	R/W	R/W	R/W	R/W	R/W
	DAC1EN	-	-	-	-	DAC1DF2	DAC1DF1
	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1
							Bit 0

Назначение битов полностью соответствует описанию в разделе 3.6.13, но по отношению к цифро-аналоговому преобразователю 1 (DAC1).

3.6.17. CPT0CN - Регистр управления компаратором 0

Название регистра:	CPT0CN - Comparator 0 Control Register						
SFR адрес:	0x9E	Значение после сброса:	0000000b (0x00)				
	R/W	R/W	R/W	R/W	R/W	R/W	R/W
	CP0EN	CP0OUT	CP0RIF	CP0FIF	CP0HYP1	CP0HYP0	CP0HYN1
	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1
							CP0HYN0
							Bit 0

Бит 7: CP0EN - бит разрешения компаратора 0 (1 - включен; 0 - выключен);

Бит 6: CP0OUT - флаг состояния выхода компаратора. Если $CP0+ < CP0-$, флаг равен 0, иначе 1.

Бит 5: CP0RIF - флаг разрешения прерывания по переднему фронту входного импульса (1 - разрешено)

Бит 4: CP0FIF - флаг разрешения прерывания по заднему фронту входного импульса (1 - разрешено)

Биты 3-2:

CP0HYP1-0 - биты установки положительного гистерезиса:

00 - положительный гистерезис запрещен;

01 - положительный гистерезис = 2 мВ;

10 - положительный гистерезис = 4 мВ;

11 - положительный гистерезис = 10 мВ;

Биты 1-0:

CP0HYN1-0 - биты установки отрицательного гистерезиса:

00 - отрицательный гистерезис запрещен;

01 - отрицательный гистерезис = 2 мВ;

10 - отрицательный гистерезис = 4 мВ;

11 - отрицательный гистерезис = 10 мВ;

3.6.18. CPT1CN - Регистр управления компаратором 1

Название регистра:	CPT1CN - Comparator 1 Control Register						
SFR адрес:	0x9F	Значение после сброса:	0000000b (0x00)				
	R/W	R/W	R/W	R/W	R/W	R/W	R/W
	CP1EN	CP1OUT	CP1RIF	CP1FIF	CP1HYP1	CP1HYP0	CP1HYN1
	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1
							CP1HYN0
							Bit 0

Назначение битов полностью соответствует описанию в разделе 3.6.17, но по отношению к компаратору 1.

3.6.19. REF0CN - Регистр управления опорным напряжением

Название регистра:	REF0CN - Reference Control Register						
SFR адрес:	0xD1	Значение после сброса:	0000000b (0x00)				
	R/W	R/W	R/W	R/W	R/W	R/W	R/W
	-	-	-	-	-	TEMPE	BIASE
	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1
							REFBE
							Bit 0

Биты 7-3:

не используются, при чтении возвращается 00000b, при записи значение игнорируется;

Бит 2: TEMPE - бит разрешения температурного датчика (1 - включен; 0 - выключен);

Бит 1: BIASE - бит разрешения цепей опорных напряжений BIAS, необходимых для работы аналого-цифровых и цифро-аналоговых преобразователей (ADC & DAC's) - (1 - включено);

Бит 0: REFBE - бит управления источником опорного напряжения. Если бит = 0, используется внешнее опорное напряжение, подаваемое на вывод VREF. Если бит = 1, используется внутреннее опорное напряжение = 2.4В.

3.6.20. SP - Регистр указателя стека

Название регистра:	SP - Stack Pointer						
SFR адрес:	0x81	Значение после сброса:	00000111b (0x07)				
	R/W	R/W	R/W	R/W	R/W	R/W	R/W
	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1
							Bit 0

Однобайтный регистр указателя стека содержит текущее значение верхнего адреса стека.

3.6.21. DPL - Регистр младшего байта указателя данных

Название регистра:	DPL - Data Pointer Low Byte						
SFR адрес:	0x82	Значение после сброса:	00000000b (0x00)				
	R/W	R/W	R/W	R/W	R/W	R/W	R/W
	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1
							Bit 0

Младший байт 16-битного регистра указателя данных DPTR, используемого для косвенной адресации оперативной памяти RAM и Flash памяти.

3.6.22. DPH - Регистр старшего байта указателя данных

Название регистра:	DPH - Data Pointer High Byte						
SFR адрес:	0x83	Значение после сброса:	00000000b (0x00)				
	R/W	R/W	R/W	R/W	R/W	R/W	R/W
	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1
							Bit 0

Старший байт 16-битного регистра указателя данных DPTR, используемого для косвенной адресации оперативной памяти RAM и Flash памяти.

3.6.23. PSW - Регистр состояния

Название регистра:	PSW - Program Status Word						
SFR адрес:	0xD0	Значение после сброса:	00000000b (0x00)				
	R/W	R/W	R/W	R/W	R/W	R/W	R/W
	CY	AC	F0	RS1	RS0	OV	FI
	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1
							PARITY
							Bit 0

Бит 7: CY - флаг переноса, устанавливается если результат последней арифметической операции приводит к появлению переноса (Carry) или заема (Borrow). Сбрасывается в 0 после следующей арифметической операции.

Бит 6: Auxiliary Carry Flag - дополнительный флаг переноса, используемый при операции десятичной коррекции. Сбрасывается в 0 после следующей арифметической операции.

Бит 5: User Flag 0 - пользовательский флаг 0 общего назначения.

Биты 4-3: RS1-RS0 - Register Bank Select - биты выбора банка регистров. Биты выбирают один из четырех банков регистров:

00 - банк 0 с адресами 0x00-0x07

01 - банк 1 с адресами 0x08-0x0F

10 - банк 2 с адресами 0x10-0x17

11 - банк 3 с адресами 0x18-0x1F

Бит 2: OV - Overflow Flag - флаг переполнения, устанавливается в 1, если последняя арифметическая операция вызвала перенос (при сложении), заем (при вычитании) или переполнение (при умножении или делении). Сбрасывается в 0 после следующей арифметической операцией.

Бит 1: User Flag 1 - пользовательский флаг 1 общего назначения.

Бит 0: Parity Flag (только чтение) - бит четности. Устанавливается в 1 если сумма восьми битов в аккумуляторе - нечетная, и обнуляется, если сумма четная.

3.6.24. ACC - Регистр аккумулятора

Название регистра:	ACC - Accumulator						
SFR адрес:	0xE0	Значение после сброса:	0000000b (0x00)				
	R/W	R/W	R/W	R/W	R/W	R/W	R/W
	ACC.7	ACC.6	ACC.5	ACC.4	ACC.3	ACC.2	ACC.1
	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1
							ACC.0
							Bit 0

Регистр используется при арифметических операциях.

3.6.25. B - Регистр B

Название регистра:	B - B Register						
SFR адрес:	0xF0	Значение после сброса:	0000000b (0x00)				
	R/W	R/W	R/W	R/W	R/W	R/W	R/W
	B.7	B.6	B.5	B.4	B.3	B.2	B.1
	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1
							B.0
							Bit 0

Дополнительный регистр, используемый как второй аккумулятор при арифметических операциях.

3.6.26. Источники прерываний

Как уже отмечалось раньше, усовершенствованное микроконтроллерное ядро имеет значительно большее количество источников прерываний, чем стандартное ядро 8051. В связи с этим, вместо 2х стандартных регистров (IE и IP), ядро CIP-51 имеет 6 регистров управления подсистемой прерываний. Все прерывания имеют различные приоритеты. В таблице 3.10 приведены все источники прерываний ядра CIP-51 в порядке убывания приоритетов.

Таблица 3.10.

Источники прерываний ядра CIP-51

Источник прерываний	Вектор	Приоритет	Флаг прерывания	Разрешено
Reset	0x0000	Высший	Нет	Всегда разрешен
External Interrupt 0 (INT0/)	0x0003	0	IE0 (TCON.1)	EXO (IE.0)
Timer 0 Overflow	0x000B	1	TFO (TCON.5)	ETO (IE.1)
External Interrupt 1 (INT1/)	0x0013	2	IE1 (TCON.3)	EX1 (IE.2)
Timer 1 Overflow	0x001B	3	TF1 (TCON.7)	ET1 (IE.3)
Serial Port (UART)	0x0023	4	RI (SCON.0) TI (SCON.1)	ES (IE.4)
Timer 2 Overflow (или EXF2)	0x002B	5	TF2 (T2CON.7)	ET2 (IE.5)
Serial Peripheral Interface	0x0033	6	SPIF (SPI0CN.7)	ESPIO (EIE1.0)
SMBus Interface	0x003B	7	SI (SMB0CN.3)	ESMBO (EIE1.1)
ADC0 Window Comparison	0x0043	8	ADWINT (ADC0CN.2)	EWADCO (EIE1.2)
Programmable Counter Array 0	0x004B	9	CF (PCA0CN.7) CCFn (PCA0CN.n)	EP CAO (EIE1.3)
Comparator 0 Falling Edge	0x0053	10	CPOFIF (CPT0CN.4)	ECPOF (EIE1.4)
Comparator 0 Rising Edge	0x005B	11	CPORIF (CPT0CN.5)	ECPOR (EIE1.5)
Comparator 1 Falling Edge	0x0063	12	CP1FIF (CPT1CN.4)	ECPIF (EIE1.6)
Comparator 1 Rising Edge	0x006B	13	CP1RIF (CPT1CN.5)	ECPIR (EIE1.7)
Timer 3 Overflow	0x0073	14	TF3 (TMR3CN.7)	ET3 (EIE2.0)

ADCO End of Conversion	0x007B	15	ADCINT (ADC0CN.5)	EADCO (EIE2.1)
External Interrupt 4	0x0083	16	IE4 (PRT1IF.4)	EX4 (EIE2.2)
External Interrupt 5	0x008B	17	IE5 (PRT1IF.5)	EX5 (EIE2.3)
External Interrupt 6	0x0093	18	IE6 (PRT1IF.6)	EX6 (EIE2.4)
External Interrupt 7	0x009B	19	IE7 (PRT1IF.7)	EX7 (EIE2.5)
Unused Interrupt Location	0x00A3	20	Нет	Резерв (EIE2.6)
External Crystal OSC Ready	0x00AB	21	XTLVLD (OSCXCN.7)	EXVLD (EIE2.7)

3.6.27. IE - Основной регистр разрешения прерываний

Название регистра:	IE - Interrupt Enable							
SFR адрес:	0xA8		Значение после сброса:	00000000b (0x00)				
	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
	EA	IEGF0	ET2	ES	ET1	EX1	ET0	EX0
	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0

- Бит 7: EA - Enable All Interrupts - разрешение всех прерываний. Разрешает (запрещает) все прерывания, разрешенные индивидуальными битами.
- Бит 6: IEGF0 - General Purpose Flag 0 - флаг общего назначения, используемый для программного контроля.
- Бит 5: ET2 - Enable Timer 2 Interrupt - разрешение 1 (запрещение 0) прерывания от таймера 2.
- Бит 4: ES - Enable Serial Port (UART) Interrupt - разрешение 1 (запрещение 0) прерывания от последовательного порта.
- Бит 3: ET1 - Enable Timer 1 Interrupt - разрешение 1 (запрещение 0) прерывания от таймера 1.
- Бит 2: EX1 - Enable External Interrupt 1 - разрешение 1 (запрещение 0) прерывания от внешнего источник прерываний 1 с вывода INT1/.
- Бит 1: ET0 - Enable Timer 0 Interrupt - разрешение 1 (запрещение 0) прерывания от таймера 0.
- Бит 0: EX0 - Enable External Interrupt 0 - разрешение 1 (запрещение 0) прерывания от внешнего источник прерываний 0 с вывода INT0/.

3.6.28. IP - Основной регистр приоритетов

Название регистра:	IP - Interrupt Priority							
SFR адрес:	0xB8		Значение после сброса:	00000000b (0x00)				
	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
	-	-	PT2	PS	PT1	PX1	PT0	PX0
	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0

Биты 7-6 не используются.

- Бит 5: PT2 - Timer 2 Interrupt Priority Control - бит управления приоритетом таймера 2. Высший приоритет устанавливается 1, приоритет по умолчанию - 0.
- Бит 4: PS - Serial Port (UART) Interrupt Priority Control - бит управления приоритетом последовательного порта. Высший приоритет устанавливается 1, приоритет по умолчанию - 0.
- Бит 3: PT1 - Timer 1 Interrupt Priority Control - бит управления приоритетом таймера 1. Высший приоритет устанавливается 1, приоритет по умолчанию - 0.
- Бит 2: PX1 - External Interrupt 1 Priority Control - бит управления приоритетом внешнего источника прерываний 1. Высший приоритет устанавливается 1, приоритет по умолчанию - 0.
- Бит 1: PT0 - Timer 0 Interrupt Priority Control - бит управления приоритетом таймера 0. Высший приоритет устанавливается 1, приоритет по умолчанию - 0.
- Бит 0: PX0 - External Interrupt 0 Priority Control - бит управления приоритетом внешнего источника прерываний 0. Высший приоритет устанавливается 1, приоритет по умолчанию - 0.

3.6.29. EIE1 - Дополнительный регистр разрешения прерываний 1

Название регистра:	EIE1 - Extended Interrupt Enable 1		
SFR адрес:	0xE6	Значение после сброса:	00000000b (0x00)

R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
ECP1R	ECP1F	ECP0R	ECP0F	EPCA0	EWADC0	ESMB0	ESPIO
Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0

Примечание: Установка любого из битов разрешает прерывание, обнуление - запрещает.

- Бит 7: ECP1R - Enable Comparator 1 Rising Edge Interrupt - бит разрешения прерывания при положительном перепаде на выходе компаратора 1.
- Бит 6: ECP1F - Enable Comparator 1 Rising Falling Interrupt - бит разрешения прерывания при отрицательном перепаде на выходе компаратора 1.
- Бит 5: ECP0R - Enable Comparator 0 Rising Edge Interrupt - бит разрешения прерывания при положительном перепаде на выходе компаратора 0.
- Бит 4: ECP0F - Enable Comparator 0 Rising Falling Interrupt - бит разрешения прерывания при отрицательном перепаде на выходе компаратора 0.
- Бит 3: EPCA0 - Enable Programmable Counter Array (PCA0) Interrupt - бит разрешения прерывания от программируемого массива-счетчика 0.
- Бит 2: EWADC0 - Enable Window Comparison ADC0 Interrupt - бит разрешения прерывания от "окна" аналого-цифрового преобразователя 0.
- Бит 1: ESMB0 - Enable SMBus 0 Interrupt - бит разрешения прерывания от интерфейса SMBus.
- Бит 0: ESPIO - Enable Serial Peripheral Interface 0 Interrupt - бит разрешения прерывания от интерфейса SPI.

3.6.30. EIE2 - Дополнительный регистр разрешения прерываний 2

Название регистра:	EIE2 - Extended Interrupt Enable 2						
SFR адрес:	0xE7			Значение после сброса:	0000000b (0x00)		
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
EXVLD	-	EX7	EX6	EX5	EX4	EADC0	ET3
Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0

22

Примечание: Установка любого из битов разрешает прерывание, обнуление - запрещает.

- Бит 7: EXVLD - Enable External Clock Source Valid (XTLVLD) Interrupt - бит разрешения прерывания от внешнего тактового генератора.
- Бит 6: Резервирован. **Записывать только 0!** Читается как 0.
- Бит 5: EX7 - Enable External Interrupt 7 - бит разрешения прерывания внешнего входа 7.
- Бит 4: EX6 - Enable External Interrupt 6 - бит разрешения прерывания внешнего входа 6.
- Бит 3: EX5 - Enable External Interrupt 5 - бит разрешения прерывания внешнего входа 5.
- Бит 2: EX4 - Enable External Interrupt 4 - бит разрешения прерывания внешнего входа 4.
- Бит 1: EADC0 - Enable ADC0 End of Conversion Interrupt - бит разрешения прерывания по завершению преобразования от ADC0.
- Бит 0: ET3 - Enable Timer 3 Interrupt - бит разрешения прерывания от таймера 3.

3.6.31. EIP1 - Дополнительный регистр приоритетов 1

Название регистра:	EIP1 - Extended Interrupt Priority 1						
SFR адрес:	0xF6			Значение после сброса:	0000000b (0x00)		
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
PCP1R	PCP1F	PCP0R	PCP0F	PPCA0	PWADC0	PSMB0	PSPIO
Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0

Примечание: Установка любого из битов означает присвоение высокого приоритета, обнуление - низкого приоритета.

- Бит 7: PCP1R - Comparator 1 (CP1) Rising Interrupt Priority Control - бит определяет уровень приоритета компаратора 1 при положительном перепаде выходного уровня.
- Бит 6: PCP1F - Comparator 1 (CP1) Falling Interrupt Priority Control - бит определяет уровень приоритета компаратора 1 при отрицательном перепаде выходного уровня.
- Бит 5: PCP0R - Comparator 0 (CP0) Rising Interrupt Priority Control - бит определяет уровень приоритета компаратора 0 при положительном перепаде выходного уровня.
- Бит 4: PCP0F - Comparator 0 (CP0) Falling Interrupt Priority Control - бит определяет уровень приоритета компаратора 0 при отрицательном перепаде выходного уровня.
- Бит 3: PPCA0 - Programmable Counter Array (PCA0) Interrupt Priority Control - бит определяет уровень приоритета программируемого массива-счетчика 0.
- Бит 2: PWADC0 - ADC0 Window Comparator Interrupt Priority Control - бит определяет уровень приоритета функции "окна" аналого-цифрового преобразователя ADC0.
- Бит 1: PSMB0 - SMBus 0 Interrupt Priority Control - бит определяет уровень приоритета интерфейса SMBus.
- Бит 0: PSPI0 - Serial Peripheral Interface 0 Interrupt Priority Control - бит определяет уровень приоритета интерфейса SPI.

3.6.32. EIP2 - Дополнительный регистр приоритетов 2

Название регистра:	EIP2 - Extended Interrupt Priority 2						
SFR адрес:	0xF7	Значение после сброса:		00000000b (0x00)			
	R/W	R/W	R/W	R/W	R/W	R/W	R/W
	PXVLD	-	PX7	PX6	PX5	PX4	PADC0
	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1
							PT3
							Bit 0

Примечание: Установка любого из битов означает присвоение высокого приоритета, обнуление - низкого приоритета. 3

- Бит 7: PXVLD - External Clock Source Valid (XTLVLD) Interrupt Priority Control - бит определяет уровень приоритета прерывания о нормализации функционирования внешнего тактового генератора.
- Бит 6: Зарезервирован. *Записывать только 0!* Читается как 0.
- Бит 5: PX7 - External Interrupt 7 Priority Control - бит определяет уровень приоритета прерывания 7 от внешнего входа.
- Бит 4: PX6 - External Interrupt 6 Priority Control - бит определяет уровень приоритета прерывания 6 от внешнего входа.
- Бит 3: PX5 - External Interrupt 5 Priority Control - бит определяет уровень приоритета прерывания 5 от внешнего входа.
- Бит 2: PX4 - External Interrupt 4 Priority Control - бит определяет уровень приоритета прерывания 4 от внешнего входа.
- Бит 1: PADC0 - ADC0 End of Conversion Interrupt Priority Control - бит определяет уровень приоритета прерывания завершения преобразования ADC0.
- Бит 0: PT3 - Timer 3 Interrupt Priority Control - бит определяет уровень приоритета прерывания от таймера 3.

3.6.33. PCON - Регистр контроля питания

Название регистра:	PCON - Power Control Register						
SFR адрес:	0x87	Значение после сброса:		00000000b (0x00)			
	R/W	R/W	R/W	R/W	R/W	R/W	R/W
	SMOD	GF4	GF3	GF2	GF1	GF0	STOP
	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1
							IDLE
							Bit 0

Бит 7: SMOD - Serial Port Baud Rate Doubler Enable - бит назначения удвоенной скорости передачи по последовательному каналу данных (UART). (1 - удвоенная скорость / 0 - нормальная скорость).

Биты 6-2:

GF4-GF0 - General Purpose Flags 4-0 - флаги общего назначения.

- Бит 1: STOP - Stop Mode Select - режим энергосбережения с остановленным генератором (1) / нормальный режим (0).
- Бит 0: IDLE - Idle Mode Select - режим энергосбережения с остановленным процессором, но работающими таймерами, прерываниями, последовательным портом и аналоговой периферией (1) / нормальный режим (0).

3.6.34. PSCTL - Регистр контроля записи программ

Название регистра:	PSCTL - Program Store RW Control						
SFR адрес:	0x8F	Значение после сброса:		0000000b (0x00)			
	R/W	R/W	R/W	R/W	R/W	R/W	R/W
	-	-	-	-	-	PSEE	PSWE
	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1
							Bit 0

Биты 7-2: не используются, читаются как 000000b, значение при записи игнорируется.

- Бит 1: PSEE - Program Store Erase Enable - бит разрешения стирания программы. Установка этого бита разрешает стирание программной памяти при условии, что также установлен бит разрешения записи PSWE. После установки этого бита попытка записи байта при помощи инструкции MOVX приводит к стиранию страницы памяти программ, содержащей адресуемый байт. Значение байта при этом игнорируется.
- Бит 0: PSWE - Program Store Write Enable - бит разрешения записи программы. Установка этого бита позволяет осуществлять запись в память программ инструкцией MOVX. Естественно, что блок памяти программ, в который осуществляется запись, должен быть предварительно стерт.

Система секретности микроконтроллеров семейства C8051F0xx значительно отличается от при-⁴нятой у стандартного 8051.

Программная память условно разделена на несколько областей. Память с адресами от 0x0000 до 0x7DFD разделена на 8 фрагментов размером по 4 килобайта, каждый из которых может быть защищен как от чтения, так и от записи/стирания. Кроме того, существует два байта секретности, расположенные по адресам 0x7DFE и 0x7DFF. По адресу 0x7DFE расположен байт защиты памяти программ от записи/стирания через JTAG интерфейс. По адресу 0x7DFF расположен байт защиты памяти программ от чтения через JTAG интерфейс. Обнуление каждого их битов в этих двух байтах запрещает соответствующее действие в определенном фрагменте памяти, как показано в таблице 3.11.

Таблица 3.11.

Таблица битов секретности

Бит	Запрещаемый фрагмент памяти
7 (старший)	0x7000 - 0x7DFD
6	0x6000 - 0x6FFF
5	0x5000 - 0x5FFF
4	0x4000 - 0x4FFF
3	0x3000 - 0x3FFF
2	0x2000 - 0x2FFF
1	0x1000 - 0x1FFF
0	0x0000 - 0x0FFF

Область памяти, содержащая байты секретности объемом 512 байт, может быть записана программно, но не может быть программно стерта. **Обращение при операции JTAG стирания к любому из байтов секретности приведет к полному стиранию программы, за исключением зарезервированной области. Полное стирание возможно только через JTAG. Если при операции JTAG стирания к любому из обычных байтов в области 0x7C00 - 0x7DFF (не байтов секретности) произойдет обращение, это приведет к стиранию только указанной области, включая и байты секретности.**

Кроме этого, в адресном пространстве памяти имеется еще область с адресами 0x8000 - 0x807F, которая запирается только в случае, если заперты все 8 младших блока.

3.6.35. FLACL - Регистр доступа к Flash памяти (только C8051F005/06/07/15/16/17)

Название регистра:	FLACL -Flash Access Limit						
SFR адрес:	0xB7	Значение после сброса:	0000000b (0x00)				
	R/W	R/W	R/W	R/W	R/W	R/W	R/W
	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1
							Bit 0

В ряде микроконтроллеров C8051F005/06/07/15/16/17 система защиты предусматривает еще один регистр FLACL, в который записывается старший байт 16-битного адреса, ниже которого память программ не может быть прочитана инструкциями MOVX и MOVC. Попытка чтения возвращает 0 значение. *Этот регистр доступен для записи только один раз после сброса. Остальные попытки записи игнорируются до следующего сброса.*

3.6.36. FLSCCL - Регистр временных параметров Flash памяти

Название регистра:	FLSCCL - Flash Memory Timing Prescaler						
SFR адрес:	0xB6	Значение после сброса:	10001111b (0x8F)				
	R/W	R/W	R/W	R/W	R/W	R/W	R/W
	FOSE	FRAE	-	-	FLASCL		
	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1
							Bit 0

Бит 7: FOSE - Flash One-Shot Timer Enable - бит разрешения 1 / запрещения 0 одномоментного таймера.

Бит 6: FRAE - Flash Read Always Enable - бит режима чтения Flash

0 - Flash читается по одномоментному таймеру.

1 - Flash всегда в режиме чтения.

Биты 5-4 не используются, читаются как 0, при записи значение игнорируется.

Биты 3-0: FLASCL - Flash Memory Timing Prescaler - биты определяют величину масштабирования времени доступа к Flash памяти для правильного осуществления режимов записи / стирания.

0000 - Тактовый генератор < 50 KHz;

0001 - 50 KHz <= Тактовый генератор < 100 KHz;

0010 - 100 KHz <= Тактовый генератор < 200 KHz;

0011 - 200 KHz <= Тактовый генератор < 400 KHz;

0100 - 400 KHz <= Тактовый генератор < 800 KHz;

0101 - 800 KHz <= Тактовый генератор < 1.6 MHz;

0110 - 1.6 MHz <= Тактовый генератор < 3.2 MHz;

0111 - 3.2 MHz <= Тактовый генератор < 6.4 MHz;

1000 - 6.4 MHz <= Тактовый генератор < 12.8 MHz;

1001 - 12.8 MHz <= Тактовый генератор < 25.6 MHz;

1010 - 25.6 MHz <= Тактовый генератор < 51.2 MHz - работоспособность не гарантируется, только для тестирования.

1011 - 1110 - значения зарезервированны;

1111 - операции записи/стирания Flash памяти запрещены.

3.6.37. EMIOCN - Регистр управления интерфейсом внешней памяти (только C8051F005/06/07/15/16/17)

Ряд микроконтроллеров может работать с внешней памятью объемом 2 К. При этом старшие 5 битов старшего байта игнорируются, что означает, что внешняя память объемом 2К, подключенная к адресам начиная с 0x0000 будет доступна также и по адресам 0x0800, 0x1000, 0x1800, и.т.д. Управление доступом к внешней памяти осуществляется с помощью регистра EMIOCN.

Название регистра:	EMIOCN - External Memory Interface Control						
SFR адрес:	0xAF	Значение после сброса:	0000000b (0x00)				
	R	R	R	R	R	R/W	R/W
	-	-	-	-	-	PGSEL2	PGSEL1
	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1
							PGSEL0
							Bit 0

Биты 7-3 не используются, при чтении возвращаются нули.

Биты 2-0: PGSEL - XRAM Page Select Bits - биты выбора страницы. Биты выбирают страницу памяти при использовании 8-битной команды MOVX.

3.6.38. WDTCN - Регистр управления охранным таймером

Название регистра:	WDTCN - Watchdog Timer Control Register						
SFR адрес:	0xFF	Значение после сброса:	xxxxx111b (0x07)				
	R/W	R/W	R/W	R/W	R/W	R/W	R/W
	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1
							Bit 0

Биты 7-0 управляют охранным таймером.

Запись байта 0xA5 перезапускает охранный таймер.

Запись последовательно двух байт с интервалом 4 такта тактовой частоты 0xAD, 0xDE запрещает работу охранный таймера.

Запись байта 0xFF запирает установленное значение.

Для чтения доступен бит 4 - WDT Status Bit - бит состояния WDT. (1 - активен / 0 - запрещен).

Биты 2-0 устанавливают интервал охранный таймера, при этом бит 7 должен быть равен 0.

Интервал срабатывания охранный таймера зависит от тактовой частоты и заданного значения делителя и определяется выражением:

$$4^{3+WDTCN[2-0]} \times T_{SYSCLK}$$

При этом, при стартовой частоте 2 MHz обеспечивается интервал от 32 мкс до 524мс.

3.6.39. RSTSRC - Регистр источников сброса

Название регистра:	RSTSRC - Reset Source Register						
SFR адрес:	0xEF	Значение после сброса:	xxxxxxxx				
	R/W	R/W	R/W	R/W	R/W	R/W	R/W
	JTAGRST	CNVRSEF	CORSEF	SWRSEF	WDTRST	MCDREF	PORSF
	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1
							Bit 0

Бит 7: JTAGRST - JTAG Reset Flag - флаг сброса интерфейса JTAG (1-включен);

Бит 6: CNVRSEF - Convert Start Reset Source Enable and Flag - бит разрешения и флаг дополнительного сброса. При записи: 1 - включен сброс по входу CNVSTR с активным низким логическим уровнем / 0 - выключен. При чтении: 1 - предыдущий сброс произошел от импульса на входе CNVSTR / 0 - не от входа CNVSTR.

Бит 5: CORSEF - Comparator 0 Reset Enable and Flag - бит разрешения и флаг сброса от компаратора 0. При записи: 1 разрешает (0 - запрещает) использование компаратора 0 в качестве источника сброса при низком логическом уровне на выходе. При чтении: логическая 1 означает, что предыдущий сброс произошел от компаратора 0, соответственно, логический 0 означает, что сброс произошел от другого источника.

Бит 4: SWRSF - Software Reset Force and Flag - бит / флаг программного сброса. При записи 1 отключается внешний вход сброса RST/. При чтении: 1 означает, что сброс произошел от записи в SWRSF бит.

Бит 3: WDTRST - Watchdog Timer Reset Flag - флаг сброса охранный таймера. Логическая 1 означает, что предыдущий сброс произошел от WDT.

Бит 2: MCDRST - Missing Clock Detector Flag - флаг отсутствия тактирования. Логическая 1 при чтении означает, что предыдущий сброс произошел от отсутствия тактовой частоты.

Бит 1: PORSF - Power-On Reset Force and Flag - флаг сброса после включения питания. Логическая 1 при чтении означает, что предыдущий сброс произошел после включения питания. Запись 1 вызывает сброс и переводит вход RST/ в низкий логический уровень, чтение 1 означает что предыдущий сброс произошел после включения питания.

Бит 0: PINRSF - HW Pin Reset Flag - флаг вывода RST/. При чтении 1 означает, что последний сброс произошел от вывода RST/.

3.6.40. OSCICN - Регистр управления внутренним тактовым генератором

Название регистра:	OSCICN - Internal Oscillator Control Register							
SFR адрес:	0xB2	Значение после сброса:	00000100b (0x04)					
	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
	MSCLKE	-	-	IFRDY	CLKSL	IOSCEN	IFCN1	IFCN0
	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0

Бит 7: MSCLKE -Missing Clock Enable Bit - бит разрешения датчика отсутствия тактовой частоты. (1 - включено / 0 - выключено).

Биты 6-5 не используются, при чтении возвращается 00, при записи значение игнорируется.

Бит 4: IFRDY - Internal Oscillator Frequency Ready Flag - флаг готовности внутреннего генератора, устанавливается в 1 после нормального запуска внутреннего генератора на частоте, установленной IFCN битами.

Бит 3: CLKSL - System Clock Source Select Bit - бит установки источника тактовых импульсов. Установка 1 включает внешний генератор, 0 - внутренний.

Бит 2: IOSCEN - Internal Oscillator Enable Bit - бит разрешения внутреннего генератора (1 - разрешен).

Биты 1-0: IFCN - Internal Oscillator Frequency Control Bits - биты установки частоты внутреннего генератора:

00 - примерно 2 MHz;

01 - примерно 4 MHz;

10 - примерно 8 MHz;

11 - примерно 16 MHz.

3.6.41. OSCXCN - Регистр управления внешним тактовым генератором

Название регистра:	OSCXCN - External Oscillator Control Register							
SFR адрес:	0xB1	Значение после сброса:	00110000b (0x30)					
	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
	XTLVLD	XOSCMD 2	XOSCMD 1	XOSCMD 0	-	XFCN2	XFCN1	XFCN0
	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0

Бит 7: XLVLD - Cristal Oscillator Valid Flag - флаг готовности кварцевого генератора (работает только если XOSCMD=1xx). При выходе генератора на нормальный режим устанавливается логическая 1.

Биты 6-4: XOSCMD2-0 - External Oscillator Mode Bits - биты установки режима внутреннего генератора:

00x - выключен;

010 - внешний генератор, подключенный на вывод XLAT1;

011 - внешний генератор, подключенный на вывод XLAT1 с делением на 2;

10x - RC/C генератор с делением на 2;

110 - кварцевый резонатор;

111 - кварцевый резонатор с делением на 2.

Бит 3: зарезервирован.

Биты 2-0: XFCN - External Oscillator Frequency Control Bits - код установки частоты в соответствии с таблицей 3.12.

Таблица 3.12.

Коды установки частоты

XFCN	Кварцевый резонатор (XOSCMD=1lx)	RC цепочка (XOSCMD=10x)	Конденсатор C (XOSCMD=10x)
000	$f < 12.5\text{kHz}$	$f < 25\text{kHz}$	K Factor = 0.44
001	$12.5\text{kHz} < f < 30.3\text{kHz}$	$25\text{kHz} < f < 50\text{kHz}$	K Factor = 1.4
010	$30.35\text{kHz} < f < 93.8\text{kHz}$	$50\text{kHz} < f < 100\text{kHz}$	K Factor = 4.4

011	93.8kHz <f< 267kHz	100kHz<f< 200kHz	K Factor =13
100	267kHz <f< 722kHz	200kHz<f< 400kHz	K Factor = 38
101	722kHz <f< 2.23MHz	400kHz<f< 800kHz	K Factor =100
110	2.23MHz <f< 6.74MHz	800kHz<f< 1.6MHz	K Factor = 420
111	6.74MHz <f	1.6MHz<f< 3.2MHz	K Factor =1400

В режиме работы от кварцевого или керамического резонатора значение XFCN выбирается из таблицы.

В режиме работы от RC цепочки значение частоты рассчитывается по формуле:

$$F=1.23(10^3)/(R*C),$$

где F - частота в MHz;
R - подтягивающий резистор а kOm;
C - величина конденсатора в pF.

В режиме работы от конденсатора значение частоты рассчитывается по формуле:

$$F=KF/(C*AV+),$$

где F - частота в MHz;
C - величина конденсатора между XLAT1 и XLAT2 выводами в pF;
AV+ - величина аналогового питания в V.

3.6.42. XBR0 - Регистр 0 коммутатора ресурсов CrossBar

Название регистра:	XBR0 - Port I/O CrossBar Register 0						
SFR адрес:	0xE1	Значение после сброса:	0000000b (0x00)				
	R/W	R/W	R/W	R/W	R/W	R/W	R/W
	CP0OEN	ECIE	PCA0ME		UARTEN	SPI0OEN	SMB0EN
	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1
							Bit 0

Бит 7: CP0OEN - Comparator 0 Output Enable Bit - бит разрешения соединения выхода компаратора 0 на внешний вывод (1 - разрешено).

Бит 6: ECIE - PCA0 Counter Input Enable Bit- бит разрешения соединения входа программируемого массива-счетчика 0 на внешний вывод (1 - разрешено).

Биты 5-3: PCA0ME - PCA0 Module I/O Enables Bits - биты разрешения соединения выходов модулей

PCA на внешний вывод:

000 - запрещены все;

001 - только один первый;

010 - только два первых;

011 - только три первых;

100 - только четыре первых;

101 - все пять модулей разрешены.

Бит 2: UARTEN - UART I/O Enable Bit - бит разрешения интерфейса UART.

Бит 1: SPI0OEN - SPI Bus I/O Enable Bit - бит разрешения интерфейса SPI.

Бит 0: SMB0OEN - SMBus I/O Enable Bit - бит разрешения интерфейса SMBus.

3.6.43. XBR1 - Регистр 1 коммутатора ресурсов CrossBar

Название регистра:	XBR1 - Port I/O CrossBar Register 1						
SFR адрес:	0xE2	Значение после сброса:	0000000b (0x00)				
	R/W	R/W	R/W	R/W	R/W	R/W	R/W
	SYSCKE	T2EXE	T2E	INT1E	T1E	INT0E	CP1OEN
	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1
							Bit 0

Бит 7: SYSCCLK Output Enable Bit - бит разрешения выхода SYSCCLK.

Бит 6: T2EXE - Timer 2 EX Enable Bit - бит разрешения входа таймера 2.

Бит 5: T2E - Timer 2 Enable Bit - бит разрешения выхода таймера 2.

Бит 4: INT1E - INT1/ Enable Bit - бит разрешения входа INT1/.

Бит 3: T1E - Timer 1 Enable Bit - бит разрешения выхода таймера 1.

Бит 2: INT0E - INT0/ Enable Bit - бит разрешения входа INT0/.

Бит 1: T0E - Timer 0 Enable Bit - бит разрешения выхода таймера 0

Бит 0: CP1OEN - Comparator 1 Output Enable Bit - бит разрешения выхода компаратора 1.

Установка любого из битов разрешает соответствующий ресурс, обнуление - запрещает.

3.6.44. XBR2 - Регистр 2 коммутатора ресурсов CrossBar

Название регистра:	XBR2 - Port I/O CrossBar Register 2						
SFR адрес:	0xE3	Значение после сброса:				0000000b (0x00)	
	R/W	R/W	R/W	R/W	R/W	R/W	R/W
	WEAKPUD	XBARE	-	-	-	-	CNVSTE
	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 0

Бит 7: WEAKPUD - Port I/O Weak Pull-up Disable Bit - бит разрешения (0) / запрещения (1) подтяжки выводов (резисторов, соединенных с напряжением питания) за исключением линий ввода /вывода, сконфигурированных не с "открытым истоком").

Бит 6: XBARE - CrossBar Enable Bit - бит разрешения (1) коммутатора ресурсов CrossBar.

Биты 5-1 не используются, читаются как нули, при записи значения игнорируются.

Бит 0: CNVSTE - ADC Convert Start Input Enable Bit - бит разрешения (1) входа запуска ADC.

3.6.45. P0 - Регистр порта 0

Название регистра:	P0 - Port0 Register						
SFR адрес:	0x80	Значение после сброса:				1111111b (0xFF)	
	R/W	R/W	R/W	R/W	R/W	R/W	R/W
	P0.7	P0.6	P0.5	P0.4	P0.3	P0.2	P0.0
	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 0

Биты 7-0: P0.[7-0]

При записи:

0 - логический низкий уровень.

1 - логический высокий уровень или высокоимпедансное состояние, если соответствующий бит в регистре PRT0CF.n равен 0.

При чтении:

0 - если соответствующий вывод установлен в логический 0.

1 - если соответствующий вывод установлен в логическую 1.

3.6.46. PRT0CF - Регистр конфигурации порта 0

Название регистра:	PRT0CF - Port0 Configuration Register						
SFR адрес:	0xA4	Значение после сброса:				0000000b (0x00)	
	R/W	R/W	R/W	R/W	R/W	R/W	R/W
	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 0

Биты 7-0: PRT0CF.[7-0] - Output Configuration Bits - биты конфигурации порта 0.

0 - соответствующий вывод порта 0 установлен в режим с "открытым истоком".

1 - соответствующий вывод порта 0 установлен в обычный режим.

Примечание: Если на выводы порта 0 подсоединены линии сигналов SDA, SCL и RX, они всегда работают в режиме с "открытым истоком" независимо от значений, установленных с регистре PRT0CF.

P2.7	P2.6	P2.5	P2.4	P2.3	P2.2	P2.1	P2.0
Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0

Биты 7-0: P2.[7-0]

При записи:

0 - логический низкий уровень.

1 - логический высокий уровень или высокоимпедансное состояние, если соответствующий бит в регистре PRT2CF.n равен 0.

При чтении:

0 - если соответствующий вывод установлен в логический 0.

1 - если соответствующий вывод установлен в логическую 1.

3.6.51. PRT2CF - Регистр конфигурации порта 2

Название регистра:	PRT2CF - Port2 Configuration Register						
SFR адрес:	0xA6	Значение после сброса:	0000000b (0x00)				
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0

Биты 7-0: PRT2CF.[7-0] - Output Configuration Bits - биты конфигурации порта 2.

0 - соответствующий вывод порта 2 установлен в режим с "открытым истоком".

1 - соответствующий вывод порта 2 установлен в обычный режим.

3.6.52. P3 - Регистр порта 3

Название регистра:	P3 - Port3 Register						
SFR адрес:	0xB0	Значение после сброса:	1111111b (0xFF)				
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
P3.7	P3.6	P3.5	P3.4	P3.3	P3.2	P3.1	P3.0
Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0

31

Биты 7-0: P3.[7-0]

При записи:

0 - логический низкий уровень.

1 - логический высокий уровень или высокоимпедансное состояние, если соответствующий бит в регистре PRT3CF.n равен 0.

При чтении:

0 - если соответствующий вывод установлен в логический 0.

1 - если соответствующий вывод установлен в логическую 1.

3.6.53. PRT3CF - Регистр конфигурации порта 3

Название регистра:	PRT3CF - Port3 Configuration Register						
SFR адрес:	0xA7	Значение после сброса:	0000000b (0x00)				
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0

Биты 7-0: PRT3CF.[7-0] - Output Configuration Bits - биты конфигурации порта 3.

0 - соответствующий вывод порта 3 установлен в режим с "открытым истоком".

1 - соответствующий вывод порта 3 установлен в обычный режим.

3.6.54. SMB0CN - Регистр управления интерфейсом SMBus

Название регистра:	SMB0CN - SMBus Control Register						
--------------------	---------------------------------	--	--	--	--	--	--

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0

Регистр предназначен для чтения принятых данных (байта) или для записи передаваемых данных. Операции чтения и записи возможны только тогда, когда установлен флаг SI (SMB0CN.3). В остальное время регистр используется интерфейсом как сдвиговый, и его данные не достоверны.

3.6.57. SMB0ADR - Регистр адреса SMBus

Название регистра:	SMB0ADR - SMBus Address Register						
SFR адрес:	0xC3	Значение после сброса:	0000000b (0x00)				
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
SLV6	SLV5	SLV4	SLV3	SLV2	SLV1	SLV0	GC
Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0

Биты 7-1: SLV6-0 - SMBus Slave Address - 6-битный адрес ведомого. Эти биты устанавливаются, т.е. адрес распознается из принятой передачи, только если интерфейс работает в режиме ведомого. В режиме ведущего содержимое регистра игнорируется.

Бит 0: GC - General Call Address Enable - бит разрешения безадресной передачи (передачи всем). Если бит 0 установлен в единицу, разрешается распознавание адреса 0x00 - общей передачи (общего вызова).

3.6.58. SMB0STA - Регистр статуса SMBus

Название регистра:	SMB0ADR - SMBus Status Register						
SFR адрес:	0xC1	Значение после сброса:	11111000b (0xF8)				
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
STA7	STA6	STA5	STA4	STA3	STA2	STA1	STA0
Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0

Биты 7-3: STA7-3 - SMBus Status Code - код статуса интерфейса SMBus.

Биты содержат 28 статусных кода интерфейса. Коды действительны, когда SI флаг установлен.

Любая попытка записи в этот регистр может привести к непредсказуемым последствиям!

Биты 2-0: STA2-0 - всегда читаются как 000b, если SI установлен в 1.

Таблица 3.13.

Статусные коды интерфейса SMBus

Код статуса (SMB0STA)	Режимы	Описание
0x00	Все	Ошибка шины (т.е. неправильный START, неправильный STOP,
0x08	Ведущий передатчик/приемник	Передано состояние START.
0x10	Ведущий передатчик / приемник	Повторена передача состояния START.
0x18	Ведущий передатчик	Ведомый адрес + W передан. ACK принят.
0x20	Ведущий передатчик	Ведомый адрес + W передан. NACK принят.
0x28	Ведущий передатчик	Байт данных передан. ACK принят.
0x30	Ведущий передатчик	Байт данных передан. NACK принят.
0x38	Ведущий передатчик	Арбитраж пуст
0x40	Ведущий приемник	Ведомый адрес + R передан. ACK принят.
0x48	Ведущий приемник	Ведомый адрес + R передан. NACK принят
0x50	Ведущий приемник	Байт данных принят. ACK передан.
0x58	Ведущий приемник	Байт данных принят. NACK передан.
0x60	Ведомый приемник	Собственный ведомый адрес + W принят. ACK передан.
0x68	Ведомый приемник	Арбитраж пуст при передаче ведомого адреса + R/W в режиме мастера. Собственный ведомый адрес + W принят. ACK передан.
0x70	Ведомый приемник	Общий вызов (0x00) принят. ACK возвращен.

0x78	Ведомый приемник	Арбитраж пуст при передаче ведомого адреса + R/W в режиме мастера. Общий вызов (0x00) принят. АСК возвращен.
0x80	Ведомый приемник	Собственный ведомый адрес + W принят. Байт данных принят. АСК передан.
0x88	Ведомый приемник	Собственный ведомый адрес + W принят. Байт данных принят. NACK передан.
0x90	Ведомый приемник	Общий вызов (0x00) принят. Байт данных принят. АСК передан.
0x98	Ведомый приемник	Общий вызов (0x00) принят. Байт данных принят. NACK передан.
0xA0	Ведомый приемник	Ситуация STOP или повторный START принят при адресации ведомого.
0xA8	Ведомый передатчик	Собственный ведомый адрес + R принят. АСК передан.
0xB0	Ведомый передатчик	Арбитраж пуст при передаче ведомого адреса + R/W в режиме мастера. Собственный ведомый адрес + R принят. АСК передан.
0xB8	Ведомый передатчик	Байт данных передан. АСК принят.
0xC0	Ведомый передатчик	Байт данных передан. NACK принят.
0xC8	Ведомый передатчик	Последний байт данных передан (AA=0). АСК принят.
0xD0	Ведомый передатчик / приемник	Таймаут SCL
0xF8	Все	Режим Idle

3.6.59. SPI0CFG - Регистр конфигурации интерфейса SPI

Название регистра:	SPI0CFG - SPI Configuration Register							
SFR адрес:	0x9A	Значение после сброса:	00000111b (0x07)					
	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
	СКРНА	СКPOL	BC2	BC1	BC0	SPIFRS2	SPIFRS1	SPIFRS0
	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0

34

Бит 7: СКРНА - SPI Clock Phase - бит управления фазой тактирования.

0 - Данные действительны по переднему фронту импульса тактирования SCK.

1 - Данные действительны по заднему фронту импульса тактирования SCK.

Бит 6: СКPOL - SPI Clock Polarity - бит управления полярностью тактирующих импульсов.

0 - Неактивное состояние линии SCK - 0 уровень.

1 - Неактивное состояние линии SCK - 1 уровень.

Биты 5-3: BC2-0 - SPI Bit Count - индикатор текущего передаваемого бита.

000 - передается младший 0 бит.

001 - передается 1 бит.

...

111 - передается старший 7 бит.

Биты 2-0: SPIFRS2-0 - SPI Frame Size - размер фрейма (длины слова).

000 - 1 бит.

001 - 2 бита.

...

111 - 8 бит.

3.6.60. SPI0CN - Регистр управления интерфейса SPI

Название регистра:	SPI0CN - SPI Control Register							
SFR адрес:	0xF8	Значение после сброса:	00000000b (0x00)					
	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
	SPIF	WCOL	MODF	RXOVRN	TXBSY	SLVSEL	MSTEN	SPIEN
	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0

- Бит 7: SPIF - SPI Interrupt Flag - флаг прерывания интерфейса SPI. Флаг устанавливается аппаратно после завершения передачи. Если разрешены прерывания, генерируется вектор прерываний SPI0. Бит должен обнуляться программно.
- Бит 6: WCOL - Write Collision Flag - флаг ошибки записи. Флаг устанавливается аппаратно (и генерируется прерывание, если оно разрешено) при записи байта в регистр во время незавершенной передачи. Бит должен обнуляться программно.
- Бит 5: MODF - Mode Fault Flag - флаг ошибки режима. Флаг устанавливается аппаратно (и генерируется прерывание, если оно разрешено) когда в режиме ведущего (MSTEN=1) обнаружен NSS=0. Бит должен обнуляться программно.
- Бит 4: RXOVRN - Receive Overrun Flag - флаг переполнения приема. Бит устанавливается аппаратно (и генерируется прерывание, если оно разрешено) в случае, если при приеме последнего бита в буферном регистре находится непрочитанный байт данных, полученный ранее. Бит должен обнуляться программно.
- Бит 3: TXBSY - Transmit Busy Flag - бит занятости передатчика. Бит устанавливается аппаратно при текущей передаче и снимается аппаратно после ее завершения.
- Бит 2: SLVSEL - Slave Selected Flag - флаг выбора ведомого. Бит аппаратно устанавливается в 1, если NSS=0, и аппаратно обнуляется при NSS=1.
- Бит 1: MSTEN - Master Mode Enable - бит разрешения (1) режима ведущего.
- Бит 0: SPIEN - SPI Enable - бит разрешения (1) интерфейса SPI.

3.6.61. SPI0CKR - Регистр управления скоростью интерфейса SPI

Название регистра:	SPI0CKR - SPI Clock Rate Register						
SFR адрес:	0x9D	Значение после сброса:	0000000b (0x00)				
	R/W	R/W	R/W	R/W	R/W	R/W	R/W
	SCR7	SCR6	SCR5	SCR4	SCR3	SCR2	SCR1
	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1
							SCR0
							Bit 0

35

Биты 7-0: SPI0CKR - SPI Clock Rate - байт определения скорости (частоты SCK)

$$F_{SCK} = 0.5 * F_{SYSCLK} / (SPI0CKR + 1)$$

3.6.62. SPI0DAT - Регистр данных интерфейса SPI

Название регистра:	SPI0DAT - SPI Data Register						
SFR адрес:	0x9B	Значение после сброса:	0000000b (0x00)				
	R/W	R/W	R/W	R/W	R/W	R/W	R/W
	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1
							Bit 0

Биты 7-0: SPI0 Transmit and Receive Data - регистр данных.

3.6.63. SBUF - Регистр данных UART

Название регистра:	SBUF - Serial UART Data Buffer Register						
SFR адрес:	0x99	Значение после сброса:	0000000b (0x00)				
	R/W	R/W	R/W	R/W	R/W	R/W	R/W
	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1
							Bit 0

Биты 7-0: SBUF - Transmit and Receive UART Data Buffer - регистр данных UART.

3.6.64. SCON - Регистр управления последовательного порта

Название регистра:	SCON - Serial Port Control Register						
SFR адрес:	0x98	Значение после сброса:	0000000b (0x00)				

R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
SM0	SM1	SM2	REN	TB8	RB8	TI	RI
Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0

Биты 7-6: SM0-1 - Serial Port Operation Mode - биты определения режимов работы последовательного порта:

SM0	SM1	Режим работы последовательного порта
0	0	Режим 0 - Синхронный режим
0	1	Режим 1 - 8-битный UART с переменной скоростью передачи
1	0	Режим 2 - 9-битный UART с фиксированной скоростью передачи
1	1	Режим 3 - 9-битный UART с переменной скоростью передачи

Бит 5: SM2 - Multiprocessor Communication Enable - бит разрешения многопроцессорного режима.

В режиме 0: не учитывается.

В режиме 1: включает (1) проверку стоп-бита (Stop). Флаг RI активируется только, если бит Stop = 1.

В режимах 2 и 3: включает (1) проверку девятого бита данных. Флаг RI активируется только, если девятый бит данных равен 1.

Бит 4: REN - Receive Enable - включает (1) приемник UART.

Бит 3: TB8 - Ninth Transmission Bit - девятый передаваемый бит. Учитывается только во 2 и 3 режимах. Устанавливается и стирается программно при необходимости.

Бит 2: RB8 - Ninth Receive Bit - девятый принимаемый бит. В режимах 2 и 3 работает, как 9-й бит данных. В режиме 1, если SM2=0, девятый бит повторяет значение бита Stop.

Бит 1: TI - Transmit Interrupt Flag - флаг прерывания передатчика. Устанавливается в 1 аппаратно, когда завершается передача байта данных (после 8-го бита в режиме 0 и в начале стопового бита в остальных режимах). Может генерировать прерывание, если оно разрешено. Бит должен обнуляться программно.

Бит 0: RI - Receive Interrupt Flag - флаг прерывания передатчика. Устанавливается в 1 аппаратно, когда завершается прием байта данных (после 8-го бита в режиме 0 и после стопового бита в остальных режимах). Бит должен обнуляться программно.

3.6.65. TCON - Регистр управления таймерами

Название регистра:	TCON - Timer Control Register						
SFR адрес:	0x88	Значение после сброса:	0000000b (0x00)				
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
TF1	TR1	TF0	TR0	IE1	IT1	IE0	IT0
Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0

Бит 7: TF1 - Timer 1 Overflow Flag - флаг переполнения таймера 1. Устанавливается аппаратно при переполнении таймера 1. Флаг может обнуляться и программно, и аппаратно при переходе на подпрограмму обработки прерывания.

Бит 6: TR1 - Timer 1 Run Control - управление работой таймера 1. Если бит = 0, таймер 1 выключен, если = 1, - таймер 1 включен.

Бит 5: TF0 - Timer 0 Overflow Flag - флаг переполнения таймера 0. Устанавливается аппаратно при переполнении таймера 0. Флаг может обнуляться и программно, и аппаратно при переходе на подпрограмму обработки прерывания.

Бит 4: TR0 - Timer 0 Run Control - управление работой таймера 0. Таймер выключен при TR0=0, и включен, если TR0=1.

Бит 3: IE1 - External Interrupt 1 - флаг внешнего прерывания 1. Устанавливается аппаратно при обнаружении на внешнем входе INT1/ соответствующего потенциала (фронта). Флаг может обнуляться и программно, и аппаратно при переходе на подпрограмму обработки прерывания.

Бит 2: IT1 - Interrupt 1 Type Select - бит управления типом воздействия на вход INT1/:

0 - срабатывание входа INT1/ по логическому уровню.

1 - срабатывание входа INT1/ по фронту.

- Бит 1: IE0 - External Interrupt 0 - флаг внешнего прерывания 0. Устанавливается аппаратно при обнаружении на внешнем входе INT0/ соответствующего потенциала (фронта). Флаг может обнуляться и программно, и аппаратно при переходе на подпрограмму обработки прерывания.
- Бит 0: IT0 - Interrupt 0 Type Select - бит управления типом воздействия на вход INT0/:
 0 - срабатывание входа INT0/ по логическому уровню.
 1 - срабатывание входа INT0/ по фронту.

3.6.66. TMOD - Регистр режимов таймеров

Название регистра:	TMOD - Timer Mode Register						
SFR адрес:	0x89	Значение после сброса:		0000000b (0x00)			
	R/W	R/W	R/W	R/W	R/W	R/W	R/W
	GATE1	C/T1	TIM1	TIM0	GATE0	C/T0	T0M1
	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1
							Bit 0

- Бит 7: GATE1 - Timer 1 Gate Control - бит условия таймера 1.
 0 - таймер 1 разрешен, если TR1=1 независимо от состояния входа INT1/.
 1 - таймер 1 разрешен только если TR1=1 и INT1/=1.
- Бит 6: C/T1 - Counter/Timer 1 Select - бит выбора режима счета/таймера.
 0 - режим таймера. Таймер увеличивает значение при каждом импульсе от источника, определяемого битом TIM (СКCON.4).
 1 - режим счетчика. Счетчик увеличивает значение при перепаде уровней с высокого в низкий на внешнем входе T1.
- Биты 5-4: TIM1-0 - Timer 1 Mode Select - биты управления типом таймера 1.
 00 - Режим 0 - 13-битный счетчик/таймер.
 01 - Режим 1 - 16-битный счетчик/таймер.
 10 - Режим 2 - 8-битный счетчик/таймер с автозагрузкой.
 11 - Режим 3 - таймер 1 остановлен.
- Бит 3: GATE0 - Timer 0 Gate Control - бит условия таймера 0.
 0 - таймер 0 разрешен, если TR0=1 независимо от состояния входа INT1/.
 1 - таймер 0 разрешен только если TR0=1 и INT0/=1.
- Бит 2: C/T0 - Counter/Timer 0 Select - бит выбора режима счета/таймера.
 0 - режим таймера. Таймер увеличивает значение при каждом импульсе от источника, определяемого битом T0M (СКCON.3).
 1 - режим счетчика. Счетчик увеличивает значение при перепаде уровней с высокого в низкий на внешнем входе T0.
- Биты 1-0: T0M1-0 - Timer 0 Mode Select - биты управления типом таймера 0.
 00 - Режим 0 - 13-битный счетчик/таймер.
 01 - Режим 1 - 16-битный счетчик/таймер.
 10 - Режим 2 - 8-битный счетчик/таймер с автозагрузкой.
 11 - Режим 3 - два 8-битных таймера/счетчика.

3.6.67. СКCON - Регистр управления счетными импульсами таймеров

Название регистра:	СКCON - Clock Control Register						
SFR адрес:	0x8E	Значение после сброса:		0000000b (0x00)			
	R/W	R/W	R/W	R/W	R/W	R/W	R/W
	-	-	T2M	T1M	T0M	-	-
	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1
							Bit 0

Во всех трех битах при состоянии 0 соответствующий таймер использует системную частоту, деленную на 12, а при состоянии 1 - непосредственно системную частоту.

- Биты 7-6 не используются, читаются 00, при записи значения игнорируются.
- Бит 5: T2M - Timer 2 Clock Select - бит выбора источника счетных импульсов таймера 2.
- Бит 4: T1M - Timer 1 Clock Select - бит выбора источника счетных импульсов таймера 1.

Бит 3: T0M - Timer 0 Clock Select - бит выбора источника счетных импульсов таймера 0.
Биты 2-0 зарезервированы, читаются как 000b, **записываться должны, как 000b!!!**

3.6.68. TL0 - Регистр младшего байта данных таймера 0

Название регистра:	TL0 - Timer 0 Low Byte						
SFR адрес:	0x8A	Значение после сброса:	00000000b (0x00)				
	R/W	R/W	R/W	R/W	R/W	R/W	R/W
	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1
							Bit 0

Биты регистра TL0 определяют младший байт 16-битного таймера 0.

3.6.69. TL1 - Регистр младшего байта данных таймера 1

Название регистра:	TL1 - Timer 1 Low Byte						
SFR адрес:	0x8B	Значение после сброса:	00000000b (0x00)				
	R/W	R/W	R/W	R/W	R/W	R/W	R/W
	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1
							Bit 0

Биты регистра TL1 определяют младший байт 16-битного таймера 1.

3.6.70. TH0 - Регистр старшего байта данных таймера 0

Название регистра:	TH0 - Timer 0 High Byte						
SFR адрес:	0x8C	Значение после сброса:	00000000b (0x00)				
	R/W	R/W	R/W	R/W	R/W	R/W	R/W
	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1
							Bit 0

Биты регистра TH0 определяют старший байт 16-битного таймера 0.

3.6.71. TH1 - Регистр старшего байта данных таймера 1

Название регистра:	TH1 - Timer 1 High Byte						
SFR адрес:	0x8D	Значение после сброса:	00000000b (0x00)				
	R/W	R/W	R/W	R/W	R/W	R/W	R/W
	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1
							Bit 0

Биты регистра TH1 определяют старший байт 16-битного таймера 1.

3.6.72. T2CON - Регистр управления таймера 2

Название регистра:	T2CON - Timer 2 Control Register						
SFR адрес:	0xC8	Значение после сброса:	00000000b (0x00)				
	R/W	R/W	R/W	R/W	R/W	R/W	R/W
	TF2	EXF2	RCLK	TCLK	EXEN2	TR2	C/T2
							CP/RL2

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
-------	-------	-------	-------	-------	-------	-------	-------

- Бит 7: TF2 - Timer 2 Overflow Flag - флаг переполнения таймера 2. Устанавливается аппаратно при переходе таймера 2 из состояния 0xFFFF в 0x0000 или перезагружаемое значение. Может генерировать прерывание, если оно разрешено. Флаг может обнуляться только программно. Флаг не устанавливается, если RCLK и/или TCLK =1.
- Бит 6: EXF2 - Timer 2 Extern Flag - внешний флаг таймера 2. Устанавливается аппаратно, если EXEN2=1 и захват или перезагрузка вызваны переходом уровней из высокого в низкий на входе T2EX. Может генерировать прерывание, если оно разрешено. Флаг может обнуляться только программно.
- Бит 5: RCLK - Receive Clock Flag - бит определения таймера в режимах 1 или 3 UART для приема.
0 - используется переполнение таймера 1.
1 - используется переполнение таймера 2.
- Бит 4: TCLK - Transmit Clock Flag - бит определения таймера в режимах 1 или 3 UART для передачи.
0 - используется переполнение таймера 1.
1 - используется переполнение таймера 2.
- Бит 3: EXEN2 - Timer 2 External Enable - разрешение внешнего входа T2EX для запуска захвата или перезагрузки таймера 2 по перепаду уровней из высокого в низкий, если таймер 2 не используется, как генератор последовательной скорости передачи.
0 - состояние T2EX игнорируется.
1 - перепад на T2EX вызывает захват или перезагрузку.
- Бит 2: TR2 - Timer 2 Run Control - бит разрешения (1) работы таймера 2.
- Бит 1: C/T2 - Counter/Timer 2 - выбор режима счетчика/таймера.
0 - режим таймера. Таймер увеличивает значение при каждом импульсе от источника, определяемого битом T2M (CKCON.5).
1 - режим счетчика. Счетчик увеличивает значение при перепаде уровней с высокого в низкий на внешнем входе T2.
- Бит 0: CP/RL2 - Capture/reload Select - выбор режима захвата/перезагрузки. EXEN2 должен быть установлен в 1 для управления по перепаду уровней (с высокого в низкий) на входе T2EX режимом захвата или автозагрузки. Если RCLK и/или TCLK =1, бит игнорируется и таймер 2 переходит в режим автозагрузки.
0 - автозагрузка при переполнении таймера 2 или перепаде уровней на T2EX.
1 - захват при перепаде уровней на T2EX (EXEN2=1).

3.6.73. RCAP2L - Регистр младшего байта захвата таймера 2

Название регистра:	RCAP2L - Timer 2 Capture Register Low Byte						
SFR адрес:	0xCA	Значение после сброса:	0000000b (0x00)				
	R/W	R/W	R/W	R/W	R/W	R/W	R/W
	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1
							Bit 0

Регистр содержит младший байт 16-битной величины захвата или перезагрузки.

3.6.74. RCAP2H - Регистр старшего байта захвата таймера 2

Название регистра:	RCAP2H - Timer 2 Capture Register High Byte						
SFR адрес:	0xCB	Значение после сброса:	0000000b (0x00)				
	R/W	R/W	R/W	R/W	R/W	R/W	R/W
	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1
							Bit 0

Регистр содержит старший байт 16-битной величины захвата или перезагрузки.

3.6.75. TL2 - Регистр младшего байта таймера 2

Название регистра:	TL2 - Timer 2 Low Byte
--------------------	------------------------

SFR адрес:	0xCC	Значение после сброса:	00000000b (0x00)				
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0

Регистр содержит младший байт 16-битной величины таймера 2.

3.6.76. TH2 - Регистр старшего байта таймера 2

Название регистра:	TH2 - Timer 2 High Byte						
SFR адрес:	0xCD	Значение после сброса:	00000000b (0x00)				
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0

Регистр содержит старший байт 16-битной величины таймера 2.

3.6.77. TMR3RLL - Регистр младшего байта автозагрузки таймера 3

Название регистра:	TMR3RLL - Timer 3 Reload Register Low Byte						
SFR адрес:	0x92	Значение после сброса:	00000000b (0x00)				
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0

Регистр содержит младший байт 16-битной величины автозагрузки таймера 3.

3.6.78. TMR3RLH - Регистр старшего байта автозагрузки таймера 3

Название регистра:	TMR3RLH - Timer 3 Reload Register High Byte						
SFR адрес:	0x93	Значение после сброса:	00000000b (0x00)				
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0

Регистр содержит старший байт 16-битной величины автозагрузки таймера 3.

3.6.79. TMR3L - Регистр младшего байта таймера 3

Название регистра:	TMR3L - Timer 3 Low Byte						
SFR адрес:	0x94	Значение после сброса:	00000000b (0x00)				
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0

Регистр содержит младший байт 16-битной величины таймера 3.

3.6.80. TMR3H - Регистр старшего байта таймера 3

Название регистра:	TMR3H - Timer 3 High Byte						
SFR адрес:	0x95	Значение после сброса:	00000000b (0x00)				
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0

Регистр содержит старший байт 16-битной величины таймера 3.

3.6.81. TMR3CN - Регистр управления таймера 3

Название регистра:	TMR3CN - Timer 3 Control Register						
SFR адрес:	0x91	Значение после сброса:				00000000b (0x00)	
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
TF3	-	-	-	-	TR3	T3M	-
Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0

Бит 7: TF3 - Timer 3 Overflow Flag - флаг переполнения таймера 3. Флаг устанавливается аппаратно при переполнении таймера 3 (переходе от 0xFFFF к 0x0000). Может генерироваться прерывание, если оно разрешено. Флаг может обнуляться только программно.

Биты 6-3 не используются, при чтении возвращается 0000b, при записи значение игнорируется.

Бит 2: TR3 - Timer 3 Run Control - бит включения (1) или выключения (0) таймера 3.

Бит 1: T3M - Timer 3 Clock Select - бит выбора счетной частоты.

0 - используется системная тактовая частота, деленная на 12.

1 - используется системная тактовая частота.

Бит 0: не используется, читается, как 0, при записи значение игнорируется.

3.6.82. PCA0CN - Регистр управления программируемого массива/счетчика PCA

Название регистра:	PCA0CN - PCA Control Register						
SFR адрес:	0xD8	Значение после сброса:				00000000b (0x00)	
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
CF	CR	-	CCF4	CCF3	CCF2	CCF1	CCF0
Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0

41

Бит 7: CF -PCA Counter/Timer Overflow Flag - флаг переполнения. Флаг аппаратно устанавливается при переходе значения от 0xFFFF к 0x0000. Может генерироваться прерывание, если оно разрешено. Флаг может обнуляться только программно.

Бит 6: CR - PCA Counter/Timer Run Control - бит разрешения (1) /запрещения (0) PCA.

Бит 5 не используется.

Бит 4-0: CCFn - PCA Module n Capture/Compare Flag - флаг захвата соответствующего модуля. Флаг устанавливается аппаратно, когда происходит захват. Может генерироваться прерывание, если оно разрешено. Флаг может обнуляться только программно.

3.6.83. PCA0MD - Регистр управления режимом PCA

Название регистра:	PCA0MD - PCA Mode Register						
SFR адрес:	0xD9	Значение после сброса:				00000000b (0x00)	
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
CIDL	-	-	-	-	CPS1	CPS0	ECF
Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0

Бит 7: CIDL - PAC Counter/Timer Idle Control - бит управления режимом энергосбережения.

0 - CPA продолжает функционировать, когда ядро переходит в Idle режим.

1 - CPA приостанавливается, когда ядро переходит в Idle режим.

Биты 6-3 не используются, читаются как 0000b, при записи значение игнорируется.

Биты 2-1: CPS1-0 -PCA Counter/Timer Pulse Select - биты выбора источника счетных импульсов:

00 - системная частота, деленная на 12.

01 - системная частота, деленная на 4.

10 - Переполнение таймера 0.

11 - Перепад уровней с высокого в низкий на ECI с максимальной частотой не выше, чем системная частота, деленная на 4.

Бит 0: ECF – PCA Counter/Timer Overflow Interrupt Enable – разрешение (1) установки CF (PCA0CN.7) флага.

3.6.84. PCA0CPMn - Регистры захвата/сравнения PCA

Название регистров:	PCA0CPMn - PCA Capture/Compare Registers						
SFR адрес:	0xDA-0xDE			Значение после сброса:	0000000b (0x00)		
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
	ECOMn	CAPPn	CAPNn	MATn	TOGn	PWMn	ESSFn
Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0

Описание, приведенное в данном разделе, справедливо для группы регистров:

PCA0CPM0 - адрес 0xDA;

PCA0CPM1 - адрес 0xDB;

PCA0CPM2 - адрес 0xDC;

PCA0CPM3 - адрес 0xDD;

PCA0CPM4 - адрес 0xDE.

Бит 7: бит не используется, читается, как 0, при записи значение игнорируется.

Бит 6: ECOMn - Comparator Functions Enable - разрешает (1) функции компаратора.

Бит 5: CAPPn - Capture Positive Function Enable - разрешает (1) захват по положительному перепаду.

Бит 4: CAPNn - Capture Negative Function Enable - разрешает (1) захват по отрицательному перепаду.

Бит 3: MATn - Match Function Enable - разрешает (1) режим состязаний.

Бит 2: TOGn - Toggle Function Enable - разрешает (1) переключения по потенциалу на входе CEXn.

Бит 1: PWMn - Pulse Width Modulation Mode Enable - разрешает (1) режим широтно-импульсной модуляции.

Бит 0: ECCFn - Capture/Compare Flag Interrupt Enable - разрешает (1) флаг прерывания.

3.6.85. PCA0L - Регистр младшего байта PCA

Название регистра:	PCA Counter/Timer Low Byte						
SFR адрес:	0xE9			Значение после сброса:	0000000b (0x00)		
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0

Регистр содержит младший байт 16-битного PCA таймера/счетчика.

3.6.86. PCA0H - Регистр старшего байта PCA

Название регистра:	PCA Counter/Timer High Byte						
SFR адрес:	0xF9			Значение после сброса:	0000000b (0x00)		
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0

Регистр содержит старший байт 16-битного PCA таймера/счетчика.

3.6.87. PCA0CPLn - Регистры младшего байта модулей захвата PCA

Название регистра:	PCA0CPLn - PCA Capture Module Low Byte						
SFR адрес:	0xEA-0xEE			Значение после сброса:	0000000b (0x00)		
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
-------	-------	-------	-------	-------	-------	-------	-------

Описание, приведенное в данном разделе, справедливо для группы регистров:

PCA0CPL0 - адрес 0xEA;

PCA0CPL1 - адрес 0xEB;

PCA0CPL2 - адрес 0xEC;

PCA0CPL3 - адрес 0xED;

PCA0CPL4 - адрес 0xEE.

Регистры содержат младшие байты соответствующих 16-битных модулей захвата.

3.6.88. PCA0CPHn - Регистры старшего байта модулей захвата PCA

Название регистра:	PCA0CPHn - PCA Capture Module High Byte						
SFR адрес:	0xFA-0xFE		Значение после сброса:	0000000b (0x00)			
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0

Описание, приведенное в данном разделе, справедливо для группы регистров:

PCA0CPH0 - адрес 0xFA;

PCA0CPH1 - адрес 0xFB;

PCA0CPH2 - адрес 0xFC;

PCA0CPH3 - адрес 0xFD;

PCA0CPH4 - адрес 0xFE.

Регистры содержат старшие байты соответствующих 16-битных модулей захвата.

Описанные в настоящем разделе регистры SFR позволяют осуществлять управление и обмен данными с любым из имеющихся ресурсов микроконтроллера. Кроме этих регистров, существуют еще несколько, программно недоступных регистров JTAG интерфейса, однако они не предназначены для широкого использования и их рассмотрение выходит за пределы настоящей книги.

3.7. Достоинства и недостатки семейства C8051F0xx

Семейство микроконтроллеров C8051F0xx является одним из самых больших семейств - оно насчитывает 12 микроконтроллеров. Семейство имеет широкую номенклатуру периферии и мощное микроконтроллерное ядро CIP-51, обеспечивающее высокую пиковую производительность, достигающую 25MIPS при тактовой частоте 25MHz.

Аналоговая периферия семейства содержит: 12(10)-битный аналого-цифровой преобразователь с программируемым усилителем и восьмиканальным входным мультиплексором, два 12-битных цифро-аналоговых преобразователя, два аналоговых компаратора, источник опорного напряжения и датчик температуры, что вполне достаточно для большинства применений. Важным достоинством семейства является то, что все входы и выходы аналоговых узлов имеют самостоятельные выводы корпуса. Это упрощает коммутатор ресурсов Crossbar и начальную настройку портов микроконтроллера. Обратной стороной этого достоинства является увеличенное количество выводов корпуса микроконтроллеров.

Цифровая периферия имеет все узлы стандартного микроконтроллера 8052, а также программируемый счетчик массив, расширенный обработчик прерываний, охранный таймер и монитор питания, а также встроенный программируемый генератор. В набор встроенных аппаратных интерфейсов входят: SMBus (совместимый с I2C) и по одному интерфейсу SPI и UART. Все интерфейсы поддерживают многопроцессорный режим. Кроме того, имеется развитый контроллер прерываний, обрабатывающий более 20 источников прерываний.

Семейство имеет встроенную Flash память большого объема - 32К, что позволяет разместить достаточно сложные программы, написанные на языке высокого уровня. Некоторые из представителей семейства кроме стандартной памяти в 256 байт имеют еще 2К оперативной памяти, расположенной в адресном пространстве внешней памяти.

Все эти достоинства делают это семейство одним из самых перспективных для большинства задач общего применения, благодаря мощным ресурсам, сочетающимся с относительно простой процедурой конфигурирования.

Микроконтроллеры семейства имеют достаточно высокую стоимость, от \$17 до \$25, что вполне оправдано с учетом богатого набора периферийных устройств и высокой производительности микроконтроллеров.

При дальнейшем совершенствовании этого семейства было бы полезным включение в состав цифровой периферии второго последовательного порта UART, увеличения количества таймеров общего назначения, обеспечения режима таймера реального времени и повышения тактовой частоты ядра и встроенного генератора.